

UNIVERSIDADE FEDERAL DE MATO GROSSO DO SUL
FACULDADE DE ENGENHARIAS, ARQUITETURA E URBANISMO E GEOGRAFIA
MESTRADO EM ENGENHARIA ELÉTRICA

MATHEUS ARAKAKI DE SOUZA

**SISTEMA BIDIRECIONAL DE TRANSFERÊNCIA DE
ENERGIA SEM FIO USANDO TOPOLOGIA
DOUBLE-SIDED LCC PARA APLICAÇÕES V2G**

Campo Grande - MS
2023

MATHEUS ARAKAKI DE SOUZA

**SISTEMA BIDIRECIONAL DE TRANSFERÊNCIA DE
ENERGIA SEM FIO USANDO TOPOLOGIA
DOUBLE-SIDED LCC PARA APLICAÇÕES V2G**

Dissertação de Mestrado apresentada como exigência
para obtenção do título de Mestre em Engenharia
Elétrica pela Universidade Federal de Mato Grosso
do Sul - UFMS

Orientador: Prof. Dr. Ruben Barros Godoy

Campo Grande - MS
2023

SISTEMA BIDIRECIONAL DE TRANSFERÊNCIA DE ENERGIA SEM FIO USANDO TOPOLOGIA DOUBLE-SIDED LCC PARA APLICAÇÕES V2G

Dissertação apresentada à Universidade Federal de Mato Grosso do Sul na Faculdade de Engenharias, Arquitetura e Urbanismo e Geografia, para obtenção do título de Mestre em Engenharia Elétrica.

Banca Examinadora:

Prof. Dr. Ruben Barros Godoy
Orientador

Prof. Dr. José Wanderley Scucuglia

Prof. Dr. Moacyr Aureliano Gomes de Brito

Prof. Dr. Ricardo Ribeiro dos Santos

Campo Grande - MS
2023

DECLARAÇÃO DE AUTORIA E RESPONSABILIDADE

Matheus Arakaki de Souza, residente e domiciliado na cidade de Campo Grande, Estado do Mato Grosso do Sul, portador do RG de nº 2.072.542 e CPF nº 064.550.491-28, declaro que a “Dissertação de Mestrado” apresentada, com o título “Sistema bidirecional de transferência de energia sem fio usando topologia double-sided LCC para aplicações V2G” é de minha autoria e assumo a total responsabilidade pelo seu conteúdo e pela originalidade do texto. Declaro que identifiquei e referenciei todas as fontes e informações gerais que foram utilizadas para construção do presente texto. Declaro também que este artigo não foi publicado, em parte, na íntegra ou conteúdo similar em outros meios de comunicação, tendo sido enviado com exclusividade para a Universidade Federal de Mato Grosso do Sul (UFMS).

Campo Grande, 28 de julho de 2023.

Matheus Arakaki de Souza

RESUMO

Este trabalho apresenta um sistema bidirecional de transferência de energia sem fio por efeito indutivo utilizando acoplamento magnético ressonante com a topologia duplo LCC. Este sistema foi desenvolvido para promover a interação entre um eletroposto proposto com veículos elétricos. Este sistema é capaz não só de carregar os veículos elétricos, mas de realizar aplicações V2G também. Na transferência de energia G2V, transferiu-se potência de 221 W para a carga com rendimento da topologia duplo LCC de 81,5%. No sentido V2G, transferiu-se potência de 195,2 W para a carga com rendimento da topologia ressonante de 76%. Foi proposto um conversor bidirecional capaz de operar como inversor em um sentido e como retificador no outro para operar no primário e no secundário do sistema. Para controlar o sentido do fluxo de potência, foi desenvolvido um sistema de comunicação via rádio entre os lados primário e secundário para ocorrer intertravamento, cuja função é impedir o acionamento simultâneo dos conversores.

Palavras-Chave: Acoplamento Magnético Ressonante. Carregamento sem Fio. Transferência de Energia sem Fio Bidirecional. Transferência de Energia sem Fio por Efeito Indutivo. Transferência de Energia sem Fio. Veículos Elétricos. Veículo para rede.

ABSTRACT

This work shows a bidirectional wireless power transfer system by inductive effect using magnetic coupling resonance with double-sided LCC compensation. This system was developed to promote interaction between a proposed charge station and electric vehicles. This system is able not just to charge electric vehicles but to apply V2G too. In G2V power transfer, 221 W of power was delivered to the load with 81,5 % of efficiency, in the double-sided LCC topology. In V2G direction, it was delivered 195,2 W of power to the load with efficiency of 76 % in the resonant topology. It was proposed a bidirectional converter that was able to operate as an inverter in one direction and as a rectifier in the other to operate in primary and secondary of the system. To control power flow direction, it was developed a radio communication system between sides to allow interlocking, which main function is to prevent simultaneous activation of the converters.

Keywords: Magnetic Coupling Resonance. Contactless Charger. Bidirectional Wireless Power Transfer (BWPT). Inductive Wireless Power Transfer. Wireless Power Transfer (WPT). Electric Vehicles. Vehicle to Grid.

LISTA DE FIGURAS

1	Eletroposto proposto na pesquisa.	12
2	Transferência de energia por efeito indutivo.	15
3	Métodos clássicos de compensação.	18
4	Topologia de compensação duplo LCC.	19
5	Análise de superposição da topologia duplo LCC (a) tensão v_1 ; (b) tensão v_2	20
6	Topologia de compensação duplo LCC com inversor na entrada.	25
7	Forma de onda de tensão quadrada alternada gerada pelo inversor.	26
8	Forma de onda dos pulsos nas chaves do inversor.	27
9	Esquemático do circuito para dimensionar resistor que controla a carga no LED do <i>gate</i> driver.	28
10	Esquemático do circuito de acionamento dos MOSFETs até o LED do driver de gatilhamento (a) Pulsos até a entrada do MC14503BCP; (b) Saída do MC14503BCP até o LED do <i>gate</i> driver.	29
11	Esquemático do circuito de acionamento dos MOSFETs do <i>gate</i> driver até as chaves.	31
12	Inversor construído para operar na frequência de 160 kHz controlado por pulsos gerados pelo dsPIC33FJ32MC204, que também controla um display LCD e um módulo de rádio nRF24L01+.	31
13	Efeito pelicular na seção transversal de um condutor.	32
14	Relação entre fator de acoplamento e distância entre as bobinas L_1 e L_2	34
15	Bobinas L_1 e L_2 enroladas com apoio de um suporte plástico feito em impressora 3D.	35
16	Associação de capacitores comerciais para obtenção das capacitâncias (a) C_{f1} e C_{f2} ; (b) C_1 e C_2	36
17	Resultados experimentais obtidos através de simulação com o software MATLAB. (a) Tensão e corrente na entrada; (b) Tensão e corrente na saída.	38
18	Resultados experimentais obtidos em banca experimental. (a) Tensão (amarelo), corrente (verde) e potência (rosa) na entrada; (b) Tensão (amarelo), corrente (verde) e potência (rosa) na saída.	39
19	Curvas de impedância do sistema em relação a frequência. (a) Módulo e ângulo medidos na bancada experimental; (b) Módulo e ângulo medidos na simulação.	40
20	Esquemáticos do circuito com a adição do filtro LC e retificador. (a) Primário; (b) Secundário.	41

21	Curvas de impedância do sistema com filtro LC em relação a frequência. (a) Módulo e ângulo medidos na bancada experimental; (b) Módulo e ângulo medidos na simulação.	42
22	Resultados teóricos da topologia com adição de filtro e retificador, os quais foram obtidos através de simulação com o software MATLAB (a) Tensão e corrente na entrada; (b) Tensão e Corrente na saída.	43
23	Foto da bancada experimental com filtro e retificador.	43
24	Resultados obtidos em bancada experimental com a adição do filtro e do retificador. (a) Tensão (amarelo), corrente (verde) e potência (rosa) na entrada; (b) Tensão (amarelo), corrente (verde) e potência (rosa) na saída.	44
25	Gráfico da contribuição de cada componente da topologia duplo LCC para a perda de energia no sentido G2V.	45
26	Esquemático do circuito para a transferência de energia no sentido V2G (a) Secundário; (b) Primário.	46
27	Curva da impedância do sentido V2G de transmissão em relação a frequência (a) Módulo e ângulo medidos na bancada experimental; (b) Módulo e ângulo medidos na simulação.	47
28	Resultados teóricos da topologia no sentido V2G, os quais foram obtidos por meio de simulação no software MATLAB. (a) Tensão e corrente na entrada; (b) Tensão e Corrente na saída.	48
29	Resultados obtidos em bancada experimental no sentido V2G de transmissão de energia. (a) Tensão (amarelo), corrente (verde) e potência (rosa) na entrada; (b) Tensão (amarelo), corrente (verde) e potência (rosa) na saída.	48
30	Gráfico da contribuição de cada componente da topologia duplo LCC para a perda de energia no sentido V2G.	49
31	Curva da resistência de condução dreno-source em relação a temperatura da junção para o MOSFET SCT2450KE.	50
32	Conversor bidirecional proposto.	51
33	Esquemático de conexão do transceptor de chip único nRF24L01+ para utilização em frequências de rádio com saída de 50 Ω	57
34	Esquemático do microcontrolador dsPIC33FJ32MC204.	58
35	Placa com o LCD JHD162A embutido.	60
36	Estados e transições da máquina de estados finita proposta.	65
37	Formato dos pacotes de rádio do sistema de comunicação.	66

LISTA DE TABELAS

1	Parâmetros do projeto com a topologia duplo LCC.	32
2	Núcleos disponíveis para projeto com suas respectivas relações entre indutância e espira, e quantidade de espiras do projeto com cada núcleo. . .	34
3	Fator de ocupação do projeto com cada núcleo magnético.	35
4	Capacitâncias e resistências dos bancos capacitivos construídos.	36
5	Potências medidas na bancada experimental da topologia com filtro e retificador.	42
6	Perdas ativas em cada componente passivo da topologia duplo LCC no sentido G2V.	44
7	Perdas ativas em cada componente passivo da topologia duplo LCC no sentido V2G.	49
8	Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido G2V.	52
9	Perdas no inversor composto pelos MOSFETs SCT2450KE no sentido G2V. . .	53
10	Perdas no conversor bidirecional operando no primário do sentido G2V. . .	53
11	Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido G2V.	53
12	Perdas no secundário do sentido G2V (a)Retificador; (b)Inversor operando como retificador; (c)Conversor bidirecional operando como retificador. . . .	54
13	Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido V2G.	54
14	Perdas no inversor composto pelos MOSFETs SCT2450KE no sentido V2G. . .	55
15	Perdas no conversor bidirecional operando no primário do sentido V2G. . .	55
16	Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido V2G.	55
17	Perdas no secundário do sentido V2G (a)Inversor operando como retificador; (b) Conversor bidirecional operando como retificador.	56
18	Endereços e respectivos valores para configuração do nRF24L01+.	64
19	Tabela de caracteres correspondentes a cada estado.	67

SUMÁRIO

1	INTRODUÇÃO	11
1.1	Motivação e Justificativa	12
1.2	Objetivos	13
1.2.1	Objetivo Geral	13
1.2.2	Objetivos Específicos	13
1.3	Organização do Trabalho	13
2	REVISÃO BIBLIOGRÁFICA	15
2.1	Considerações Gerais	15
2.2	Topologias Básicas de Compensação	17
2.3	Topologias Híbridas de Compensação	18
2.4	Topologia Duplo LCC	19
2.5	Trabalhos Relacionados	22
2.5.1	Transferência de Energia Sem Fio Bidirecional	23
2.6	Considerações Finais	24
3	METODOLOGIA DE PROJETO	25
3.1	Considerações Gerais	25
3.2	Inversor do Primário	25
3.3	Implementação do Inversor	27
3.3.1	Circuitos Auxiliares	27
3.3.2	Interruptores de Potência	29
3.3.3	Fontes CC/CC	30
3.4	Escolha dos Parâmetros da Topologia Duplo LCC	31
3.5	Implementação Física de L_1 e L_2	32
3.6	Implementação de L_{f1} e L_{f2}	33
3.7	Implementação dos Bancos de Capacitores	35
3.8	Instrumentos Utilizados	36
3.8.1	Leitura e Análise	36
3.8.2	Fornecimento de Energia	36
3.8.3	Simulação	37
4	TRANSFERÊNCIA DE ENERGIA SEM FIO BIDIRECIONAL	38
4.1	Transferência de Energia no Sentido G2V	38
4.1.1	Primeiros Experimentos	38
4.1.2	Análise de Impedância	39
4.1.3	Inserção de um Filtro Passa-faixa	39
4.1.4	Resultados com o Filtro	41

4.1.5	Perdas de Energia em Componentes Passivos	42
4.1.6	Considerações Finais	43
4.2	Transferência de Energia no Sentido V2G	45
4.2.1	Considerações Gerais	45
4.2.2	Análise de Impedância	45
4.2.3	Resultados	46
4.2.4	Mapeamento de Perdas de Energia	46
4.2.5	Considerações Finais	47
5	Proposta de Conversor Bidirecional	50
5.1	Cálculo de Perdas em Semicondutores	51
5.2	Perdas no Sentido G2V	52
5.2.1	Perdas no Primário	52
5.2.2	Perdas no Secundário	53
5.2.3	Considerações Finais	54
5.3	Perdas no Sentido V2G	54
5.3.1	Perdas no Primário	54
5.3.2	Perdas no Secundário	55
5.3.3	Considerações Finais	55
5.4	Considerações Finais	56
6	COMUNICAÇÃO	57
6.1	Considerações Gerais	57
6.2	Configuração do dsPIC33FJ32MC204	58
6.2.1	Considerações Gerais	58
6.2.2	Configuração do Clock	58
6.2.3	Configuração do TIMER1	59
6.2.4	Configuração da tela de LCD JHD162A	59
6.2.5	Configuração do PWM	60
6.2.6	Configuração do nRF24L01+ e do protocolo SPI	62
6.3	Rotina da Máquina de Estados	64
6.3.1	Estado ‘Standby I’	65
6.3.2	Estado ‘Standby II’	65
6.3.3	Estado ‘Erro’	65
6.3.4	Estado ‘Ligando’	65
6.3.5	Estado ‘Ligado’	66
6.3.6	Estado ‘Desligando’	66
6.4	Protocolo de Comunicação	66
6.5	Considerações Finais	67

7 CONCLUSÃO	68
7.1 Trabalhos futuros	68
7.2 Considerações finais	68
A Artigos Produzidos	70

1 INTRODUÇÃO

No começo da era Cenozoica, há cerca de 55,8 milhões de anos, foi registrado um evento chamado ‘máximo térmico do paleoceno-eoceno’, que caracterizou-se por uma mudança climática brusca acompanhada do aumento do nível dos oceanos e da temperatura média global, a maior desde a extinção dos dinossauros. A causa desse evento foi uma emissão de carbono em massa na atmosfera que desencadeou o efeito estufa. Estima-se que as emissões de carbono modernas levariam a sociedade humana a um cenário semelhante em cerca de 140 a 259 anos [1]. Nesse contexto, surge a necessidade de diminuir e até mesmo zerar as emissões de carbono na atmosfera. Uma das formas de contribuir para esse fim é com a inserção dos veículos elétricos para substituir os veículos movidos a combustíveis não-renováveis.

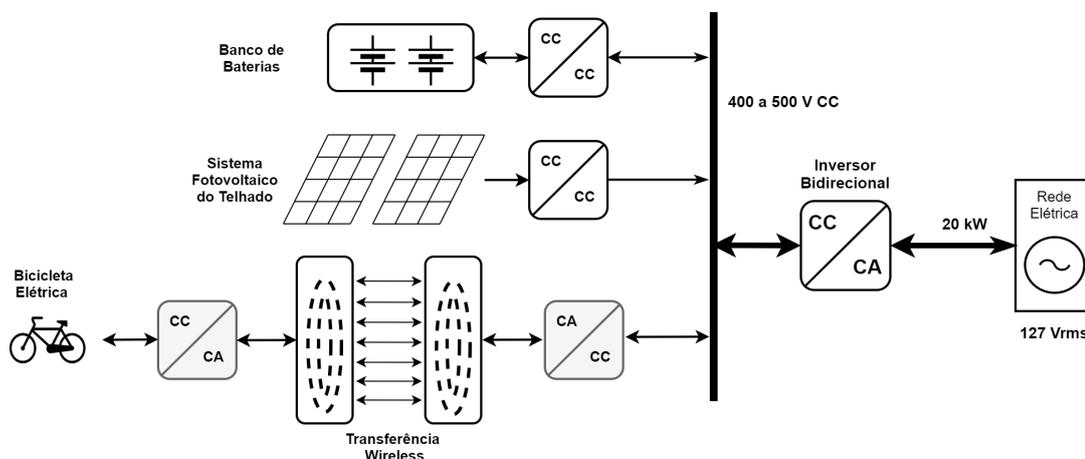
De outro lado também surge o desafio de carregar veículos elétricos (VE) por transferência de energia sem fio, do inglês *Wireless Power Transfer* (WPT), ou seja, sem a necessidade de plugues e fios conectados fisicamente entre as partes. Esse carregamento sem contatos físicos promove comodidade ao usuário por não ter que se preocupar em conectar fios nem adaptadores para diferentes tipos de plugues e principalmente segurança por não ter contato direto com nenhuma parte energizada. A principal preocupação do usuário seria em estacionar o veículo na posição ideal para o carregamento [2].

Além disso, quando os veículos elétricos não estão em operação, eles podem ser interpretados como simples baterias. A energia armazenada neles, é vista com bons olhos pelas redes inteligentes e poderia amenizar alguns problemas da rede elétrica em momentos de alta demanda. Para que isso seja possível, é necessário eletropostos que sejam capazes de recarregar os VEs e que também injetem a energia destes na rede elétrica. Esta aplicação dos VEs fornecerem energia à rede elétrica é conhecida como V2G, do inglês *Vehicle-To-Grid*. Aplicações V2G podem ser utilizadas para melhorar a eficiência da rede elétrica [3] através do equilíbrio entre oferta e demanda por energia elétrica.

Neste trabalho, será apresentado um conversor com o objetivo de viabilizar o carregamento de VEs e também viabilizar o fluxo reverso de energia para potencializar a rede elétrica nos momentos de necessidade, ambos por WPT. Este conversor realiza a transferência de energia sem fio bidirecional, do inglês *Bidirectional Wireless Power Transfer* (BWPT). Este conversor foi desenvolvido como parte do projeto proposto pela Agência Nacional de Energia Elétrica (ANEEL) intitulado como “Desenvolvimento de Sistema Nacional de Recarga Rápida de Bicicletas e Veículos Elétricos para Aplicações V2G (Vehicle to Grid)”, cuja parte de pesquisa visa criar um protótipo de eletroposto capaz de carregar VEs de forma sem fio e também realizar o V2G. Esta estação de recarga a ser desenvolvida neste projeto é apresentada na Figura 1.

O eletroposto apresentado na Figura 1 pode ser dividido em 4 conversores conectados a um barramento comum de corrente contínua (CC). Na esquerda, de cima para baixo,

Figura 1. Eletroposto proposto na pesquisa.



Fonte: Próprio Autor.

está o conversor bidirecional de baterias, que é responsável por manter o eletroposto energizado mesmo em uma situação em que não há alimentação pela rede elétrica. No meio está o conversor fotovoltaico, que é responsável por fornecer energia ao eletroposto através de painéis fotovoltaicos. Em baixo está o conversor de BWPT que será o foco deste trabalho. À direita está o inversor bidirecional, o qual é responsável por regular a tensão do barramento CC entre 400 a 500 V [4].

1.1 Motivação e Justificativa

Com a emergência dos veículos elétricos, várias preocupações começaram a surgir e, conseqüentemente, várias linhas de pesquisa baseadas nesses problemas. Por exemplo, a troca dos veículos impulsionados por combustão pelos VEs pode saturar a rede elétrica devido a alta demanda por energia elétrica [5]. Este é um problema que pode ser resolvido pelos próprios VEs por meio de aplicações V2G.

Com a bidirecionalidade do fluxo de energia no WPT dos VEs, viabiliza-se as aplicações V2G, que no futuro podem gerar economia ao usuário que deixar o veículo conectado à rede elétrica, visto que em um cenário dinâmico de tarifas de energia elétrica, a energia armazenada na bateria poderia ser fornecida à rede elétrica em momentos de pico da mesma e vendida a um preço superior, em relação ao preço da energia quando o sistema elétrico atua em condições normais. Os ciclos de carga e descarga da bateria dependem do perfil de cada usuário para que a bateria de seu veículo esteja completa quando o cliente necessitar de seu veículo. Por ser uma área recente, existem poucos projetos que abordam o BWPT e, portanto, há muitos desafios em desenvolver esta linha de pesquisa, como, por exemplo, lidar com altas frequências, desalinhamentos, obter altos rendimentos sem tornar o protótipo inviável, lidar com interferências magnéticas principalmente na comunicação, trabalhar com relações de transformação incomuns na literatura, entre outros.

1.2 Objetivos

1.2.1 Objetivo Geral

O principal objetivo deste documento é viabilizar aplicações V2G e G2V (*Grid To Vehicle*) por meio de transferência de energia sem fio bidirecional utilizando a topologia de compensação duplo LCC.

1.2.2 Objetivos Específicos

- Mostrar que é viável carregar baterias a 250 W com WPT;
- Mostrar que o V2G é viável a 250 W com WPT;
- Otimizar e validar os testes feitos em bancada experimental por meio de simulações no software MATLAB;
- Desenvolver um conversor bidirecional que faça a conversão CC/CA em um sentido e CA/CC no outro;
- Desenvolver um algoritmo para controlar o chaveamento do conversor bidirecional e demais periféricos;
- Desenvolver um sistema de comunicação entre os lados primário e secundário para controlar o sentido do fluxo de energia.

1.3 Organização do Trabalho

O capítulo 2 aborda os tipos de transferência de energia sem fio, os tipos clássicos e um modelo híbrido de compensação para o WPT por efeito indutivo. Além disso, este capítulo também apresenta os trabalhos relevantes nessa área e expõe brevemente o resultado obtido pelos autores.

O capítulo 3 apresenta a topologia escolhida para este trabalho e mostra os critérios considerados para a escolha dos componentes. Nesse capítulo também é apresentado o funcionamento do inversor construído e como foram implementados os componentes indutivos e capacitivos da topologia duplo LCC. Além disso, são mostradas as ferramentas utilizadas para fornecimento de energia, leituras de tensão, corrente e impedância, visualização das formas de onda e simulação dos conversores em software.

O capítulo 4 apresenta os primeiros resultados obtidos no sentido G2V de transmissão de energia utilizando uma carga resistiva. Depois é apontado um problema de impedância, que foi corrigido pela adição de um filtro LC série. Por fim, apresenta os ensaios feitos com o novo conversor com a adição de um retificador na saída.

O capítulo 5 apresenta como foram feitos os ensaios com a topologia no sentido V2G de transmissão de energia. A análise de impedância descartou o problema de impedância

e mais adiante foram mostrados os resultados obtidos tanto em simulação quanto na bancada experimental.

O capítulo 6 apresenta a proposta de um conversor bidirecional que integraria os dois sentidos de WPT e seria implementado no lado do veículo e da rede elétrica. Também são apresentados os cálculos de perdas para destacar as vantagens que a aplicação deste conversor traria ao sistema. Este conversor exige que seja feito um sistema de proteção para impedir o acionamento simultâneo dos dois conversores.

O capítulo 7 apresenta os componentes utilizados na parte de controle do inversor. Além disso, neste capítulo é apresentado a configuração desses componentes assim como a integração dos mesmos. Ademais, foi apresentado um protocolo de comunicação desenvolvido para a troca de informações entre primário e secundário via rádio, com o objetivo de controlar o fluxo de potência e analisar dados do lado adjacente.

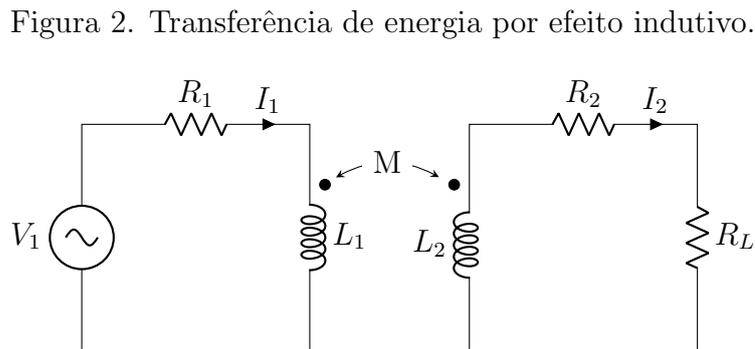
O capítulo 8 apresenta os trabalhos a serem feitos futuramente para continuar o desenvolvimento do conversor. Por fim, também é apresentada a conclusão deste trabalho.

2 REVISÃO BIBLIOGRÁFICA

2.1 Considerações Gerais

Existem várias formas de transferir energia sem fio e elas podem se dividir em dois grupos: campo distante e campo próximo [6] [7]. No grupo de campo distante, também conhecido como WPT radioativo ou WPT de longas distâncias, estão as transferências por micro-ondas e laser. Também há uma frente de estudos chamada de satélites de energia solar, a qual utiliza painéis solares em órbita para captar a energia solar e transmitir para a Terra por meio de laser ou micro-ondas. No grupo de campo próximo estão a transferência de energia sem fio por efeito capacitivo, a qual usa variação de campo elétrico para transferir energia, e a transferência de energia sem fio por efeito indutivo, a qual utiliza variações de campo magnético para transferir energia e será o foco deste trabalho.

A transferência de energia sem fio por efeito indutivo é mostrada na Figura 2 representada em um esquemático de circuito elétrico.



Fonte: Próprio autor.

Nesta Figura, L_1 e L_2 são, respectivamente, as indutâncias das bobinas do primário e secundário; R_1 e R_2 suas respectivas resistências internas; R_L é uma carga resistiva; V_1 é uma tensão alternada na entrada; M é a indutância mútua entre L_1 e L_2 ; I_1 e I_2 são as correntes que circulam em cada lado. Esta indutância M é calculada pelo produto da média geométrica entre as bobinas L_1 e L_2 por uma variável k que é o coeficiente de acoplamento entre esses indutores: $M = k\sqrt{L_1L_2}$. Este coeficiente de acoplamento é um valor entre 0 e 1, e indica a parcela do fluxo magnético gerado por uma bobina que interage com a outra. Utilizando a Lei das Tensões de Kirchoff (LTK) no circuito da Figura 2, obtém-se as Equações 1 e 2, onde ω é a frequência em radianos do sistema e j é o designador da parte imaginária dos números complexos.

$$V_1 = (R_1 + j\omega L_1)I_1 - j\omega MI_2 \quad (1)$$

$$0 = (R_2 + R_L + j\omega L_2)I_2 - j\omega MI_1 \Leftrightarrow I_2 = \frac{j\omega M}{R_2 + R_L + j\omega L_2} I_1 \quad (2)$$

A máxima potência transmitida (P_{max}) por esse circuito pode ser descrita pelo produto da tensão de circuito aberto (V_{ca}) pela corrente de curto-circuito (I_{cc}): $P_{max} = V_{ca}I_{cc}$. Em um caso de circuito aberto no secundário, a corrente circulando é nula ($I_2 = 0$), então obtém-se que a tensão de circuito aberto é a própria tensão induzida pelo primário, conforme a Equação 3.

$$V_{ca} = j\omega MI_1 \quad (3)$$

Já em uma situação de curto-circuito ($R_L = 0$), a corrente que circula no secundário é mostrada na Equação 4.

$$I_{cc} = \frac{j\omega M}{R_2 + j\omega L_2} I_1 \quad (4)$$

Desconsiderando o valor de R_2 na Equação 4, obtém-se a Equação 5.

$$I_{cc} = \frac{M}{L_2} I_1 \quad (5)$$

Multiplicando as Equações 3 e 5, obtém-se a Equação 6, que informa a máxima potência transmitida.

$$P_{max} = \frac{j\omega M^2}{L_2} I_1^2 \quad (6)$$

Pela Equação 6, é possível afirmar que em uma transferência de energia sem fio por efeito indutivo a potência máxima transmitida de um sistema aumenta de maneira diretamente proporcional à frequência da tensão senoidal de entrada. O rendimento (η) do circuito da Figura 2 é calculado na Equação 7.

$$\eta = \frac{R_L |I_2|^2}{R_1 |I_1|^2 + R_2 |I_2|^2 + R_L |I_2|^2} \quad (7)$$

Para casos em que $I_2 \neq 0$, é possível dividir numerador e denominador da Equação 7 por I_2^2 . Assim, obtém-se a Equação 8.

$$\eta = \frac{R_L}{R_1 \frac{|I_1|^2}{|I_2|^2} + R_2 + R_L} \quad (8)$$

Em seguida, substituindo o quociente $\frac{I_1}{I_2}$ da Equação 2 na Equação 8, obtém-se a Equação 9.

$$\eta = R_L \left(R_1 |R_2 + R_L + j\omega L_2|^2 \frac{1}{|j\omega M|^2} + R_2 + R_L \right)^{-1} \Leftrightarrow$$

$$\eta = \frac{R_L}{(R_2 + R_L) \left(1 + \frac{R_1(R_2 + R_L)}{\omega^2 M^2} \right) + \frac{L_2^2}{M^2}} \quad (9)$$

Na Equação 9, é possível observar que há uma soma de dois termos no denominador: “ $(R_2 + R_L) \left(1 + R_1 \frac{R_2 + R_L}{\omega^2 M^2}\right)$ ” e “ $\frac{L_2^2}{M^2}$ ”. Quanto menor for qualquer um destes termos, maior será o quociente η . No primeiro termo da adição, há um produto de dois fatores: “ $(R_2 + R_L)$ ” e “ $\left(1 + R_1 \frac{R_2 + R_L}{\omega^2 M^2}\right)$ ”. Seguindo a lógica anterior, é interessante que esses fatores possuam os menores valores possíveis para que η esteja próximo do valor unitário. O primeiro fator é uma soma de constantes, logo não há como alterá-lo. Já o segundo fator, é uma soma do número 1 com o termo “ $R_1 \frac{R_2 + R_L}{\omega^2 M^2}$ ”. Este segundo termo possui constantes no numerador e um produto dos quadrados da frequência e da indutância mútua. Espera-se que esse termo tenha o menor quociente possível para melhorar o rendimento, e como não é possível aumentar indefinidamente o valor de M , observa-se que é necessário aumentar a frequência de operação até valores que sejam possíveis de implementar. O quociente “ $\frac{L_2^2}{M^2}$ ”, do denominador da Equação 9, é um valor que só chegaria próximo de 0 na condição $L_1 \gg L_2$. Essa condição é impossível de ser satisfeita, então é necessário recorrer a outra solução a fim de maximizar o rendimento. Além disso, por este termo possuir o coeficiente de acoplamento ao quadrado no denominador, o rendimento piora ainda mais se o acoplamento for menor, ou seja, se as bobinas não estiverem muito próximas.

2.2 Topologias Básicas de Compensação

A solução é adicionar elementos capacitivos nos circuitos do primário e do secundário com o objetivo de contrapor os efeitos indutivos na alta frequência de operação [8]. Existem quatro topologias básicas de compensação nas quais utiliza-se apenas um capacitor de cada lado e estes estão dispostos em série ou paralelo. Estas topologias são mostradas na Figura 3 e são nomeadas de acordo com a posição dos capacitores: série-série (SS), série-paralelo (SP), paralelo-série (PS) e paralelo-paralelo (PP).

Aplicando a LTK no circuito da topologia SS, obtém-se as Equações 10 e 11.

$$V_1 = (R_1 + j\omega L_1 - j\frac{1}{\omega C_1})I_1 - j\omega M I_2 \quad (10)$$

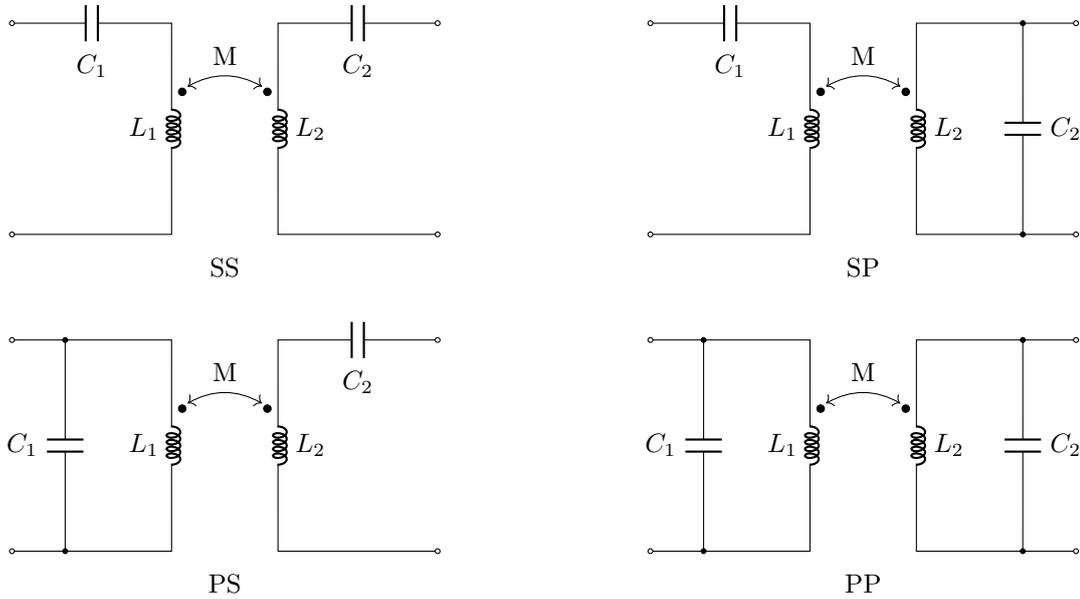
$$j\omega M I_1 = \left(R_2 + R_L + j\omega L_2 - j\frac{1}{\omega C_2}\right) I_2 \Leftrightarrow I_2 = \frac{j\omega M}{R_2 + R_L + j\omega L_2 - j\frac{1}{\omega C_2}} I_1 \quad (11)$$

Se as capacitâncias C_1 e C_2 forem calculadas para entrarem em ressonância com L_1 e L_2 , respectivamente, em uma frequência ω , conforme a Equação 12, os termos indutivos irão se anular com os termos capacitivos nas Equações 10 e 11, formando as Equações 13 e 14, respectivamente.

$$\omega = \frac{1}{\sqrt{LC}} \quad (12)$$

$$V_1 = R_1 I_1 - j\omega M I_2 \quad (13)$$

Figura 3. Métodos clássicos de compensação.



Fonte: Próprio autor.

$$j\omega MI_1 = (R_2 + R_L)I_2 \Leftrightarrow I_2 = \frac{j\omega M}{R_2 + R_L} I_1 \quad (14)$$

Calculando o rendimento η para esta topologia a partir das Equações 8 e 14, obtém-se a Equação 15.

$$\eta = \frac{R_L}{R_1 \frac{(R_2 + R_L)^2}{|j\omega M|^2} + R_2 + R_L} = \frac{R_L}{(R_2 + R_L) \left(1 + \frac{R_1(R_2 + R_L)}{\omega^2 M^2} \right)} \quad (15)$$

É importante notar que o termo “ $\frac{L_2^2}{M^2}$ ” que existe no denominador da Equação 9, foi anulado com a ressonância conforme é mostrado na Equação 15. Observando o termo “ $R_1 \frac{R_2 + R_L}{\omega^2 M^2}$ ”, nota-se que distâncias maiores ainda prejudicariam o rendimento, contudo, se o valor de ω for grande o suficiente, é possível que o sistema possua alto rendimento mesmo em distâncias não muito próximas. Logo, a técnica de transferência de energia sem fio por acoplamento magnético ressonante possui rendimento superior à técnica sem ressonância e também é capaz de manter valores relevantes para o mesmo em distâncias maiores.

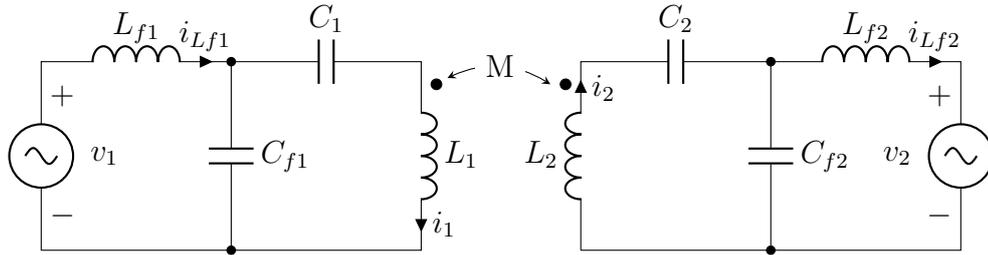
2.3 Topologias Híbridas de Compensação

Além das topologias básicas, também existem as topologias híbridas, as quais possuem elementos capacitivos ou até mesmo indutivos extras, como as topologias que possuem ramos LCL, LCC, CLC, CCL, entre outras [6]. Para aplicações de BWPT, é interessante que as topologias sejam simétricas, como é o caso da SS e da PP dentre as básicas. A simetria implica o mesmo comportamento independente do sentido de operação.

2.4 Topologia Duplo LCC

Dentre as topologias híbridas simétricas, escolheu-se para este projeto a topologia duplo LCC, mostrada na Figura 4, já que a frequência de ressonância desta topologia é independente de condições de carga e acoplamento, ou seja, o projeto continua válido mesmo em condições adversas de carga e distância entre bobinas [9]. Esta topologia possui um indutor e dois capacitores de cada lado que são responsáveis pela ressonância de cada conjunto.

Figura 4. Topologia de compensação duplo LCC.



Fonte: Próprio autor.

Para atingir a ressonância numa frequência constante, as Equações 16 a 19 devem ser consideradas para o projeto da topologia. Atingir a ressonância significa que a tensão v_1 e a corrente i_{Lf1} devem estar na mesma fase.

$$L_{f1}C_{f1} = \frac{1}{\omega^2} \quad (16)$$

$$L_{f2}C_{f2} = \frac{1}{\omega^2} \quad (17)$$

$$(L_1 - L_{f1})C_1 = \frac{1}{\omega^2} \quad (18)$$

$$(L_2 - L_{f2})C_2 = \frac{1}{\omega^2} \quad (19)$$

Aplicando a LTK no circuito da Figura 4, obtém-se as Equações 20 a 23.

$$V_1 = j\omega L_{f1}I_{Lf1} - j\frac{1}{\omega C_{f1}}(I_{Lf1} - I_1) \quad (20)$$

$$j\omega M I_2 = -j\frac{1}{\omega C_{f1}}(I_1 - I_{Lf1}) + j\omega L_1 I_1 - j\frac{1}{\omega C_1}I_1 \quad (21)$$

$$j\omega M I_1 = j\omega L_2 I_2 - j\frac{1}{\omega C_2}I_2 - j\frac{1}{\omega C_{f2}}(I_2 - I_{Lf2}) \quad (22)$$

$$-V_2 = -j\frac{1}{\omega C_{f2}}(I_{Lf2} - I_2) + j\omega L_{f2}I_{Lf2} \quad (23)$$

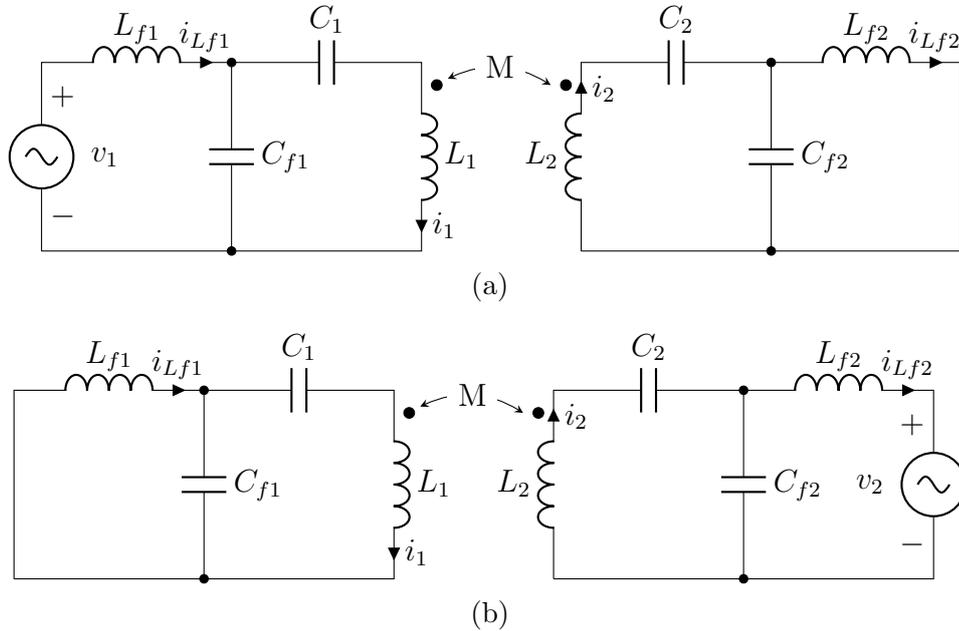
É importante notar que os termos à esquerda nas Equações 21 e 22 representam o efeito causado pela interação entre os indutores L_1 e L_2 . Ao considerar v_1 e v_2 como

fontes independentes, é possível analisar o efeito de ambas de forma separada aplicando a técnica da superposição. Ao dividir as análises, obtém-se dois valores para cada corrente elétrica estudada: um com sufixo “A” (i_A) para a análise da tensão v_1 e um com sufixo “B” (i_B) para a análise da tensão v_2 . Ambas as correntes obtidas devem ser somadas de acordo com a Equação 24.

$$i = i_A + i_B \quad (24)$$

Para a análise da influência da tensão v_1 , é necessário curto circuitar a tensão v_2 , e vice-versa, como é mostrado na Figura 5.

Figura 5. Análise de superposição da topologia duplo LCC (a) tensão v_1 ; (b) tensão v_2 .



Fonte: Próprio autor.

Para a análise da influência da tensão V_1 (Figura 5a), nota-se que há uma ressonância paralela entre C_{f2} e L_{f2} , o que significa que a corrente I_{2A} deve ser nula. Como a corrente I_{2A} é nula, a tensão em C_{f2} é a própria tensão induzida pela interação de L_1 com L_2 , então a corrente I_{Lf2A} pode ser calculada pela Equação 25.

$$I_{Lf2A} = \frac{M}{L_{f2}} I_{1A} \quad (25)$$

Ao manipular a Equação 18, obtém-se a Equação 26.

$$(L_1 - L_{f1})C_1 = \frac{1}{\omega^2} \Leftrightarrow \omega L_{f1} = \omega L_1 - \frac{1}{\omega C_1} \quad (26)$$

Assim, conclui-se que o conjunto série L_1 e C_1 são equivalentes ao indutor L_{f1} na frequência de ressonância ω . Com isso, nota-se que o conjunto do capacitor C_{f1} mais o

conjunto série de L_1 com C_1 forma uma ressonância paralela. Isso indica que a corrente $I_{L_{f1A}}$ deve ser nula. Então, a tensão V_1 é a mesma tensão que atua em C_{f1} . Dessa forma, pode-se calcular a corrente I_{1A} conforme a Equação 27. É importante notar que a tensão induzida em L_1 por L_2 é nula, visto que a corrente I_{2A} é nula também.

$$I_{1A} = \frac{V_1}{j \left(\omega L_1 - \frac{1}{\omega C_1} \right)} = \frac{V_1}{j\omega L_{f1}} \quad (27)$$

Substituindo a Equação 27 em 25, obtém-se a Equação 28.

$$I_{L_{f2A}} = \frac{MV_1}{j\omega L_{f1}L_{f2}} \quad (28)$$

Para a influência da tensão V_2 (Figura 5b), nota-se que há uma ressonância paralela entre L_{f1} e C_{f1} . Isso implica que a corrente I_{1B} seja nula. Então, não existe tensão induzida em L_2 gerada por L_1 e a tensão induzida em L_1 por L_2 é a mesma tensão no capacitor C_{f1} . Dessa forma, calcula-se a corrente $I_{L_{f1B}}$ conforme a Equação 29.

$$I_{L_{f1B}} = \frac{M}{L_{f1}} I_{2B} \quad (29)$$

Ao manipular a Equação 19, obtém-se a Equação 30, de forma análoga ao que foi feito na Equação 26.

$$(L_2 - L_{f2})C_2 = \frac{1}{\omega^2} \Leftrightarrow \omega L_{f2} = \omega L_2 - \frac{1}{\omega C_2} \quad (30)$$

Dessa forma, é possível concluir que a soma da reatância capacitiva de C_2 com a reatância indutiva de L_2 é equivalente a reatância indutiva de L_{f2} na frequência de ressonância. Nessa situação, nota-se que o conjunto do capacitor C_{f2} com o circuito LC série entre L_2 e C_2 forma uma ressonância paralela. Isso faz com que a corrente $I_{L_{f2B}}$ seja nula. Assim, a tensão V_2 é refletida para C_{f2} e dessa forma é possível calcular a corrente I_{2B} conforme a Equação 31.

$$I_{2B} = -\frac{V_2}{j\omega L_{f2}} = j\frac{V_2}{\omega L_{f2}} \quad (31)$$

Substituindo a Equação 31 em 29, obtém-se a Equação 32.

$$I_{L_{f1B}} = j\frac{MV_2}{\omega L_{f1}L_{f2}} \quad (32)$$

Através da Equação 24, é possível obter as correntes superpostas, de acordo com as Equações 33 a 36.

$$I_{L_{f2}} = I_{L_{f2A}} + I_{L_{f2B}} = I_{L_{f2A}} + 0 = \frac{MV_1}{j\omega L_{f1}L_{f2}} \quad (33)$$

$$I_1 = I_{1A} + I_{1B} = I_{1A} + 0 = \frac{V_1}{j\omega L_{f1}} \quad (34)$$

$$I_{Lf1} = I_{Lf1A} + I_{Lf1B} = 0 + I_{Lf1B} = j \frac{MV_2}{\omega L_{f1} L_{f2}} \quad (35)$$

$$I_2 = I_{2A} + I_{2B} = 0 + I_{2B} = j \frac{V_2}{\omega L_{f2}} \quad (36)$$

Adotando V_1 como o referencial para o estudo de fases, obtém-se a Equação 37.

$$V_1 = V_1 \angle 0^\circ \quad (37)$$

Dessa forma, obtém-se a fase para as correntes I_{Lf2} e I_1 , conforme as Equações 38 e 39, respectivamente.

$$I_{Lf2} = \frac{MV_1}{\omega L_{f1} L_{f2}} \angle -90^\circ \quad (38)$$

$$I_1 = \frac{V_1}{\omega L_{f1}} \angle -90^\circ \quad (39)$$

Tomando que a tensão V_2 é gerada passivamente nesta análise, isto implica que a mesma deve estar em fase com a corrente I_{Lf2} . Dessa forma, é possível estabelecer as fases para a tensão V_2 e para as correntes restantes, de acordo com as Equações 40 a 42.

$$V_2 = V_2 \angle -90^\circ \quad (40)$$

$$I_{Lf1} = \frac{MV_2}{\omega L_{f1} L_{f2}} \angle 0^\circ \quad (41)$$

$$I_2 = \frac{V_2}{\omega L_{f1} L_{f2}} \angle 0^\circ \quad (42)$$

Estas análises mostram que a corrente I_{Lf1} está em fase com a tensão de entrada V_1 , o que significa fator de potência unitário. Além disso, estas análises mostram que a condição de ressonância da topologia ocorre independente da carga e do fator de acoplamento. A potência (P) pode ser calculada conforme a Equação 43.

$$P = V_2 I_{Lf2} = \frac{MV_1 V_2}{\omega L_{f1} L_{f2}} = \frac{k \sqrt{L_1 L_2} V_1 V_2}{\omega L_{f1} L_{f2}} \quad (43)$$

A partir de um estudo apropriado, é possível escolher as indutâncias L_1 e L_2 , e depois escolher as indutâncias L_{f1} e L_{f2} , de acordo com a Equação 43.

2.5 Trabalhos Relacionados

Em [9], os autores apresentam um protótipo com a topologia duplo LCC utilizando frequência de 79 kHz, duas bobinas com geometria retangular de 80 cm x 60 cm e distância

de 20 cm entre elas, e potência transferida de 7,7 kW. Eles obtiveram rendimento máximo de 96 % em seus experimentos.

2.5.1 Transferência de Energia Sem Fio Bidirecional

Para a transferência de energia sem fio bidirecional, é necessário, além do inversor que já existia no primário, um inversor no lado secundário. Ademais, faz-se necessário que estes conversores sejam bidirecionais para que a energia flua em ambos os sentidos.

Em [10], os autores apresentam um protótipo de transferência de energia sem fio bidirecional utilizando uma topologia série-série para ressonância. Ambas as bobinas possuem geometria retangular e disposição plana de espiras. As dimensões das bobinas são 66 cm x 65,1 cm, no primário, e 46,5 cm x 42 cm, no secundário. Eles utilizaram 3 distâncias diferentes entre bobinas: 17, 21 e 25 cm. A frequência de operação escolhida foi de 81 kHz. Na operação G2V (do inglês *Grid-To-Vehicle*), isto é, quando a bateria é carregada pela rede elétrica, o rendimento máximo obtido foi de 95,7 %, enquanto na operação V2G foi de 88,3 %. A tensão contínua na entrada era de 750 V, enquanto a saída variava de 300 a 450 V. Além disso, os autores utilizaram um sistema de comunicação para controlar o sentido do fluxo de potência. Isto é necessário para que os inversores de cada lado não sejam ativados simultaneamente. Enquanto um inversor está ativo, o outro atua como um retificador.

Em [11], os autores apresentam um sistema de BWPT para o mecanismo de acoplamento entre espaçonaves. O uso de fios é um problema porque no espaço os plugues sofrem efeitos adversos e a manutenção destes exigem altos custos. O uso de WPT bidirecional é necessário pois o sentido do fluxo de energia é incerto, já que qualquer espaçonave pode sofrer com insuficiência energética em alguns momentos e necessitar ser alimentada por outra. Neste artigo, os autores escolhem a topologia de compensação série-série, porque esta possui menos componentes que a duplo LCC e, portanto, apresenta menor volume e está sujeito a menores perdas energéticas. Para o controle do fluxo de energia, foi feita uma comunicação sem fio entre os lados primário e secundário, que atualiza em tempo real o defasamento angular entre as tensões e assim é feito o controle em malha fechada. Foi transferido cerca de 100 W com rendimento de 89,1 %.

Em [12], os autores apresentam um sistema de BWPT que consegue regular a potência na saída com sincronização de fase sem a utilização de comunicação em tempo real entre os lados. Neste artigo, foi utilizada a topologia série-série com frequência de ressonância de 85,1 kHz. O sistema é simétrico e as tensões contínuas na entrada e na saída são de 300 V. O rendimento máximo foi obtido quando a potência transferida era de 2250 W e foi ligeiramente superior a 90 %.

Em [13], os autores fazem uma comparação entre dois tipos de BWPT. Um deles é quando os interruptores do secundário sempre estão desligados e este atua como retificador através dos diodos. O outro tipo é quando os interruptores das pontes H dos dois

lados são ativados simultaneamente e é feito o controle de quem envia e recebe energia através da fase da tensão de saída. Os autores apontam que o primeiro tipo possui menor complexidade para implementação e para as mesmas condições de potência consegue obter maior rendimento. Em [14], os autores apresentam um BWPT que utiliza o segundo método, no qual o secundário atua como um retificador ativo em ponte completa. Eles conseguiram obter rendimento de cerca de 93 % em ambos os sentidos de operação.

2.6 Considerações Finais

Alguns dos trabalhos citados atingem rendimentos maiores do que os obtidos ao longo deste trabalho. Contudo, tratam-se de diferentes situações, sejam elas quanto a relação de transformação entre as tensões no primário e secundário, quanto a topologia utilizada, quanto a frequência, quanto a potência ou quanto ao método de BWPT utilizado.

Neste trabalho, a relação de transformação escolhida do lado da rede elétrica para o lado da bicicleta elétrica foi de 4 para 1. A topologia escolhida foi a duplo LCC com frequência de 160 k e potência nominal de 250 W. O método de BWPT utilizado é aquele em que o secundário atua como retificador passivo através de diodos.

3 METODOLOGIA DE PROJETO

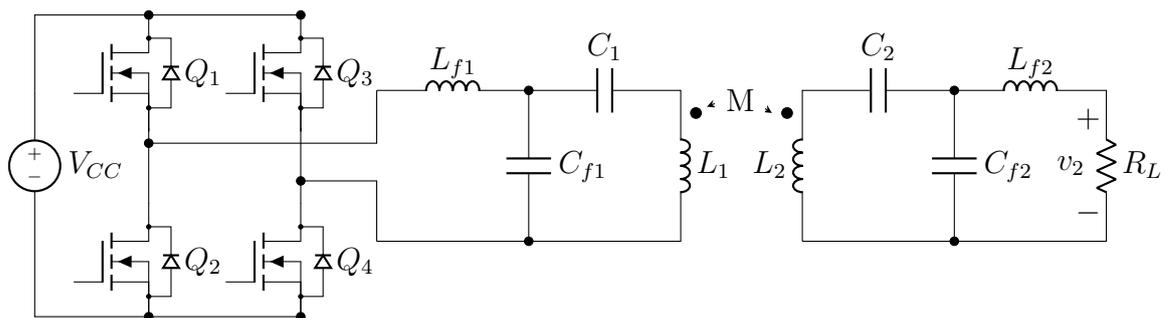
3.1 Considerações Gerais

Devido às vantagens da topologia duplo LCC, citadas na seção 2.4, optou-se pela mesma para este projeto. Escolheu-se operar com a frequência de 160 kHz. Para a escolha do valor de L_2 , levou-se em conta o tamanho que a bobina ocuparia disposta em uma geometria circular com as espiras organizadas no mesmo plano da bobina, já que L_2 é a bobina que vai na bicicleta. A geometria circular foi adotada pois esta é a geometria que melhor lida com desalinhamentos [8], já que estes possuem o mesmo comportamento em todas as direções. Optou-se pela disposição das espiras em um mesmo plano porque esta é a configuração que proporciona melhor acoplamento entre as bobinas [8]. Com estas restrições, definiu-se que o melhor valor para L_2 seria 100 μH . Então, escolheu-se o mesmo valor para L_1 com a finalidade de que as bobinas tivessem o mesmo tamanho.

Não há uma forma muito objetiva de calcular o valor das indutâncias L_1 e L_2 . Para a escolha destes, é necessário um processo de tentativa e erro até que se consiga um tamanho de bobinas condizente com o desejado e que seja aplicável.

A fonte de tensão v_1 , mostrada na Figura 4, deve ser alternada e possuir frequência de 160 kHz. Esta tensão deve ser gerada a partir do barramento de corrente contínua do eletroposto mostrado na Figura 1, que possui parâmetros de tensão de 400 a 500 V. Para isso, é necessário a adição de um conversor CC/CA (inversor) na entrada, o qual é mostrado na Figura 6.

Figura 6. Topologia de compensação duplo LCC com inversor na entrada.

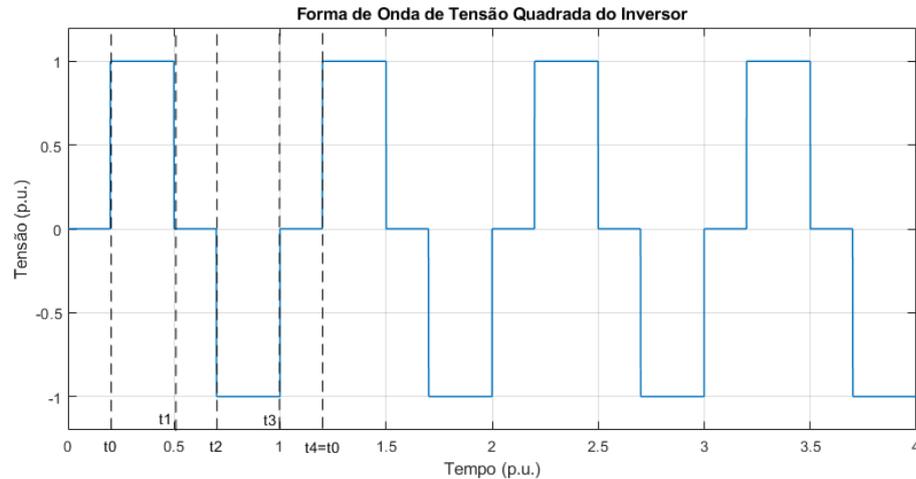


Fonte: Próprio autor.

3.2 Inversor do Primário

Como a frequência alternada a ser gerada é alta, é inviável gerar a tensão por técnicas de modulação de largura de pulso (PWM, do inglês *Pulse-Width-Modulation*), pois os sinais modulantes teriam que ter frequências muito maiores que a desejada. Nesse caso, é necessário gerar uma onda de tensão quadrada alternada, conforme é mostrado na Figura 7. Este tipo de onda torna mais difícil de filtrar as componentes harmônicas.

Figura 7. Forma de onda de tensão quadrada alternada gerada pelo inversor.



Fonte: Próprio Autor.

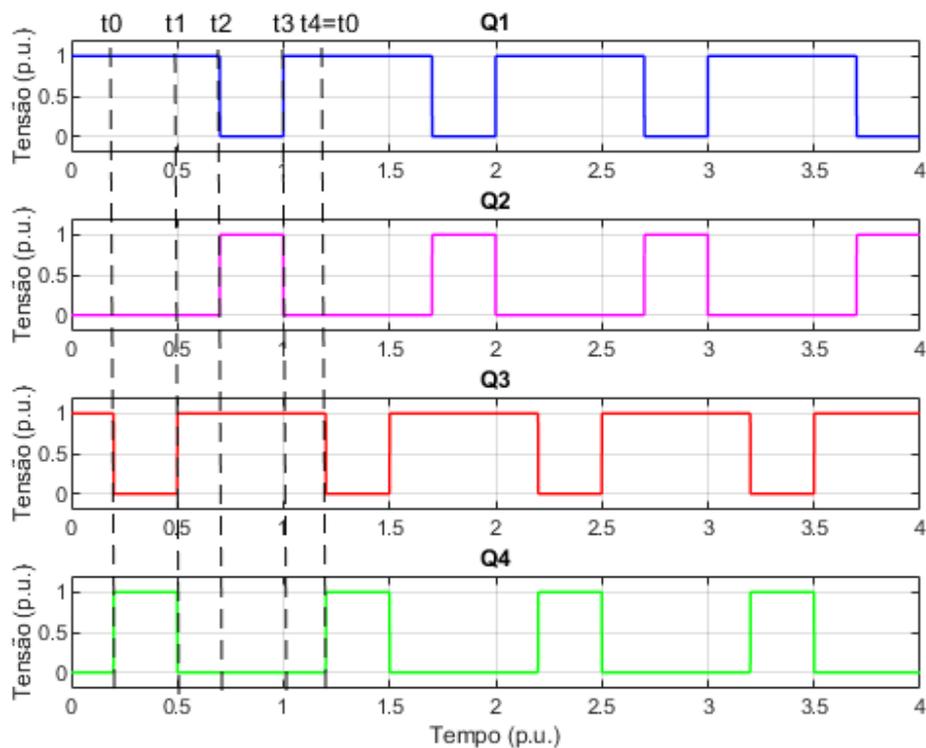
Para a operação do inversor, é necessário que as chaves Q_1 a Q_4 sejam ativadas conforme é mostrado na Figura 8.

Chaves de um mesmo braço, como é o caso de Q_1 e Q_2 , e Q_3 e Q_4 , nunca devem ser ativadas ao mesmo tempo, caso contrário haverá um curto-circuito. Dessa forma, os dois pulsos de cada braço são complementares. A sequência de funcionamento dentro de um período do chaveamento pode ser dividida em 4 intervalos: $[t_0 : t_1]$, $[t_1 : t_2]$, $[t_2 : t_3]$, $[t_3 : t_4 = t_0]$. Em t_0 , Q_1 se mantém ativa e Q_4 é ativada, então a tensão V_{CC} alimenta o circuito até o instante t_1 . Neste instante, a chave Q_4 é desligada enquanto Q_1 continua conduzindo e a chave Q_3 é ativada. Como as chaves ligadas são as chaves superiores de cada braço, não há diferença de potencial até o instante t_2 . Neste momento, a chave Q_1 desliga e Q_2 liga, enquanto Q_3 permanece ligada. Dessa forma, a tensão V_{CC} alimenta o circuito de forma invertida em relação ao intervalo $[t_0 : t_1]$. Esta aplicação de $-V_{CC}$ permanece até o instante t_3 . Após isso, Q_2 desliga e Q_1 liga, enquanto Q_3 permanece ligada. Este intervalo $[t_3 : t_4]$ é igual ao intervalo $[t_1 : t_2]$. O instante t_4 marca o fim do período de chaveamento.

Nos intervalos $[t_1 : t_2]$ e $[t_3 : t_4]$, não há condução e isto é importante para suavizar a corrente do sistema antes dos intervalos de condução $[t_0 : t_1]$ e $[t_2 : t_3]$. Assim, quando as chaves são ligadas nos intervalos de condução, a corrente é nula, desde que o sistema seja ligeiramente indutivo. A corrente nula ao ligar as chaves minimiza as perdas de energia durante a comutação do estado desligado para o ligado. Isto faz parte de uma técnica conhecida como “comutação de corrente zero” (ZCS, do inglês *Zero-Current Switching*). Esta técnica de manipulação de pulsos é conhecida como PWM de 3 níveis, já que possui os níveis de tensão positivo, nulo e negativo.

No exemplo das Figuras 7 e 8, os pulsos Q_1 e Q_3 ficam ativos em 70% do tempo, enquanto os pulsos complementares, Q_2 e Q_4 , em apenas 30%. A onda de tensão na saída

Figura 8. Forma de onda dos pulsos nas chaves do inversor.



Fonte: Próprio Autor.

do inversor fica 30% do tempo com tensão positiva, 40% com tensão zero e 30% com tensão negativa, ou seja, 60% de razão de trabalho. De forma geral, pode-se estabelecer que a razão de trabalho da onda de saída do inversor ($v_{1\%}$) é 2 vezes maior que a razão de trabalho de Q_2 ($Q_{2\%}$) ou Q_4 ($Q_{4\%}$), desde que $Q_{1\%} > Q_{2\%}$ e $Q_{3\%} > Q_{4\%}$, conforme a Equação 44.

$$v_{1\%} = 2 \cdot Q_{2\%} = 2 \cdot Q_{4\%} \quad (44)$$

3.3 Implementação do Inversor

3.3.1 Circuitos Auxiliares

Os pulsos que acionam as chaves Q_1 , Q_2 , Q_3 e Q_4 são gerados pelo microcontrolador dsPIC33FJ32MC204 e serão apresentados na seção 6. O microcontrolador não é capaz de fornecer corrente elétrica suficiente através de suas portas de saída, portanto, é necessário utilizar um circuito que isole a entrada e a saída preservando as características da entrada (*buffer*). Para esta função, escolheu-se o circuito integrado (CI) HEF40106BP, que conta com 6 circuitos *buffer* inversores que atuam por meio de um circuito *Schmitt trigger* na entrada. Este CI possui 6 pares de pinos que atuam como entradas e saídas de cada *buffer*

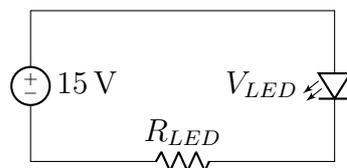
e 1 par de alimentação. Como o nível lógico alto dos pulsos, gerados pelo microcontrolador, possuem tensão de 3,3 V, escolheu-se alimentar o CI com 5 V para que as características dos sinais de entrada sejam preservadas e eleve-se o nível de tensão superior para 5 V. Como o HEF40106BP inverte o sinal, é importante ressaltar que se deve inverter a lógica dos pares complementares de cada braço para não comprometer o chaveamento.

MOSFETs, em geral, necessitam de um nível de tensão bem superior (cerca de 15 V), em relação aos níveis de tensão de microcontroladores. Para elevar o limite superior de tensão do pulso para 15 V, escolheu-se o CI SN7407N, cujo uma de suas funções é elevar o nível de tensão para o padrão de MOSFETs sem alterar a lógica booleana do sinal. Este CI possui 6 pares de circuitos iguais e 1 par de alimentação, que é feita em 5 V. A entrada deste CI é conectada a saída do HEF40106BP por meio de um resistor de 10 Ω em série. Em cada saída do SN7407N, é conectado um resistor de *pull-up* de 10 k Ω alimentado com a tensão desejada.

Devido a alta frequência dos pulsos, é esperado que na operação de elevar a tensão surjam alguns ruídos indesejados no sinal. Então, a saída do SN7407N é conectada a um CI MC14503BCP, que atua como *buffer*. Este CI possui 6 pares de pinos que atuam como *buffer*, 1 pino de controle que habilita/desabilita as saídas de 1 a 4, 1 pino de controle que habilita/desabilita as saídas 5 e 6, e 1 par de pinos de alimentação, que para esta aplicação foi feita em 15 V. Em cada saída deste CI, é conectado um resistor de *pull-down* de 10 k Ω aterrado no sistema.

Cada saída do MC14503BCP é conectada ao primário de um CI HCPL-3180, que é um isolador ótico para driver de gatilhamento (*gate driver*). No primário deste CI, encontra-se um LED que transforma o pulso em um sinal luminoso. Estes sinal é lido pelo secundário como nível lógico alto quando há luz e nível lógico baixo quando não há. O LED possui tensão de condução (V_{LED}) que varia de 1,2 a 1,8 V e a corrente que o liga (I_{LED}) deve estar entre 10 a 16 mA. Dessa forma, deve-se escolher uma resistência série (R_{LED}) que mantenha a corrente elétrica dentro dos níveis recomendados. O esquemático desse circuito é mostrado na Figura 9. A equação 45 define o valor de R_{LED} .

Figura 9. Esquemático do circuito para dimensionar resistor que controla a carga no LED do *gate driver*.



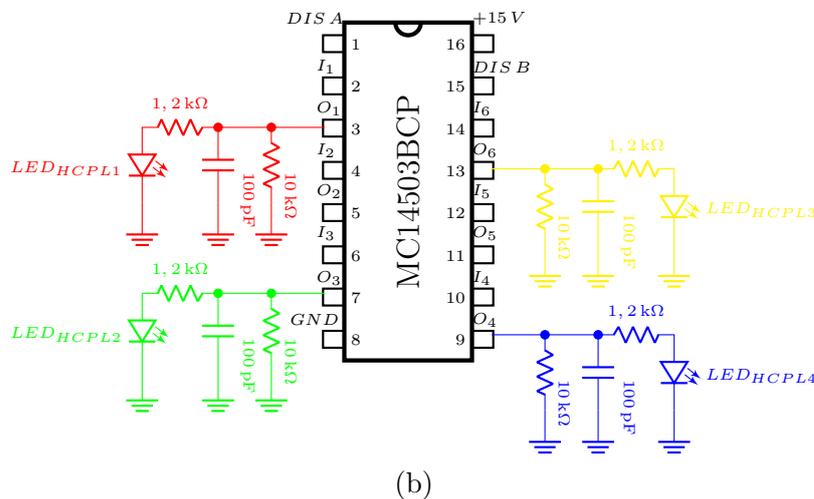
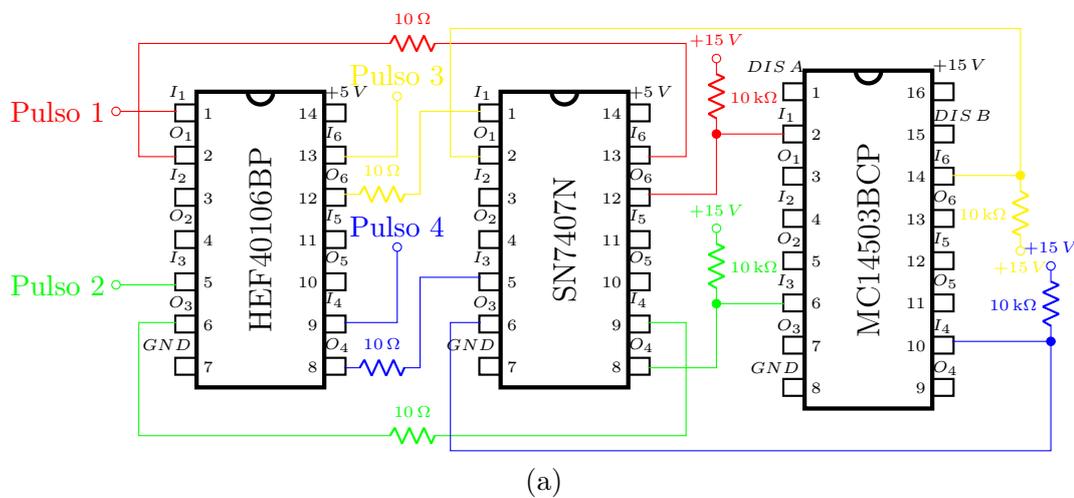
Fonte: Próprio autor.

$$R_{LED} = \frac{15 - V_{LED}}{I_{LED}} \quad (45)$$

A resistência máxima para esse circuito pode ser calculada quando $V_{LED} = 1,2$ V e

$I_{LED} = 10\text{ mA}$ e é $1,38\text{ k}\Omega$. A resistência mínima é calculada quando $V_{LED} = 1,8\text{ V}$ e $I_{LED} = 16\text{ mA}$ e é $825\ \Omega$. Logo, o resistor R_{LED} deve possuir resistência entre $825\ \Omega$ e $1,38\text{ k}\Omega$. Foi escolhido para o projeto um resistor de resistência $1,2\text{ k}\Omega$. Ainda na entrada do LED, foi aterrado um capacitor cerâmico de capacitância 100 pF para filtrar frequências muito altas, como as de rádio. O esquemático completo do circuito desde os pulsos até o LED do driver de gatilhamento é mostrado na Figura 10.

Figura 10. Esquemático do circuito de acionamento dos MOSFETs até o LED do driver de gatilhamento (a) Pulsos até a entrada do MC14503BCP; (b) Saída do MC14503BCP até o LED do *gate* driver.



Fonte: Próprio autor.

3.3.2 Interruptores de Potência

No secundário do HCPL-3180 (pinos 5 a 8), os pinos 5 e 8 são de alimentação, e os pinos 6 e 7 são iguais e é por onde o pulso é gerado para acionar o MOSFET. A alimentação foi feita em 15 V e o pulso é gerado na referência da alimentação. Para que o SCT2450KE seja acionado, é necessário que o pulso tenha referência no pino source e seja conectado ao

pino gate do mesmo. Para diminuir a corrente que vai para o gate, é colocado um resistor de $10\ \Omega$. Quando o MOSFET é acionado, uma capacitância parasita é carregada e após o pulso ficar nulo, é necessário que esse capacitor seja descarregado para interromper o funcionamento do semiconductor. Para acelerar esse processo de descarga, um diodo de modelo MUR160-0552 foi colocado em paralelo com o resistor e alinhado com o sentido reverso do gate.

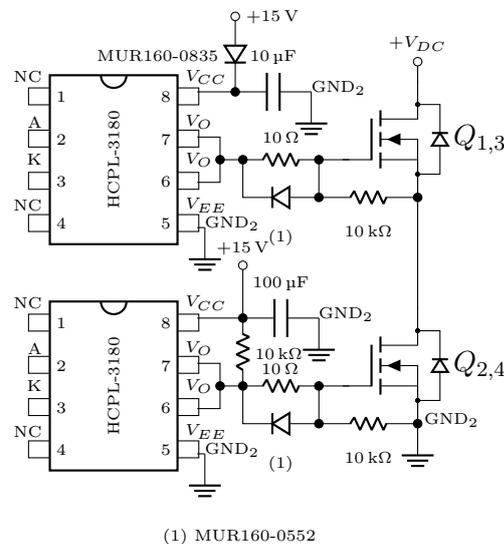
As chaves de baixo de um braço do inversor possuem a referência sempre coincidindo com a referência do barramento CC, então é simples realizar a alimentação do secundário do HCPL-3180. Contudo, as chaves de cima possuem referência que ora coincide com a referência do barramento CC e ora coincide com a tensão positiva do barramento CC. Uma solução é usar uma fonte isolada para cada uma dessas duas chaves e ainda uma outra fonte isolada para as duas chaves de baixo. Contudo, optou-se por utilizar uma só fonte para os 4 circuitos. Para que isso possa acontecer, foi colocado um diodo de modelo MUR160-0835 na entrada do positivo da fonte e manteve-se a referência da alimentação no source de cada chave. Dessa forma, quando a tensão no source dessas chaves de cima for igual à referência (chave de baixo conduzindo), um capacitor de $10\ \mu\text{F}$ será carregado. E quando a tensão no source dessas chaves for a tensão positiva do barramento CC (própria chave conduzindo), o diodo bloqueará a condução, mas o capacitor continuará alimentando o circuito durante o curto período de acionamento da chave superior. Também foram adicionados capacitores de $100\ \mu\text{F}$ em paralelo com a alimentação das chaves de baixo. Ainda nas chaves inferiores, foi instalado um resistor de *pull-up* de $10\ \text{k}\Omega$ para proteção por meio do acionamento das duas chaves de baixo numa situação em que os pulsos não estivessem presentes (possível falha do *gate driver*). Ainda para proteger o sistema, foram colocados resistores de $10\ \text{k}\Omega$ conectando o gate com o source de cada MOSFET. O esquemático dos circuitos descritos é apresentado na Figura 11 para um braço, pois os funcionamentos são equivalentes para cada braço.

3.3.3 Fontes CC/CC

Uma das funções de se usar um isolador óptico é para isolar a parte de controle da parte de potência do sistema. Por essa razão, as referências devem ser mantidas separadas. Isso implica que a fonte de $15\ \text{V}$, a qual alimenta o *gate driver*, deve ser um circuito separado da outra fonte que alimenta o MC14503BCP. Para a alimentação de $5\ \text{V}$, foi utilizado uma fonte de modelo R-78E5.0-0.5, a qual pode ser alimentada com tensões de 7 até $28\ \text{V}$. Para fornecer a tensão de $15\ \text{V}$ do MC14503BCP, foi utilizado uma fonte de modelo MEV1S2415SC, a qual é alimentada com tensão de $24\ \text{V}$. Para alimentar o secundário dos *gate drivers*, escolheu-se a fonte isolada REC5-2415SRWZ/H4/A, a qual também é alimentada com tensão de $24\ \text{V}$.

Todas as fontes mencionadas anteriormente foram alimentadas por uma fonte principal de modelo PV40-27B24, cuja tensão na saída é $24\ \text{V}$. A tensão de entrada desta fonte

Figura 11. Esquemático do circuito de acionamento dos MOSFETs do *gate* driver até as chaves.

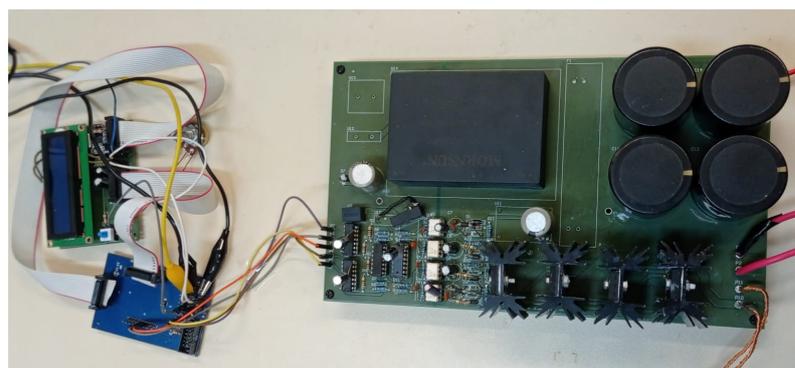


Fonte: Próprio autor.

pode variar entre 200 a 1200 V, o que é suficiente para suportar as especificações de tensão do barramento CC do eletroposto.

A Figura 12 mostra o inversor construído. Os pulsos de chaveamento deste conversor CC/CA são gerados pelo microcontrolador dsPIC33FJ32MC204.

Figura 12. Inversor construído para operar na frequência de 160 kHz controlado por pulsos gerados pelo dsPIC33FJ32MC204, que também controla um display LCD e um módulo de rádio nRF24L01+.



Fonte: Próprio Autor.

3.4 Escolha dos Parâmetros da Topologia Duplo LCC

Pela Figura 7, pode-se concluir que a tensão eficaz da saída do inversor (V_1) será menor que 400 V para o caso de menor tensão no barramento CC do eletroposto. Assim, escolheu-se $V_1 = 320$ V para o projeto. Para o secundário, escolheu-se $V_2 = 100$ V. Ademais, escolheu-se uma distância entre bobinas que proporcionasse cerca de 25% de

acoplamento. Com esses valores, é possível chegar a uma relação entre L_{f1} e L_{f2} a partir da Equação 43. Escolhendo $L_{f1} = L_{f2}$, obtém-se a Equação 46.

$$L_{f1} = L_{f2} = \sqrt{\frac{\sqrt{L_1 L_2}}{\omega P} k V_1 V_2} = 47,2 \mu\text{H} \quad (46)$$

Com os valores de L_{f1} e L_{f2} , obtém-se $C_{f1} = C_{f2} = 20,9 \text{ nF}$ a partir das Equações 16 e 17, e $C_1 = C_2 = 18,8 \text{ nF}$ a partir das Equações 18 e 19. A tabela 1 mostra os valores escolhidos para o projeto.

Tabela 1. Parâmetros do projeto com a topologia duplo LCC.

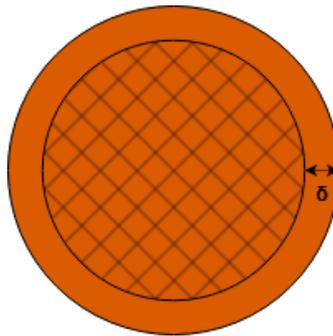
V_1	V_2	$L_1 = L_2$	$L_{f1} = L_{f2}$	$C_1 = C_2$	$C_{f1} = C_{f2}$	P	k
320 V	100 V	100 μH	47,2 μH	18,8 nF	20,9 nF	250 W	0,25

Fonte: Próprio autor.

3.5 Implementação Física de L_1 e L_2

Correntes elétricas estão sujeitas ao efeito pelicular, no qual ocorre repulsão entre os elétrons se locomovendo e há uma tendência de que a maior parte da corrente elétrica circule pelas bordas do condutor, conforme é mostrado na Figura 13. A maior parte da corrente circula na coroa circular de largura σ , que é a profundidade de penetração, e isso faz com que a resistência do condutor aumente conforme a frequência aumenta. A Equação 47 define o valor de σ , que é inversamente proporcional a frequência.

Figura 13. Efeito pelicular na seção transversal de um condutor.



Fonte: Próprio Autor.

$$\sigma = \sqrt{\frac{\rho_{Cu}}{\mu_0 \pi f}} \quad (47)$$

ρ_{Cu} é a resistividade do cobre na temperatura de 70°C ($\rho_{Cu} = 2 \times 10^{-8}$), μ_0 é a permeabilidade magnética do vácuo ($\mu_0 = 4\pi \times 10^{-7}$) e f é a frequência. Para a frequência de 160 kHz, obtém-se $\sigma = 0,178 \text{ mm}$. Para evitar o efeito pelicular e aproveitar melhor o condutor, é necessário escolher um fio que possua raio menor que o valor de σ e fazer

os chamados fios litz como vários condutores menores em paralelo. O fio AWG 27 possui raio igual a 0,180 mm, portanto escolheu-se o fio AWG 28 que possui raio de 0,160 mm. O condutor projetado deve possuir densidade de corrente de 4,5 A/mm², portanto para a corrente de projeto de 7 A, foram necessários 20 fios em paralelo. Escolheu-se a geometria circular e disposição de espiras no plano perpendicular ao fluxo magnético, pois esta é a forma que proporciona melhor indutância mútua entre bobinas [8]. É possível estimar a seção transversal S_{litz} do fio litz desenvolvido por meio da Equação 48.

$$S_{litz} = K_1 N_{fios} \pi r_{awg}^2 \quad (48)$$

K_1 é um fator de correção aplicado para compensar os espaços de ar entre os fios em paralelo e a camada esmaltada do fio. Para este dimensionamento, considerou-se $K_1 = 2,2$. N_{fios} é a quantidade de fios em paralelo e r_{awg} é o raio do fio AWG 28 ($r_{awg} = 0,16$ mm). Assim obteve-se $S_{litz} = 3,5$ mm². Para calcular a indutância da bobina, utiliza-se a Equação 49.

$$L = \mu_0 N_{esp}^2 r_p \left(\ln \left(\frac{16r_p}{d} \right) - 2 \right) \quad (49)$$

$$d = 2 \sqrt{\frac{N_{esp} S_{litz}}{\pi}} \quad (50)$$

N_{esp} é a quantidade de espiras, r_p é o raio de projeto ($r_p = 7$ cm) e d é o diâmetro equivalente do fio do indutor com as espiras. Com o auxílio de um software matemático, é possível estimar a quantidade de espiras necessárias para obter a indutância de projeto ($L_1 = L_2 = 100$ µH). Obteve-se que serão necessárias 21 espiras para chegar a um valor próximo do desejado.

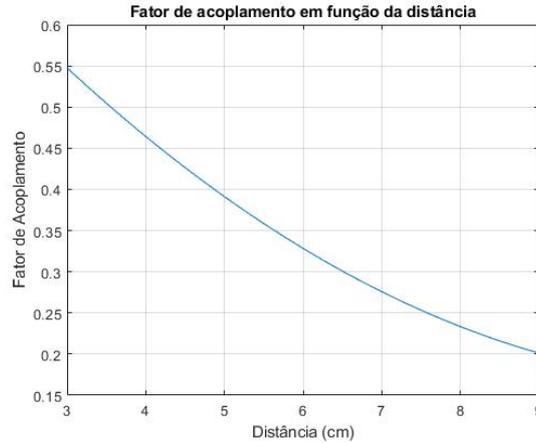
Após isso, foi feito um estudo no software *Ansys Maxwell* e concluiu-se que poderia ser necessária a adição de duas espiras para realizar a bobina. Também foi feito um ensaio nesse software para obter a relação entre fator de acoplamento e distância, que pode ser visto na Figura 14.

É um desafio muito grande dispor as bobinas em um plano sem apoios laterais. Para isso, foi projetado um suporte no software *Solid Works* para ser impresso em uma impressora 3D e servir de apoio lateral para a disposição das espiras. Com isso, pôde-se construir as bobinas conforme pode ser visto na Figura 15. Para o indutor L_1 , obteve-se indutância de 104,5 µH e resistência de 1,2 Ω, e para L_2 , 102,7 µH e 1,2 Ω.

3.6 Implementação de L_{f1} e L_{f2}

Os indutores de filtro L_{f1} e L_{f2} foram construídos a partir de fios litz manufaturados também e com fios AWG 28, já que são projetados para a mesma frequência de L_1 e L_2 . Para fazer esses indutores, escolheu-se núcleos magnéticos feitos com pó de ferro da fabricante Magmattec e em formatos toroidais. Esse tipo de núcleo é apropriado para

Figura 14. Relação entre fator de acoplamento e distância entre as bobinas L_1 e L_2 .



Fonte: Próprio Autor.

aplicações em alta frequência e para indutores da ordem de μH , visto que sua relação indutância/espira² (A_l) é baixa. A Tabela 2 mostra os tamanhos de núcleos disponíveis no laboratório, seus respectivos valores de A_l e a quantidade de espiras necessárias para o projeto ($L_{f1} = L_{f2} = 47,2 \mu\text{H}$), de acordo com a Equação 51 onde $L_{\mu\text{H}}$ é a indutância de projeto em μH .

$$N_{esp} = \sqrt{\frac{1000L_{\mu\text{H}}}{A_l}} \tag{51}$$

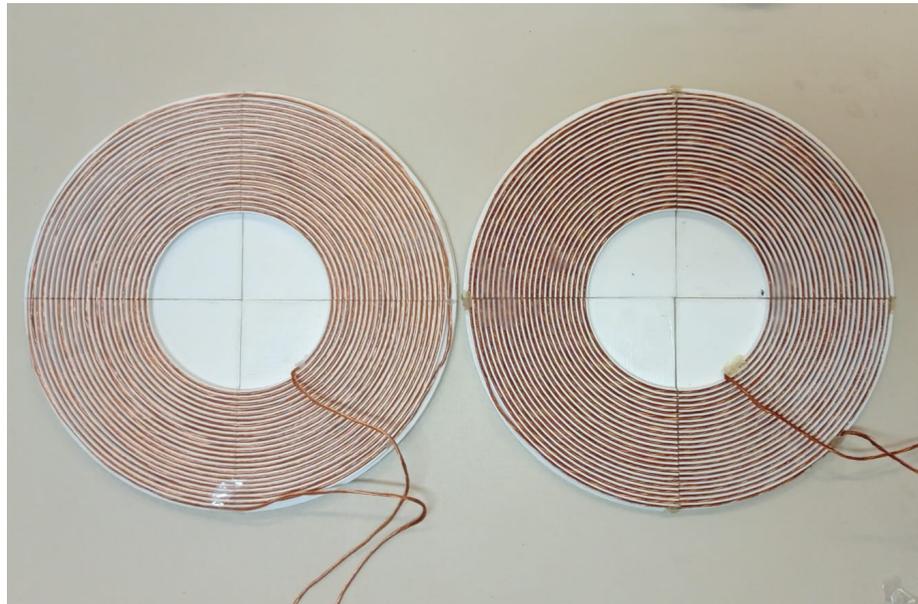
Tabela 2. Núcleos disponíveis para projeto com suas respectivas relações entre indutância e espira, e quantidade de espiras do projeto com cada núcleo.

Núcleo	MMT002T4015	MMT002T4416	MMT002T4716
$A_l \left(\frac{\text{nH}}{\text{espira}^2} \right)$	14	15	24
N_{esp} (espiras)	58	56	44

Fonte: Próprio autor.

Para estimar o tamanho de cada condutor, é necessário calcular o perímetro da seção transversal do toroide. Para isso, é necessário saber a largura da coroa circular da base (raio externo - raio interno) e a altura. Esses dados são todos fornecidos pelo fabricante e então basta multiplicar o perímetro pela quantidade de espiras. Recomenda-se aplicar um fator de correção de 30 a 50 % para compensar as torções dos fios, a tinta do núcleo (se for pintado) e espaços de ar entre espiras e entre espira e núcleo. O valor sem correção para cada um dos núcleos foi de 2,6 m, 2,8 m e 2,6 m para os núcleos 4015, 4416 e 4716, respectivamente. Para diminuir bem a resistência alternada e suportar a corrente necessária, utilizou-se 20 condutores em paralelo para o projeto ($N_{fios} = 20$). Com essa quantidade de fios em paralelo, o condutor litz é capaz de conduzir cerca de 5 A de corrente. Nessas condições, é necessário calcular se a área interna (A_i) do toroide é capaz

Figura 15. Bobinas L_1 e L_2 enroladas com apoio de um suporte plástico feito em impressora 3D.



Fonte: Próprio Autor.

de comportar a quantidade de espiras para essa quantidade de condutores em paralelo. A área de ocupação (A_o) dos fios é calculada pela Equação 52 com um fator de correção 0,7 para compensar imperfeições durante o processo de montagem do indutor.

$$A_o = \frac{N_{esp} N_{fios} \pi r_{avg}^2}{0,7} \quad (52)$$

Considera-se viável para projeto se a área de ocupação for menor que 40% da área interna do toroide. A Tabela 3 mostra o fator de ocupação do projeto de cada núcleo.

Tabela 3. Fator de ocupação do projeto com cada núcleo magnético.

Núcleo	MMT002T4015	MMT002T4416	MMT002T4716
$\frac{A_o}{A_i}$	29,1%	22,1%	22,2%

Fonte: Próprio autor.

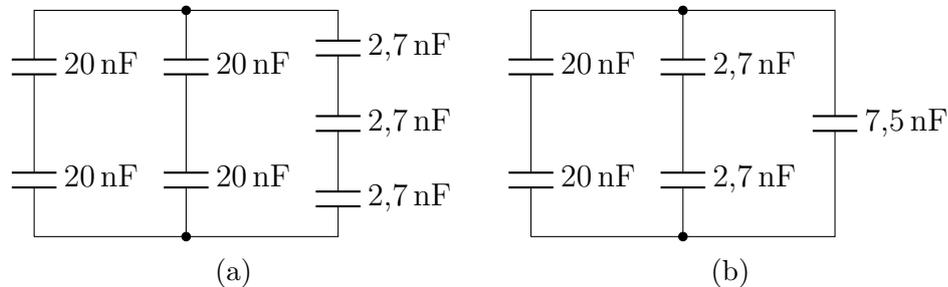
A Tabela 3 mostra que os 3 núcleos podem ser utilizados para o projeto e o núcleo MMT002T4015 foi escolhido. Após a confecção dos indutores L_{f1} e L_{f2} , obteve-se indutâncias de 49,1 μH e 48,8 μH , e resistências de 710 $\text{m}\Omega$ e 700 $\text{m}\Omega$, respectivamente, para a frequência de 160 kHz.

3.7 Implementação dos Bancos de Capacitores

Conforme a Figura figmet.5, as capacitâncias C_1 , C_2 , C_{f1} e C_{f2} foram obtidas por meio de associações de capacitores, já que seus valores não possuem correspondentes nos valores comerciais de capacitores. Esses bancos capacitivos também são importantes para

reduzir a resistência série e aumentar a tensão máxima de ruptura dos capacitores.

Figura 16. Associação de capacitores comerciais para obtenção das capacitâncias (a) C_{f1} e C_{f2} ; (b) C_1 e C_2 .



Fonte: Próprio autor.

Na Figura 16a, a capacitância equivalente do conjunto resulta em 20,9 nF. Já na Figura 16b, a capacitância equivalente é 18,85 nF. Esses valores são bem próximos ao que se esperava obter de acordo com a Tabela 1. Os valores medidos após a construção desses capacitores são mostrados na Tabela 4.

Tabela 4. Capacitâncias e resistências dos bancos capacitivos construídos.

	C_1	C_2	C_{f1}	C_{f2}
Capacitância	18,46 nF	18,55 nF	19,86 nF	21,16 nF
Resistência	280 m Ω	306 m Ω	274 m Ω	222 m Ω

Fonte: Próprio autor.

3.8 Instrumentos Utilizados

3.8.1 Leitura e Análise

Para leitura dos sinais de tensão, utilizou-se uma ponteira diferencial da *keysight* de modelo “N2790A” e para os sinais de corrente, utilizou-se uma ponteira de corrente de modelo “1147B” da mesma marca. Para visualização dos sinais lidos, utilizou-se um osciloscópio da *keysight* de modelo “InfiniiVision DS0-X 3034A”. Para a medição dos componentes passivos e também obtenção da curva de impedância do sistema, utilizou-se o medidor LCR da *keysight* de modelo “E4980AL”.

3.8.2 Fornecimento de Energia

A tensão do barramento de corrente contínua foi fornecida por uma fonte de tensão da *supplier*.

3.8.3 Simulação

Para simulação matemática dos conversores desenvolvidos, foi utilizado o software MATLAB junto com sua ferramenta de simulação chamada *Simulink*.

4 TRANSFERÊNCIA DE ENERGIA SEM FIO BIDIRECIONAL

Neste capítulo, será apresentado os resultados obtidos com a transferência de energia sem fio bidirecional. O estudo foi dividido em duas partes: transferência no sentido G2v e transferência no sentido V2G.

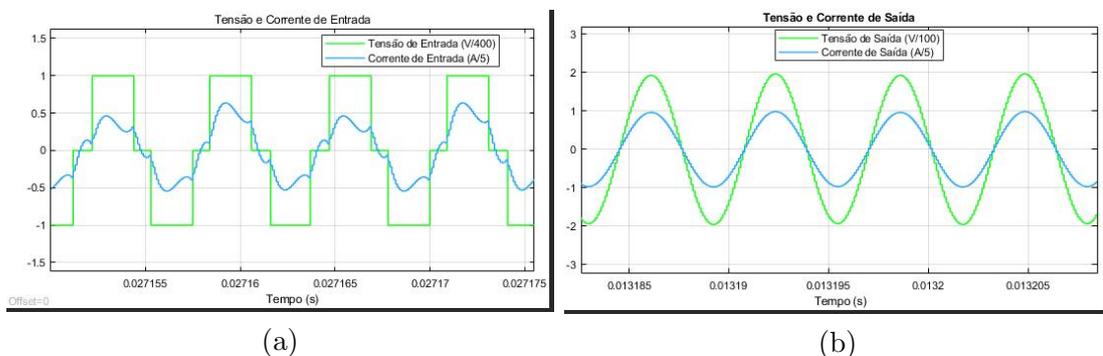
4.1 Transferência de Energia no Sentido G2V

Neste sentido de operação, o veículo elétrico é carregado.

4.1.1 Primeiros Experimentos

A fim de avaliar o funcionamento do sistema, fez-se uma simulação com o software MATLAB utilizando 25% de acoplamento e obteve-se os resultados apresentados na Figura 17. Para este experimento, foi utilizada uma carga resistiva de $40\ \Omega$, calculada de acordo com a tensão e potência desejada no secundário. Nesta situação, o sistema entrega à carga cerca de 470 W com rendimento de 83%.

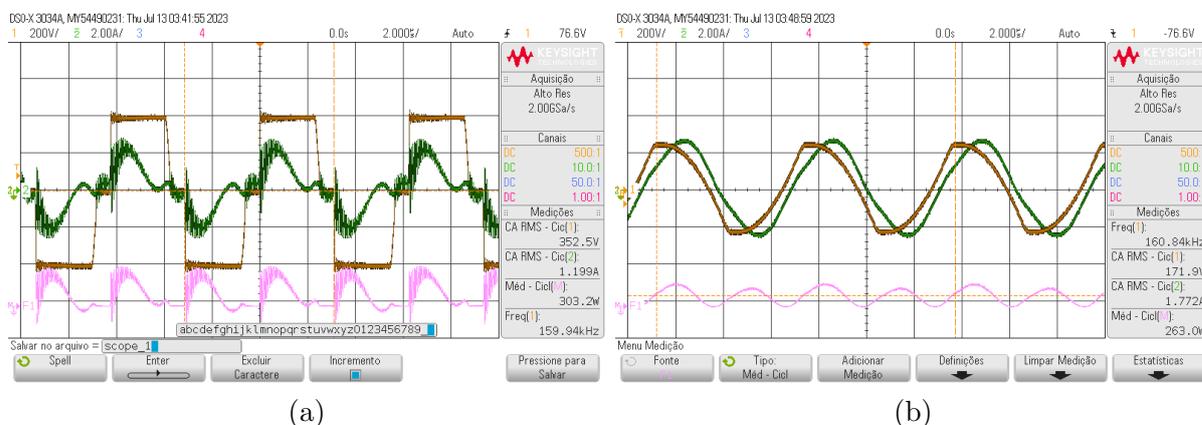
Figura 17. Resultados experimentais obtidos através de simulação com o software MATLAB. (a) Tensão e corrente na entrada; (b) Tensão e corrente na saída.



Fonte: Próprio autor.

Repetiu-se os mesmos testes em bancada experimental e obteve-se os resultados da Figura 18. Para este experimento, aumentou-se a distância entre bobinas para 12 cm a fim de diminuir a potência transferida. Para a carga, utilizou-se uma resistência de $25\ \Omega$, contudo este valor torna-se muito maior na frequência de operação (cerca de $48,5\ \Omega$) por causa do efeito pelicular. Além disso, nesta frequência a reatância indutiva associada a resistência (evidente pela defasagem angular entre a tensão e a corrente) torna-se relevante ao ponto de mudar o ponto de operação do sistema. A indutância parasita calculada foi de $42,6\ \mu\text{H}$ na frequência de operação. Nestas condições, o sistema forneceu 263 W para a carga com rendimento de 86,7%.

Figura 18. Resultados experimentais obtidos em banca experimental. (a) Tensão (amarelo), corrente (verde) e potência (rosa) na entrada; (b) Tensão (amarelo), corrente (verde) e potência (rosa) na saída.



Fonte: Próprio autor.

4.1.2 Análise de Impedância

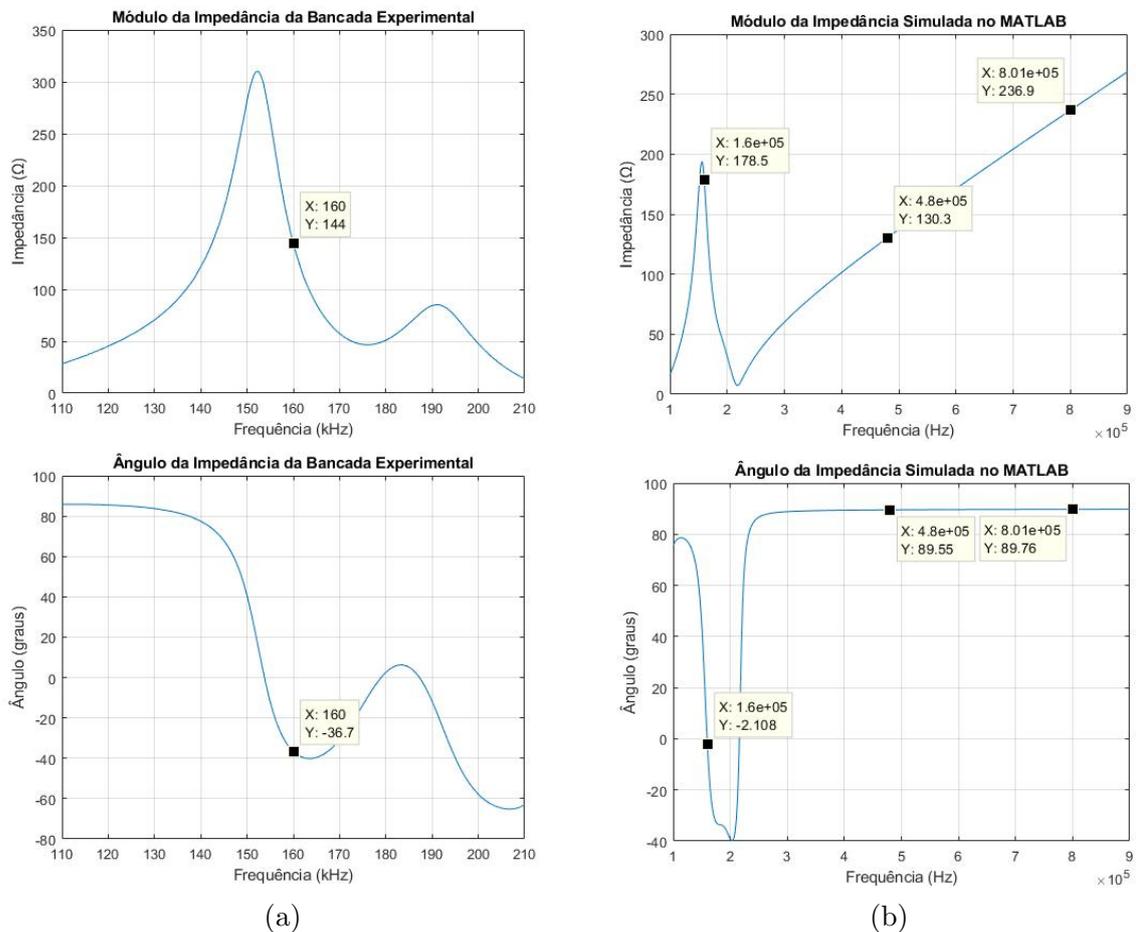
Nas Figuras 17a e 18a, é possível observar que as correntes não são senoidais e que há a presença de parcelas harmônicas distorcendo suas formas de onda. A fim de avaliar esse problema e também comparar a simulação com a prática, mediu-se a impedância em ambas as situações. Assim, obteve-se as curvas mostradas na Figura 19. Para a obtenção dessas, utilizou-se 25% de acoplamento na simulação e cerca de 7,5 cm na prática para obter acoplamento semelhante, de acordo com a Figura 14.

Analisando ambas as impedâncias, simulada e prática, nota-se que há congruência entre as mesmas. Na Figura 19b, é possível observar que o módulo da impedância é maior na frequência fundamental que na frequência da terceira harmônica. É esperado que as harmônicas sejam filtradas e deixe passar apenas a frequência principal, já que os componentes foram projetados para operar nela. Também é possível observar que o módulo da impedância na frequência da quinta harmônica possui valor próximo ao módulo na frequência principal. Esse problema de impedância explica as distorções presentes nas formas de onda mostradas na seção 4.1.1.

4.1.3 Inserção de um Filtro Passa-faixa

Para resolver o problema mencionado anteriormente, propôs-se a inserção de um filtro passivo do tipo passa-faixa composto por um capacitor e um indutor em série. Este filtro seria colocado na saída do inversor em série com a planta. Além disso, também colocou-se um retificador em ponte completa na saída da topologia duplo LCC antes da carga, a fim de eliminar o efeito pelicular e a indutância parasita da resistência. O diodo utilizado para esta ponte foi o MBR20200CT. Para o projeto do filtro LC, utilizou-se a Equação 12, onde ω seria a frequência de operação para o cálculo dos componentes passivos do

Figura 19. Curvas de impedância do sistema em relação a frequência. (a) Módulo e ângulo medidos na bancada experimental; (b) Módulo e ângulo medidos na simulação.

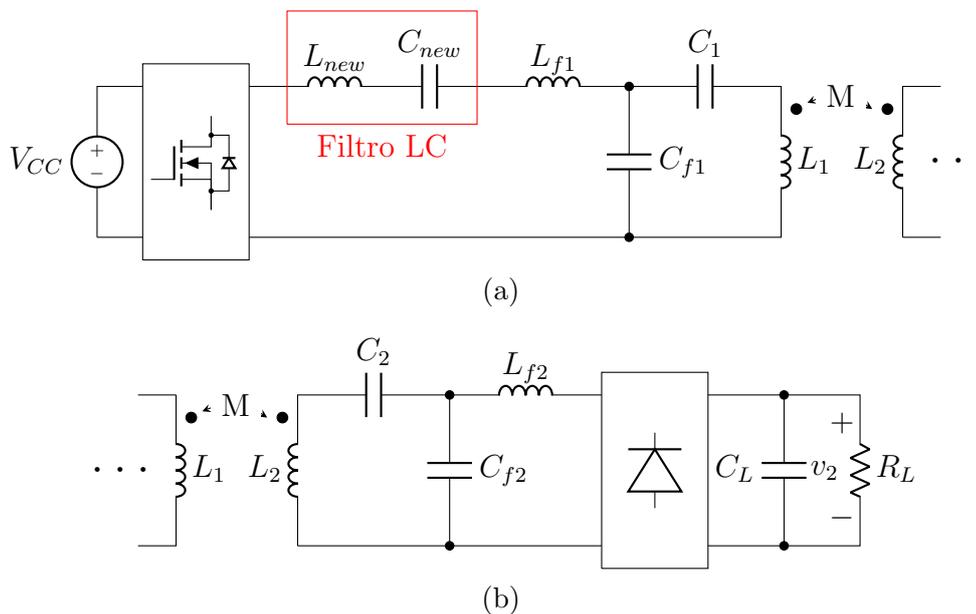


Fonte: Próprio autor.

filtro e também é a frequência na qual o ganho do filtro projetado é máximo. Escolheu-se os valores $L_{new} = 300 \mu\text{H}$ e $C_{new} = 3,3 \text{ nF}$ para o indutor e capacitor, respectivamente. O indutor foi construído através de 2 indutores de $150 \mu\text{H}$ em série. Como o valor da capacitância necessária é um valor comercial, foi construído um banco capacitivo com 4 capacitores deste valor, os associou em série dois a dois e cada par em paralelo. Na prática, obteve-se indutância de $311 \mu\text{H}$ e resistência de $6,5 \Omega$ para L_{new} . Já para C_{new} , obteve-se capacitância de $3,3 \text{ nF}$ e resistência de $950 \text{ m}\Omega$. Estes valores foram medidos já para a frequência de operação. Ademais, foi inserido, na saída do retificador, um capacitor de $2,2 \mu\text{F}$ com o objetivo de estabilizar a forma de onda na saída. O esquemático do circuito atualizado com o filtro e o retificador é mostrado na Figura 20.

Inicialmente, houve a necessidade de avaliar se a impedância do sistema iria melhorar em relação aos dados observados nas curvas da Figura 19. Para isso, fez-se a análise de impedância tanto em simulação quanto na bancada prática sem os conversores na entrada e na saída, apenas a topologia duplo LCC com o filtro LC e a carga. Assim, obteve-se as novas curvas de impedância vistas na Figura 21.

Figura 20. Esquemáticos do circuito com a adição do filtro LC e retificador. (a) Primário; (b) Secundário.



Fonte: Próprio autor.

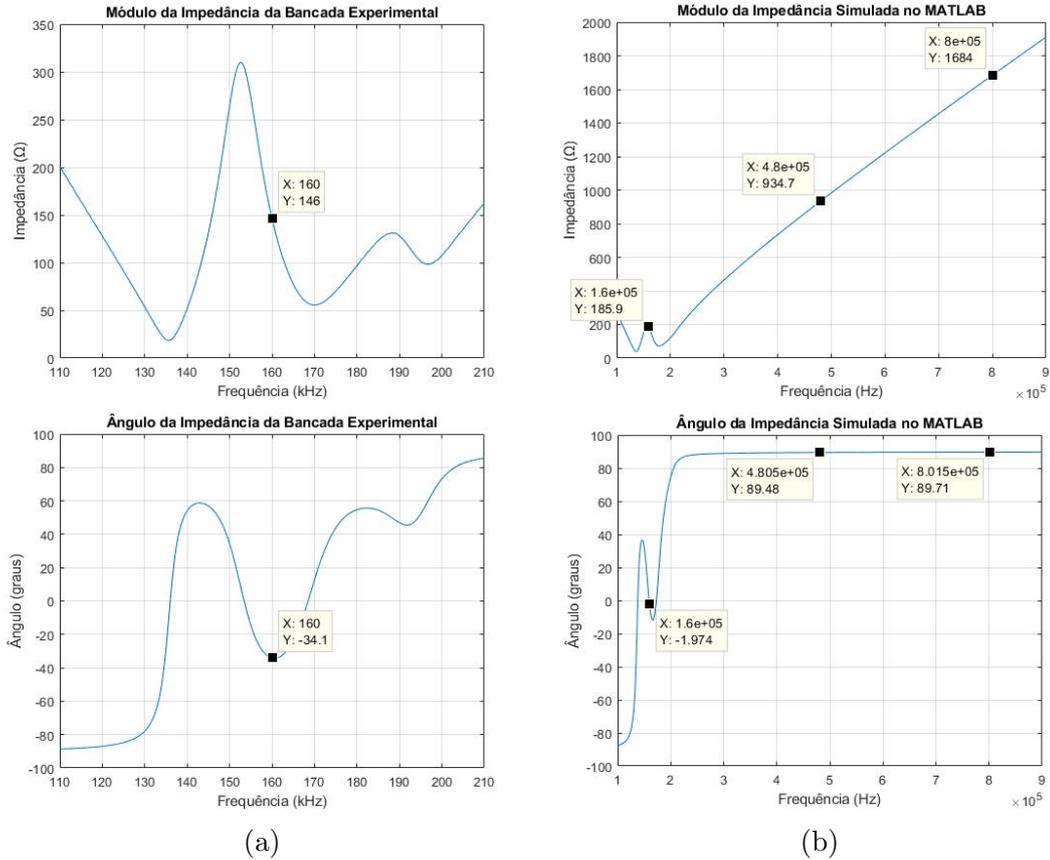
Analisando essas curvas de impedância, nota-se que o modelo simulado representa bem o experimento. Há poucas diferenças nos valores e as formas de onda são bem semelhantes. Essas curvas também indicam que o problema do módulo da impedância ser maior na frequência fundamental que nas outras harmônicas, mencionado na seção 4.1.2, foi resolvido.

4.1.4 Resultados com o Filtro

Assim, pode-se prosseguir com a simulação no MATLAB e com a bancada experimental. Para a simulação, foram utilizados conversores ideais na entrada e na saída. Por outro lado, mediu-se a resistência de cada componente da bancada experimental e as considerou para a simulação. Dessa forma, transmitiu-se cerca de 363 W com rendimento de 82%. A resistência utilizada na carga foi de 25 Ω , a capacitância de retificação foi de 2,2 μF e considerou-se acoplamento de 25%. As formas de onda na entrada e na saída da topologia duplo LCC podem ser vistas na Figura 22.

A bancada experimental foi montada de acordo com o esquemático mostrado na Figura 20 e pode ser vista na Figura 23, com um inversor na entrada e um retificador na saída, ambos em ponte completa. Optou-se pela distância entre bobinas de 7,5 cm (cerca de 25% de acoplamento, de acordo com a Figura 14) e pela razão de trabalho do inversor de cerca de 80%. Além disso, como a tensão que chega à carga está retificada, a indutância parasita da resistência fica irrelevante, do ponto de vista da entrada. As formas de onda na entrada e na saída da topologia duplo LCC podem ser vistas na Figura 24. Ademais, as potências foram medidas antes e depois dos conversores com o objetivo de avaliar o

Figura 21. Curvas de impedância do sistema com filtro LC em relação a frequência. (a) Módulo e ângulo medidos na bancada experimental; (b) Módulo e ângulo medidos na simulação.



Fonte: Próprio autor.

desempenho dos mesmos. Esses valores podem ser conferidos na Tabela 5.

Tabela 5. Potências medidas na bancada experimental da topologia com filtro e retificador.

Potência da Fonte	Potência de Entrada	Potência Pré-retificação	Potência de Saída
319,6 W	303,8 W	247,6 W	221 W

Fonte: Próprio autor.

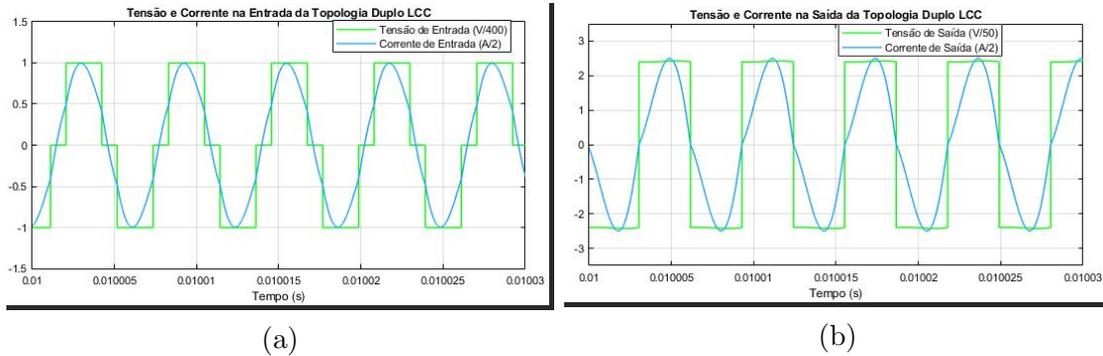
Com os dados da Tabela 5, calculou-se o rendimento da topologia duplo LCC de 81,5% e rendimento global (incluindo inversor e retificador) de 69,2%. O rendimento do inversor foi de 95,1% enquanto o do retificador foi de 89,3%.

4.1.5 Perdas de Energia em Componentes Passivos

A fim de melhorar o rendimento no futuro, foi feito um estudo na simulação para avaliar quais os locais onde há maior perda de energia na topologia duplo LCC. A Tabela 6 mostra o valor das perdas em cada componente passivo da topologia duplo LCC.

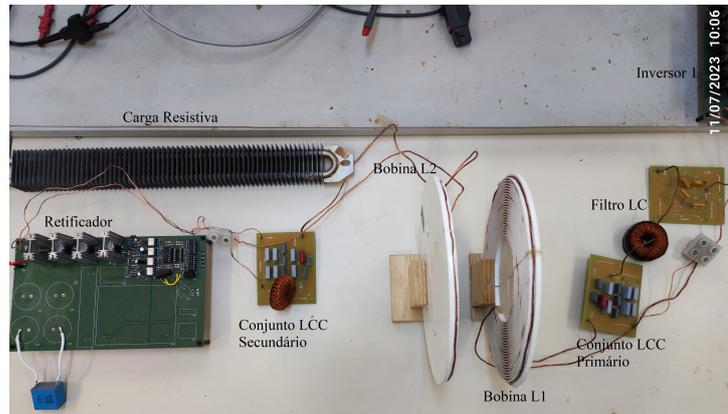
Assim, construiu-se o gráfico de pizza da Figura 25. Este gráfico mostra que a maior perda ocorre no indutor L_1 , devido a alta corrente que circula por ele (cerca de $7 A_{rms}$).

Figura 22. Resultados teóricos da topologia com adição de filtro e retificador, os quais foram obtidos através de simulação com o software MATLAB (a) Tensão e corrente na entrada; (b) Tensão e Corrente na saída.



Fonte: Próprio autor.

Figura 23. Foto da bancada experimental com filtro e retificador.



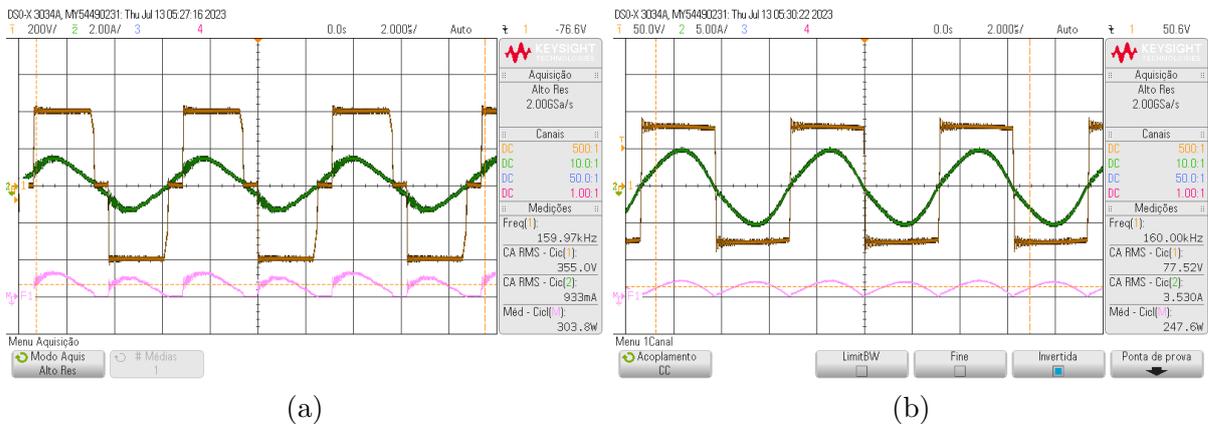
Fonte: Próprio Autor.

Em seguida, as perdas mais relevantes ocorrem em L_{new} , C_{f1} e C_1 . É possível reprojeter os indutores apontados para que possuam menos resistência por meio de mais fios em paralelo e também é possível redimensionar os capacitores para tenham menos resistência.

4.1.6 Considerações Finais

Na simulação da topologia com filtro e retificador, a potência transmitida para a carga foi de 363 W, enquanto que na bancada experimental transmitiu-se 221 W em condições equivalentes. Essa diferença é explicada pelo fato dos conversores da simulação serem ideais, o que implica em pontos de operação diferentes entre os experimentos. Além disso, pelo fato da topologia duplo LCC se comportar como fonte de corrente na saída, existe um limite físico de corrente que ela consegue fornecer. Em um teste feito de curto-circuito na saída, a corrente observada foi de 3 A depois do retificador. Na simulação, o pico da corrente está em 5 A antes do retificador, o que é muito maior do que a corrente que o conversor desenvolvido poderia fornecer. Por outro lado, o rendimento da topologia duplo

Figura 24. Resultados obtidos em bancada experimental com a adição do filtro e do retificador. (a) Tensão (amarelo), corrente (verde) e potência (rosa) na entrada; (b) Tensão (amarelo), corrente (verde) e potência (rosa) na saída.



Fonte: Próprio autor.

Tabela 6. Perdas ativas em cada componente passivo da topologia duplo LCC no sentido G2V.

Componente	C_{new}	L_{new}	L_{f1}	C_{f1}	C_1	C_{f2}	C_2	L_{f2}	L_1	L_2
Potência (W)	1,32	9,01	0,98	9,27	8,54	3,10	1,18	5,81	35,98	4,48

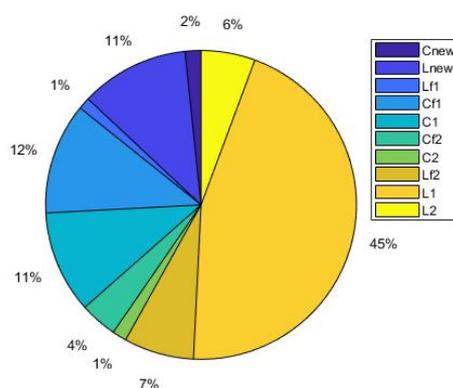
Fonte: Próprio autor.

LCC na bancada experimental foi bem próximo ao rendimento da simulação.

Na bancada experimental, a potência transmitida à carga foi de 221 W após a inserção do filtro e do retificador. O objetivo era entregar à carga, cerca de 250 W, contudo no experimento em bancada da seção 4.1.1 foi entregue à carga potência de 263 W com distância entre bobinas de 12 cm. Isto mostra que o sistema é capaz de transmitir potências maiores do que foi mostrado na seção 4.1.4. Mesmo diminuindo a carga por meio do afastamento das bobinas, o ponto de operação atingido não foi o ideal, já que a tensão estava muito acima da desejada enquanto a corrente estava muito abaixo. Com os 7 cm de distância, a potência observada foi bem maior e os valores da corrente estavam acima dos valores de projeto, por isso optou-se pelo afastamento. Como o sistema opera em malha aberta, o perfil da carga define o ponto de operação. A carga resistiva foi escolhida apenas para validar o conversor de BWPT, já que o objetivo é mostrar que o mesmo é viável para transferir a potência de carregamento de uma bicicleta elétrica nos valores de tensão e corrente estabelecidos.

A tensão que chegou à carga foi de 72,6 V e a corrente foi de 2,9 A. O objetivo da tensão era de 100 V e a corrente era de 2,5 A. Como a topologia duplo LCC se comporta como uma fonte de corrente na saída, o fator mais preocupante seria a corrente fornecida, que foi maior que o necessário. Quanto a tensão, o sistema é capaz de fornecer valores maiores em outros pontos de operações já que no teste da Figura 18b, a tensão no secundário chegou a picos de 243 V.

Figura 25. Gráfico da contribuição de cada componente da topologia duplo LCC para a perda de energia no sentido G2V.



Fonte: Próprio Autor.

As formas de onda das Figuras 22 e 24 mostram corrente com formato satisfatoriamente senoidal e livre de harmônicas, quando comparadas às formas de onda mostradas nas Figuras 17 e 18. Apesar do rendimento ter sido menor após a correção, a distorção harmônica menor torna o circuito mais estável e previsível para a solução de problemas.

4.2 Transferência de Energia no Sentido V2G

Neste sentido de operação, a energia elétrica armazenada no veículo elétrico é transferida para o eletroposto.

4.2.1 Considerações Gerais

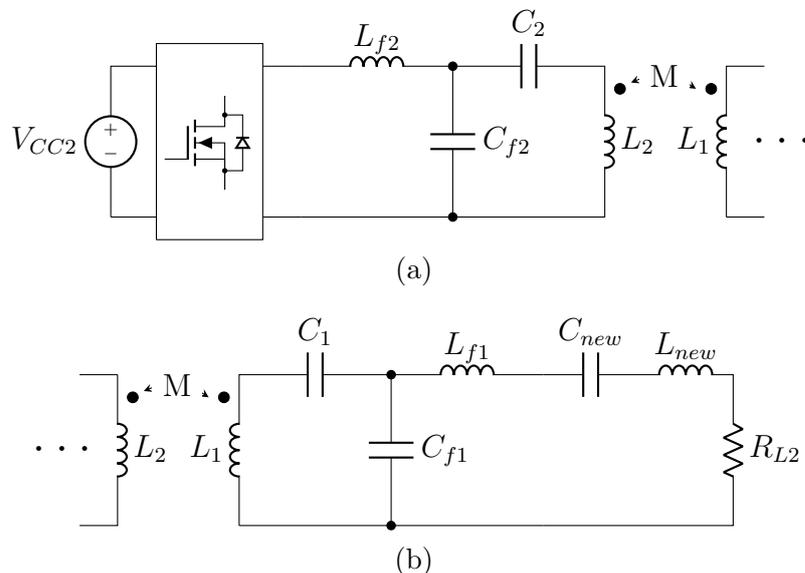
Para validar o sentido reverso de transmissão de energia, foi necessário fazer alterações no esquemático de funcionamento do sistema. Para isso, trocou-se o inversor de lugar com a carga e removeu-se o retificador, já que o mesmo era composto por diodos de modelo MBR20200CT (tensão máxima de bloqueio de 200 V) e estes não suportariam a tensão de bloqueio exigida no secundário de cerca de 400 V. Assim, o esquemático do circuito foi montado conforme é mostrado na Figura 26.

Para este sentido de operação, a tensão no barramento considerada foi $V_{CC2} = 100\text{ V}$ e para a carga escolheu-se duas cargas resistivas em série que juntas possuem resistência equivalente de $310,8\ \Omega$ e indutância de $277,1\ \mu\text{H}$ na frequência de 160 kHz.

4.2.2 Análise de Impedância

Antes de prosseguir com os testes, fez-se a análise de impedância teórica e também da bancada experimental da topologia duplo LCC com a carga. As curvas obtidas em ambas as situações são mostradas na Figura 27.

Figura 26. Esquemático do circuito para a transferência de energia no sentido V2G (a) Secundário; (b) Primário.



Fonte: Próprio autor.

Analisando esses gráficos da impedância em relação a frequência, observa-se que o problema apontado na seção 4.1.2 não está presente, já que as impedâncias das frequências harmônicas não unitárias são todas maiores que na frequência fundamental. Existem algumas diferenças entre as curvas, mas a forma delas é bastante semelhante, então foi possível prosseguir com os testes.

4.2.3 Resultados

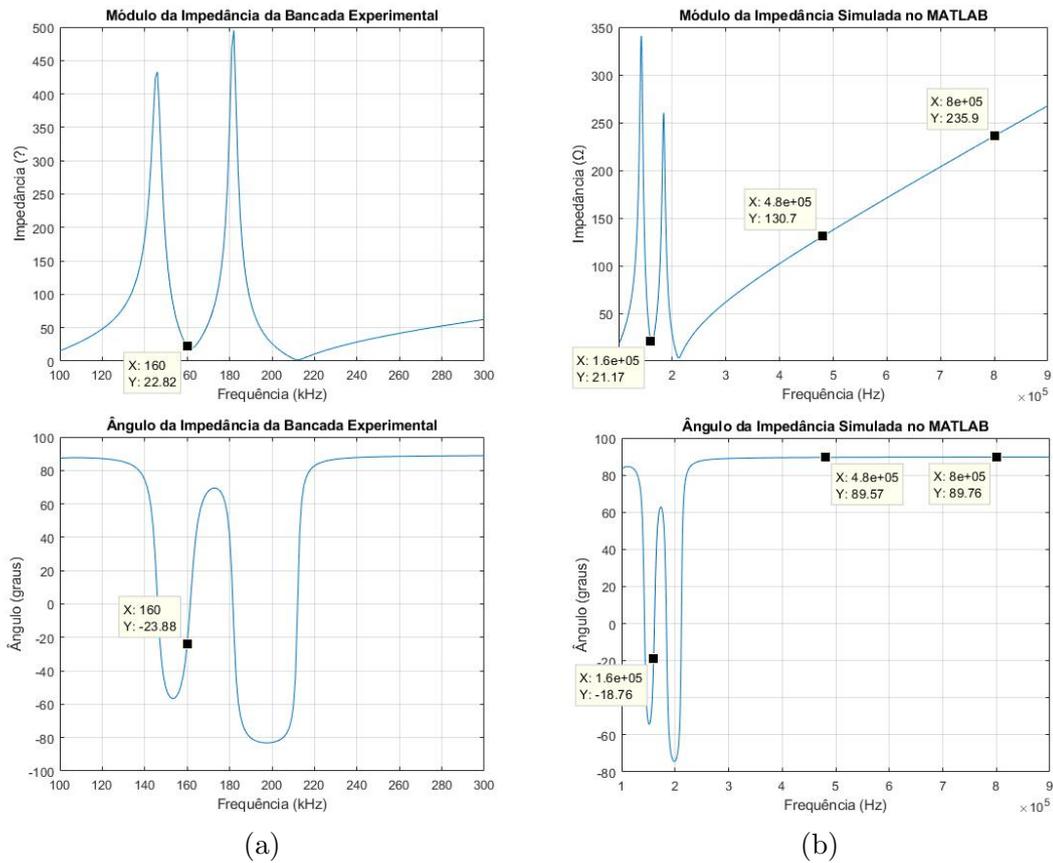
Primeiro, fez-se a simulação do circuito da Figura 26 no MATLAB com 25% de acoplamento e cerca de 80% de razão cíclica. Dessa forma, transferiu-se para a carga cerca de 237,8 W com rendimento de 60,6%. As formas de onda obtidas são mostradas na Figura 21.

Depois, prosseguiu-se com os testes em bancada experimental. Configurou-se a distância entre bobinas para 7 cm e a razão cíclica para 80%. Assim, obteve-se os resultados mostrados na Figura 22, os quais mostram que foi transferido, para a carga, 195,2 W com rendimento da topologia de 76%. Neste experimento, a fonte de 100 V forneceu 291,9 W para o inversor, enquanto o mesmo forneceu 256,7 W para a topologia duplo LCC. Isto mostra que o rendimento global foi de 66,9% e o do inversor foi de 87,9%.

4.2.4 Mapeamento de Perdas de Energia

Da mesma forma que foi feito na seção 4.1, também foi feito um gráfico para avaliar qual a contribuição de cada componente da topologia duplo LCC para a perda de energia. A Tabela 7 mostra o valor das perdas em cada componente passivo da topologia.

Figura 27. Curva da impedância do sentido V2G de transmissão em relação a frequência (a) Módulo e ângulo medidos na bancada experimental; (b) Módulo e ângulo medidos na simulação.



Fonte: Próprio autor.

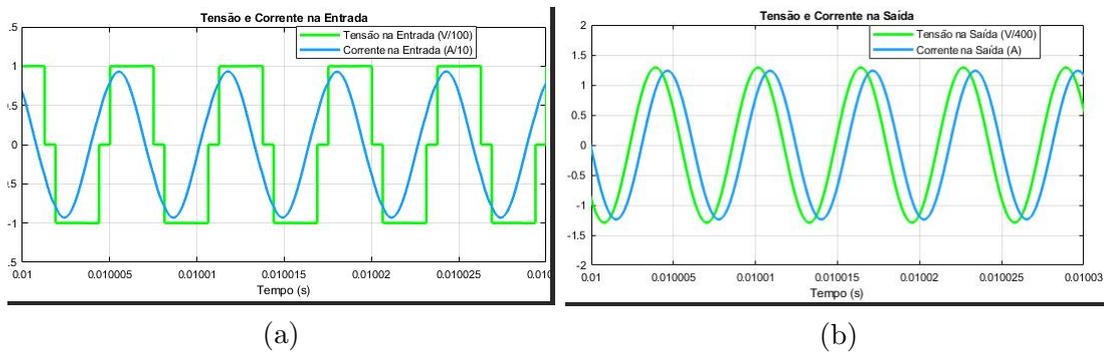
A Figura 30 mostra a contribuição em porcentagem de cada componente passivo da bancada experimental para a perda de energia por efeito joule. Neste gráfico, é possível observar que a maior perda ocorre no indutor L_1 . Em seguida, as perdas mais relevantes ocorrem em C_{f1} e em C_1 .

Os componentes passivos que apresentaram as maiores perdas foram os mesmos da seção 4.1.5, exceto pelo indutor L_{new} que desta vez sua contribuição foi bem menor, já que a corrente que circula nele é bem menor também. Então, o reprojeto desses componentes, contribuiria significativamente para melhorar o rendimento em ambos os sentidos de operação.

4.2.5 Considerações Finais

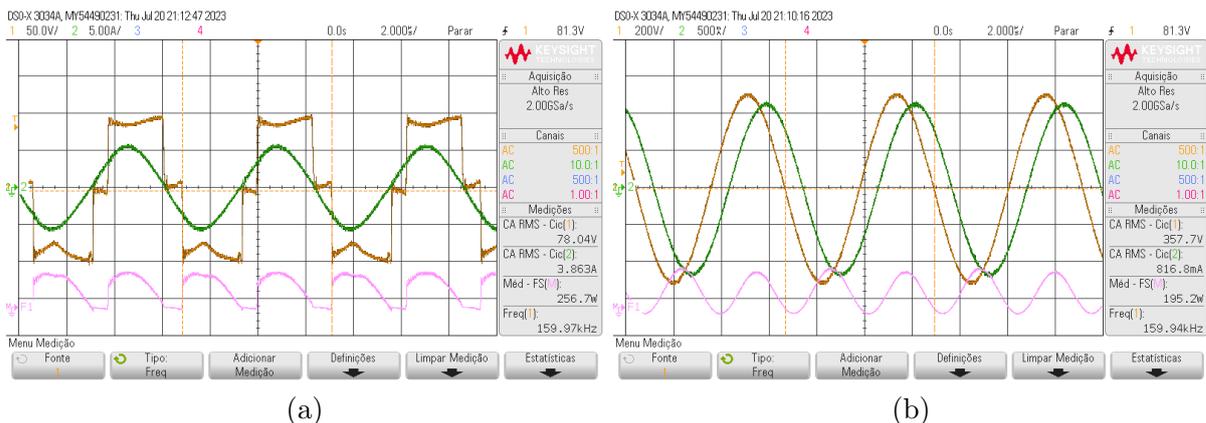
Nos testes da seção 4.1.4, no sentido G2V de transferência, o inversor apresentou melhor rendimento e operou com bastante estabilidade térmica. Nesses testes do sentido V2G, o menor rendimento é explicada pela maior corrente de dreno-source que passa pelos MOSFETs. Apesar do pico da corrente (cerca de 5,5 A) estar dentro do limite de

Figura 28. Resultados teóricos da topologia no sentido V2G, os quais foram obtidos por meio de simulação no software MATLAB. (a) Tensão e corrente na entrada; (b) Tensão e Corrente na saída.



Fonte: Próprio autor.

Figura 29. Resultados obtidos em bancada experimental no sentido V2G de transmissão de energia. (a) Tensão (amarelo), corrente (verde) e potência (rosa) na entrada; (b) Tensão (amarelo), corrente (verde) e potência (rosa) na saída.



Fonte: Próprio autor.

10 A indicado pelo fabricante da chave SCT2450KE, as chaves operaram com uma temperatura elevada durante os experimentos. Esse fator também faz com que a resistência de condução dreno-source aumente, conforme a Figura 24. Como a corrente de operação está dentro dos limites, isto indica que deve haver uma melhora na dissipação térmica desses semicondutores.

A potência transmitida à carga foi maior na simulação e, apesar disso, o rendimento foi bem superior na bancada experimental. Como o barramento CC possui tensão variável de 400 a 500 V, um dos objetivos era validar a topologia para a transmissão de energia no sentido V2G com essa tensão. A tensão eficaz na saída foi de 357,7 V, o que, depois de retificada, seria suficiente para alimentar a tensão do barramento CC.

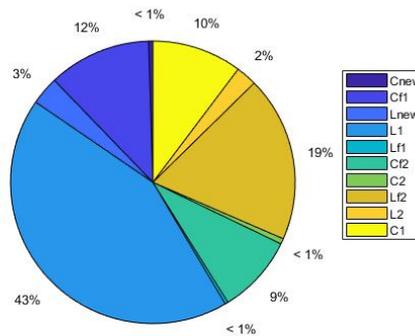
A potência entregue à carga na bancada experimental foi menor do que o proposto de 250 W. Foi feito um ensaio para avaliar se o sistema era capaz de fornecer potência acima do valor atingido na Figura 29b por meio da aproximação das bobinas e o resultado foi que

Tabela 7. Perdas ativas em cada componente passivo da topologia duplo LCC no sentido V2G.

Componente	C_{new}	L_{new}	L_{f1}	C_{f1}	C_1	C_{f2}	C_2	L_{f2}	L_1	L_2
Potência (W)	0,73	4,97	0,54	18,00	15,74	13,81	0,97	29,16	66,34	3,66

Fonte: Próprio autor.

Figura 30. Gráfico da contribuição de cada componente da topologia duplo LCC para a perda de energia no sentido V2G.

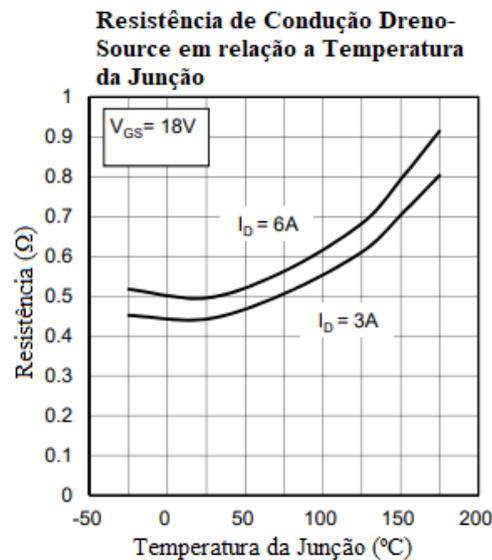


Fonte: Próprio autor.

a corrente na entrada ficou triangular próximo ao pico da senóide, a potência transmitida diminuiu, enquanto a corrente de entrada aumentou. É bem provável que esse fenômeno tenha sido causado pela saturação do indutor L_{f2} , já que sua corrente de projeto foi de cerca de 5 A. Então, será necessário reprojeter o indutor L_{f2} para que o mesmo seja capaz de suportar correntes superiores sem que ocorra saturação.

O reprojeto dos componentes apontados nas seções 4.1.5 e 4.2.4, aumentaria a potência transmitida à carga, já que aumentaria o rendimento do circuito.

Figura 31. Curva da resistência de condução dreno-source em relação a temperatura da junção para o MOSFET SCT2450KE.



Fonte: Adaptado de [15].

5 Proposta de Conversor Bidirecional

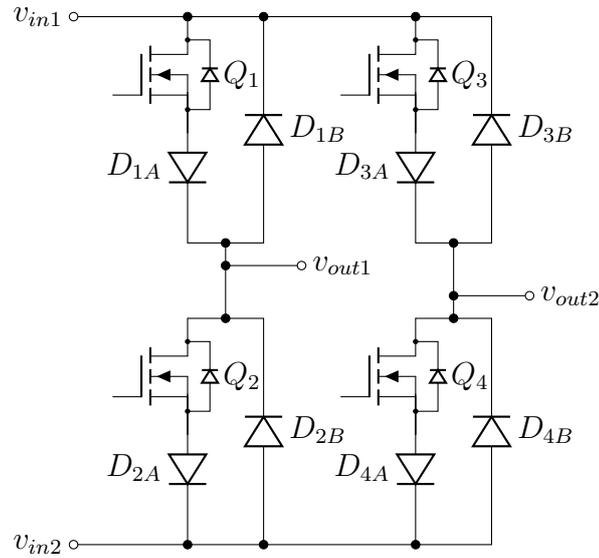
Nas seções 4.1 e 4.2, foi utilizado um inversor no primário, conforme é mostrado na Figura 6, e um retificador em ponte completa no secundário, conforme é mostrado na Figura 20. Contudo, para viabilizar a transferência bidirecional é necessário que no lugar desses conversores (inversor e retificador) tenha um conversor bidirecional capaz de atuar como inversor em um sentido de operação e como um retificador em outro sentido.

A primeira ideia considerada foi a de usar os próprios diodos internos dos MOSFETs como o retificador em ponte completa. Desta forma, o conversor seria o próprio inversor e atuaria como inversor quando houvesse chaveamento e como retificador quando não. Em cenários ideais, como em simulação no MATLAB, a ideia funciona, contudo, na bancada experimental, foram feitos alguns testes e como já era previsto, esses diodos não são projetados para conduzirem altas correntes, já que a tensão de condução é muito alta, o que ocasiona perdas térmicas muito relevantes e, portanto, sobreaquecimento.

Para solucionar esse problema, propôs-se a adição de 8 diodos à planta do inversor, sendo 4 deles para realizar a retificação em ponte completa e os outros 4 distribuídos um para cada MOSFET para impedir a condução da corrente pelo diodo interno dos mesmos. O conversor proposto é mostrado na Figura 32.

Os diodos D_{1B} , D_{2B} , D_{3B} e D_{4B} fazem a retificação, enquanto os diodos D_{1A} , D_{2A} , D_{3A} e D_{4A} não permitem a passagem de corrente pelos diodos internos dos MOSFETs. Escolheu-se o modelo de diodo SCS210AGC17 para este conversor. Este modelo de diodo é rápido o suficiente para operar na frequência de 160 kHz, possui baixa tensão de condução

Figura 32. Conversor bidirecional proposto.



Fonte: Próprio autor.

e suporta tensões e correntes suficientes para operarem tanto no secundário quanto no primário do sistema.

5.1 Cálculo de Perdas em Semicondutores

As perdas em MOSFETs podem ser divididas em duas partes principais: perdas de condução e perdas de chaveamento. As perdas de condução são a soma da perda que ocorre quando o MOSFET está ligado (P_{MON}) com a perda que ocorre quando o mesmo está desligado (P_{MOFF}). Estas perdas podem ser calculadas pelas Equações 53 e 54.

$$P_{MON} = R_{DS(on)} I_{MRMS}^2 \quad (53)$$

$$P_{MOFF} = V_{DS(off)} I_{DSS} (1 - d) \quad (54)$$

$R_{DS(on)}$ é a resistência de condução dreno-source, I_{MRMS} é o valor eficaz da corrente que circula no MOSFET, $V_{DS(off)}$ é a tensão de bloqueio da chave, I_{DSS} é a corrente que o semiconductor absorve mesmo quando a tensão gate-source é zero e d é a razão cíclica do inversor.

As perdas de chaveamento são a soma da perda por causa do atraso no ligamento ($P_{MSW(on)}$) e no desligamento ($P_{MSW(off)}$) do MOSFET, as quais são definidas, respectivamente, pelas Equações 55 e 56.

$$P_{MSW(on)} = \frac{1}{6} V_{DS(off)} I_{MPico} t_r f_{SW} \quad (55)$$

$$P_{MSW(off)} = \frac{1}{6} V_{DS(off)} I_{MPico} t_f f_{SW} \quad (56)$$

I_{MPico} é o valor de pico da corrente que passa pelo MOSFET, t_r é o tempo de atraso na subida (ligamento) do MOSFET, f_{SW} é a frequência de comutação e t_f é o tempo de atraso na descida (desligamento) do MOSFET.

Para as perdas no diodo, considerou-se a perda em condução, a qual pode ser calculada pela Equação 57.

$$P_D = V_f \bar{I}_D \quad (57)$$

V_f é a tensão de condução do diodo e \bar{I}_D é a média da corrente que circula por ele.

5.2 Perdas no Sentido G2V

5.2.1 Perdas no Primário

A Tabela 8 mostra as correntes necessárias para calcular as perdas no inversor com base na simulação da Seção 4.1.4.

Tabela 8. Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido G2V.

Componente	Eficaz D-S	Média D-S	Pico D-S	Média S-D
MOSFET 1	0,96 A	0,56 A	2,00 A	0,00 A
MOSFET 2	0,99 A	0,63 A	2,00 A	0,07 A
MOSFET 3	0,97 A	0,56 A	2,00 A	0,00 A
MOSFET 4	0,99 A	0,63 A	2,00 A	0,07 A

Para calcular as perdas do inversor da Figura 20, basta calcular as perdas nos MOSFETs e somar com as perdas em seus diodos internos. De acordo com a folha de dados do fabricante (*datasheet*) do MOSFET SCT2450KE, a resistência em condução (R_{Don}) é 610 m Ω à temperatura de 125 °C, a corrente de gate zero (I_{DSS}) é 2 μ A à temperatura de 150 °C, o tempo de subida (t_r) é 17 ns, o tempo de descida (t_f) é 34 ns e a tensão de condução (V_f) do diodo integrado é 4,3 V. De acordo com o *datasheet* do diodo SCS210AGC17, a tensão de condução do mesmo é 1,55 V à temperatura de 150 °C. A tensão de bloqueio ($V_{DS(off)}$) é 400 V, a razão cíclica (d) é 40 % para as chaves superiores e 60 % para as inferiores, e a frequência de comutação (f_{SW}) é de 160 kHz. A Tabela 9 mostra as perdas em cada MOSFET e também nos diodos para o inversor da Figura 20.

A Tabela 10 mostra as perdas em cada diodo do conversor bidirecional operando nas mesmas condições que o inversor da Figura 20. Esta tabela apresenta as perdas que teriam pela colocação do diodo em série e também da troca do diodo interno pelo diodo do conversor bidirecional. É importante notar que só as perdas no diodo foram contabilizadas porque as perdas nos MOSFETs serão as mesmas já calculadas na Tabela 9.

Tabela 9. Perdas no inversor composto pelos MOSFETs SCT2450KE no sentido G2V.

Componente	P_{MON}	P_{MOFF}	$P_{MSW(on)}$	$P_{MSW(off)}$	P_D	P_{Total}
MOSFET 1	0,56 W	0,48 mW	0,36 W	0,72 W	-	1,64 W
MOSFET 2	0,60 W	0,32 mW	0,36 W	0,72 W	-	1,68 W
MOSFET 3	0,57 W	0,48 mW	0,36 W	0,72 W	-	1,65 W
MOSFET 4	0,60 W	0,32 mW	0,36 W	0,72 W	-	1,68 W
Diodo M1	-	-	-	-	0,00 W	0,00 W
Diodo M2	-	-	-	-	0,30 W	0,30 W
Diodo M3	-	-	-	-	0,00 W	0,00 W
Diodo M4	-	-	-	-	0,30 W	0,30 W
Total						7,25 W

Tabela 10. Perdas no conversor bidirecional operando no primário do sentido G2V.

Componente	P_D	Componente	P_D
Diodo 1A	0,87 W	Diodo 1B	0,00 W
Diodo 2A	0,98 W	Diodo 2B	0,11 W
Diodo 3A	0,87 W	Diodo 3B	0,00 W
Diodo 4A	0,98 W	Diodo 4B	0,11 W
Total Parcial		3,92 W	
Total com MOSFETs		10,57 W	

5.2.2 Perdas no Secundário

A Tabela 11 mostra os valores médios da corrente que circula em cada diodo do retificador no secundário do sentido G2V.

Tabela 11. Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido G2V.

Componente	Corrente Média
Diodo 1	1,51 A
Diodo 2	1,51 A
Diodo 3	1,51 A
Diodo 4	1,51 A

O retificador utilizado na Figura 20 é composto por 4 diodos MBR20200CT, o qual possui tensão de condução de 0,8 V à temperatura de 125 °C, segundo o fabricante. A Tabela 12a mostra as perdas nos diodos desse retificador.

Para o caso em que se tentou usar o próprio inversor como conversor bidirecional, quando este opera como retificador no secundário do sentido G2V, toda a corrente fluiria através de seus diodos internos. A Tabela 12b mostra as perdas para este caso.

No caso do conversor bidirecional proposto operando no secundário do sentido G2V como retificador, toda a energia elétrica circularia pelos diodos SCS210AGC17. A Tabela 12c mostra as perdas para este caso.

Tabela 12. Perdas no secundário do sentido G2V (a)Retificador; (b)Inversor operando como retificador; (c)Conversor bidirecional operando como retificador.

Componente	P_D	Componente	P_D	Componente	P_D
Diodo 1	1,21 W	Diodo M1	6,49 W	Diodo M1	2,34 W
Diodo 2	1,21 W	Diodo M2	6,49 W	Diodo M2	2,34 W
Diodo 3	1,21 W	Diodo M3	6,49 W	Diodo M3	2,34 W
Diodo 4	1,21 W	Diodo M4	6,49 W	Diodo M4	2,34 W
Total	4,84 W	Total	25,96 W	Total	9,36 W
(a)		(b)		(c)	

5.2.3 Considerações Finais

As perdas no primário foram maiores para o conversor bidirecional (10,57 W) quando comparadas com as perdas do modelo antigo do inversor (7,25 W). A simulação entregou 444,8 W a partir do inversor, isto significa que o conversor bidirecional operaria com rendimento teórico de 97,7%. Contudo, o desempenho deste último operando como retificador foi bem ruim, onde apresentou potência dissipada de 25,96 W contra 9,36 W do conversor bidirecional com diodos SCS210AGC17. Apesar dos diodos MBR20200CT terem apresentado menor perda (4,84 W), foi explicado na seção 4.2.1 que o mesmo não atende os requisitos de bloqueio de tensão para operar no sentido V2G.

5.3 Perdas no Sentido V2G

5.3.1 Perdas no Primário

A Tabela 13 mostra as correntes necessárias para o cálculo das perdas no inversor do sentido V2G com base na simulação da Seção . Foi colocado um retificador no secundário desta simulação para o cálculo de perdas no retificador e no conversor bidirecional operando como retificador.

Tabela 13. Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido V2G.

Componente	Eficaz D-S	Média D-S	Pico D-S	Média S-D
MOSFET 1	3,96 A	2,17 A	8,70 A	0,05 A
MOSFET 2	4,23 A	2,63 A	8,70 A	0,50 A
MOSFET 3	3,96 A	2,17 A	8,70 A	0,05 A
MOSFET 4	4,23 A	2,63 A	8,70 A	0,51 A

Com os valores desta Tabela, pôde-se calcular as perdas do inversor no primário do sentido V2G mostradas na Tabela 14. Considerou-se 100 V para a tensão de bloqueio $V_{DS(off)}$.

De forma semelhante a construção da Tabela 10, fez-se a equivalência em perdas para o conversor bidirecional operando no lugar do inversor e construiu-se a Tabela 15.

Tabela 14. Perdas no inversor composto pelos MOSFETs SCT2450KE no sentido V2G.

Componente	P_{MON}	P_{MOFF}	$P_{MSW(on)}$	$P_{MSW(off)}$	P_D	P_{Total}
MOSFET 1	9,57 W	0,12 mW	0,39 W	0,79 W	-	10,75 W
MOSFET 2	10,91 W	0,08 mW	0,39 W	0,79 W	-	12,09 W
MOSFET 3	9,57 W	0,12 mW	0,39 W	0,79 W	-	10,75 W
MOSFET 4	10,91 W	0,08 mW	0,39 W	0,79 W	-	12,09 W
Diodo M1	-	-	-	-	0,22 W	0,22 W
Diodo M2	-	-	-	-	2,15 W	2,15 W
Diodo M3	-	-	-	-	0,22 W	0,22 W
Diodo M4	-	-	-	-	2,15 W	2,19 W
Total						50,46 W

Tabela 15. Perdas no conversor bidirecional operando no primário do sentido V2G.

Componente	P_D	Componente	P_D
Diodo 1A	6,14 W	Diodo 1B	0,08 W
Diodo 2A	6,56 W	Diodo 2B	0,78 W
Diodo 3A	6,14 W	Diodo 3B	0,08 W
Diodo 4A	6,56 W	Diodo 4B	0,79 W
Total Parcial		27,13 W	
Total com MOSFETs		72,81 W	

5.3.2 Perdas no Secundário

A Tabela 16 mostra os valores médios da corrente que circula em cada diodo do retificador no secundário do sentido V2G. Com esses dados, construiu-se a Tabela 17, a

Tabela 16. Correntes que circulam nos MOSFETs e diodos do inversor da simulação no sentido V2G.

Componente	Corrente Média
Diodo 1	0,46 A
Diodo 2	0,46 A
Diodo 3	0,46 A
Diodo 4	0,46 A

qual apresenta as perdas do inversor operando como retificador (Tabela 17a) e as perdas do conversor bidirecional operando como retificador (Tabela 17b) no secundário do sentido V2G.

5.3.3 Considerações Finais

Com a inserção do retificador, o circuito passou a fornecer 423,2 W de potência a partir do inversor. Nessas condições, o rendimento teórico do conversor bidirecional seria de 85,3%. As perdas no conversor bidirecional aumentaram significativamente em relação ao observado no inversor normal. No secundário ambas as perdas foram pequenas, mas

Tabela 17. Perdas no secundário do sentido V2G (a) Inversor operando como retificador; (b) Conversor bidirecional operando como retificador.

Componente	P_D	Componente	P_D
Diodo M1	1,98 W	Diodo M1	0,71 W
Diodo M2	1,98 W	Diodo M2	0,71 W
Diodo M3	1,98 W	Diodo M3	0,71 W
Diodo M4	1,98 W	Diodo M4	0,71 W
Total	7,92 W	Total	2,84 W
	(a)		(b)

as perdas no conversor bidirecional foram bem menores em relação ao inversor padrão.

5.4 Considerações Finais

Nos dois sentidos de operação, o conversor bidirecional do primário apresentou mais perdas em relação ao inversor padrão, conforme era esperado por causa do diodo em série. Já nos secundários dos dois sentidos de operação, o conversor bidirecional foi bem superior ao operar como retificador passivo.

O conversor proposto não pôde ser implementado na bancada experimental ainda e, portanto, este trabalho não contempla a validação do mesmo.

Como este conversor atua como inversor quando há chaveamento em seus MOSFETs, é necessário haver um intertravamento que impeça ambos os conversores operarem como inversores ao mesmo tempo. Uma solução para essa necessidade será apresentada no próximo capítulo.

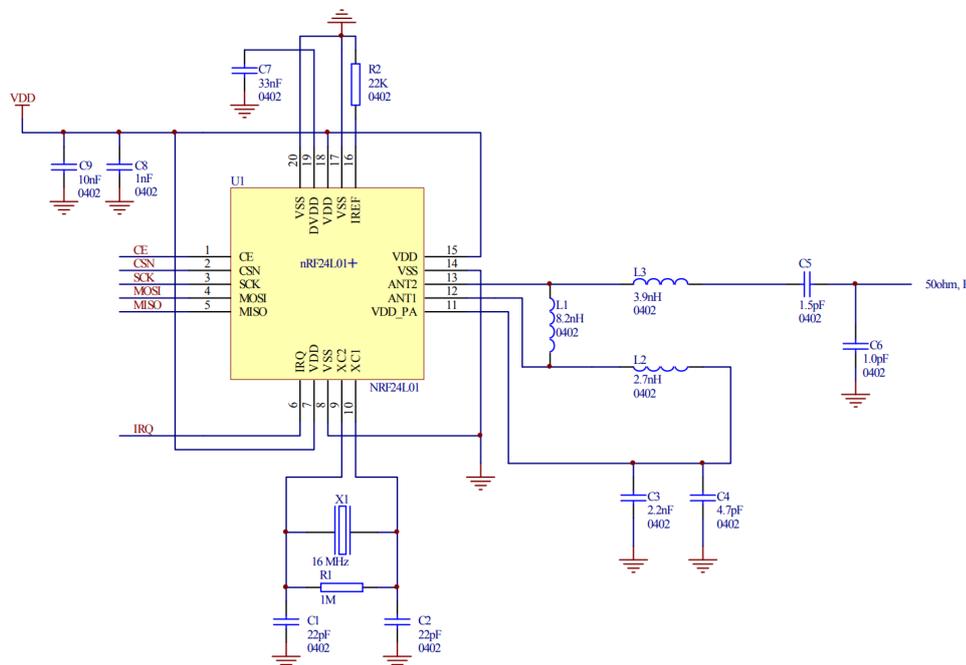
6 COMUNICAÇÃO

6.1 Considerações Gerais

Como citado anteriormente, é necessário que exista um intertravamento para impedir que os conversores do primário e secundário atuem como inversores ao mesmo tempo. Para solucionar isso, propôs-se uma forma de comunicar os lados primário e secundário e também um protocolo de comunicação.

A comunicação entre os lados primário e secundário é feita através de um transceptor de chip único de 2,4 GHz nRF24L01+ em cada lado, cujo circuito esquemático de utilização é mostrado na Figura 33. Cada um destes é controlado por um microcontrolador de baixo custo dsPIC33FJ32MC204, que é um controlador digital de sinais de 16 bits, mostrado na Figura 34. Este controlador também é responsável por gerar a base dos pulsos modulados por largura, do inglês *pulse-width modulation* (PWM), que dão as referências de chaveamento ao inversor e por controlar uma tela de cristal líquido (LCD) de 32 caracteres de modelo JHD162A. A tela LCD foi configurada para indicar ao operador quando o sistema está ligado e também para mostrar outras informações.

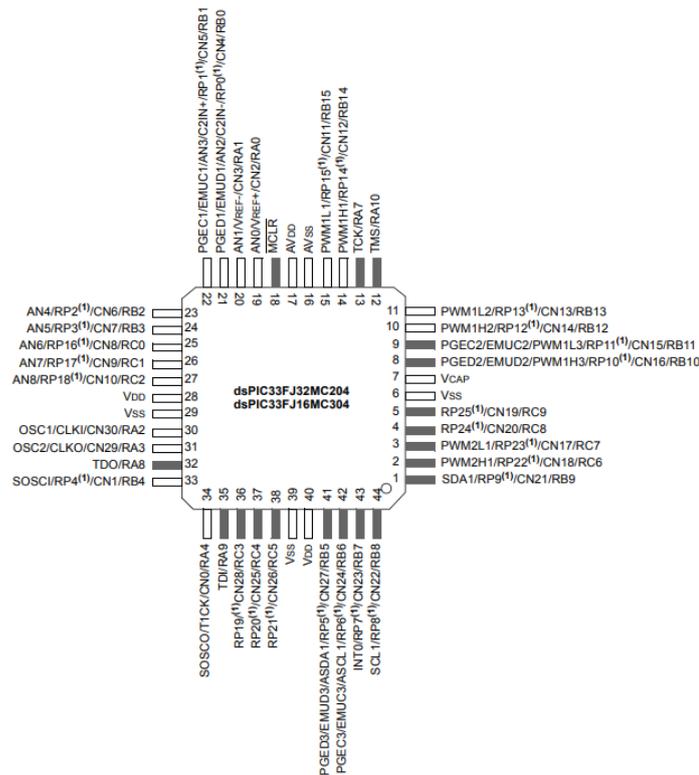
Figura 33. Esquemático de conexão do transceptor de chip único nRF24L01+ para utilização em frequências de rádio com saída de 50 Ω .



Fonte: Reprodução de [16].

Cada um dos circuitos (primário e secundário) conta com um nRF24L01+, um dsPIC33FJ32MC204 e uma tela LCD. Toda a configuração desses hardwares são iguais para ambos os lados. A diferença em cada software se dá em relação à modulação PWM, já que cada inversor atua sob condições diferentes.

Figura 34. Esquemático do microcontrolador dsPIC33FJ32MC204.



Fonte: Reprodução de [16].

6.2 Configuração do dsPIC33FJ32MC204

6.2.1 Considerações Gerais

Nesta seção, será mostrado de forma breve como foi feito a configuração, principalmente, do microcontrolador e de seus periféricos.

6.2.2 Configuração do Clock

O clock do sistema é gerado externamente através de um oscilador de cristal de quartzo de 8 MHz. Este dsPIC consegue aumentar a frequência de clock até 40 MHz, através de um PLL interno, conforme a equação 58,

$$F_{CY} = \frac{F_{IN}}{2} \cdot \frac{M}{N1 \cdot N2} \quad (58)$$

onde N1 e N2 são os fatores de divisão que são aplicados antes e depois, respectivamente, do oscilador de tensão controlada (VCO) do PLL, M é o fator de divisão que realimenta o VCO, F_{IN} é a própria frequência do cristal de quartzo e F_{CY} é a frequência resultante com a qual o sistema irá operar. Os valores foram escolhidos de forma a obter $F_{CY} = 40$ MHz, então escolheu-se $N1 = 2$, $N2 = 2$ e $M = 40$. A configuração do clock é mostrada no Algoritmo 1.

Algoritmo 1 Configuração do Clock.

OSCCONbits.NOSC \leftarrow 0b11	▷ Seleciona oscilador externo com PLL
CLKDIVbits.PLLPRE \leftarrow 0	▷ $N1 = 2 + PRE = 2$
CLKDIVbits.PLLPOST \leftarrow 0	▷ $N2 = 2 \cdot (POST + 1) = 2$
PLLFBDbits.PLLDIV \leftarrow 38	▷ $M = 2 + DIV = 40$

6.2.3 Configuração do TIMER1

É necessário configurar o Timer1 para que seja gerada uma base de tempo que será de grande importância ao software. Para isso, é necessário ligar o timer1 através do bit TON do registrador T1CON. Depois é necessário ativar a interrupção do timer1 por meio do bit T1IE do registrador IEC0 e configurar o bit T1IF do registrador IFS0 para fazer com que a interrupção aconteça. Após isso, basta configurar a frequência da interrupção, a qual foi configurada para 1 kHz através da atribuição do número 40000 no registrador PR1. Com essa frequência de interrupção, toda vez que a mesma ocorrer soma-se um a uma variável do tipo inteira e configura-se o bit T1IF para 0, o que demonstra que essa determinada interrupção já ocorreu. Esta variável armazenará o tempo em ms, já que este é o período entre as interrupções. O cálculo da frequência de interrupção é feito através da divisão de F_{CY} pelo valor escolhido em PR1, que é um registrador de 16 bits. A configuração do Timer1 é mostrada no Algoritmo 2.

Algoritmo 2 Configuração do Timer1.

T1CON \leftarrow 0x8000	▷ Inicia Timer1 de 16-bits
T1IE.bit \leftarrow 1	▷ Habilita interrupção do Timer1
T1IF.bit \leftarrow 0	▷ Configura a interrupção para o modo “Não ocorreu”
PR1 \leftarrow 40000	▷ $PR1 = \frac{F_{CY}}{frequência_timer1} = \frac{40\text{ MHz}}{1\text{ kHz}}$

6.2.4 Configuração da tela de LCD JHD162A

A placa do LCD possui 16 pinos, conforme é visto na Figura 35. O LCD é alimentado com 5 V por meio dos pinos Vdd (positivo) e Vss (negativo). O pino V0 deve ser conectado ao pino central de um potenciômetro alimentado com 5 V para regular o brilho do LCD. O pino RS indica ao LCD se o dado recebido deve ser interpretado como comando (quando em nível lógico baixo) ou caractere (quando em nível lógico alto). O pino RW alterna entre os modos leitura ou escrita e é mantido aterrado porque nesta utilização só é necessário enviar dados ao LCD. O pino E indica ao LCD que um determinado dado está pronto para ser lido por meio de um pulso positivo. Os pinos D0 a D3 são utilizados apenas quando o modo de escrita por 8 bits está ativo. Nesta utilização, optou-se pelo modo de 4 bits, pois este utiliza menos portas do dsPIC, contudo é necessário que o dado de 8 bits

Figura 35. Placa com o LCD JHD162A embutido.



Fonte: Próprio Autor.

seja enviado em duas partes e enviado através das portas D4 a D7. Sempre são enviados os 4 bits mais significativos primeiro, depois os 4 restantes. Os pinos A e K indicam, respectivamente, o ânodo e o cátodo do led que ilumina o LCD. Os pinos RS, E, D4, D5, D6 e D7 devem ser conectados a saídas digitais do dsPIC.

Para inicializar o LCD, deve-se enviar 3 vezes seguidas o dado 3 como comando (RS=0) e aguardar 5 ms entre cada um desses comandos. Em seguida, envia-se 2 vezes o dado 2 como comando, sem a necessidade de espera entre comandos, para limpar a memória RAM e terminar a inicialização do LCD. Após isso, envia-se o dado 8 como comando para selecionar a linha 1 e depois o dado 0 como comando para limpar a mesma. Da mesma forma, envia-se como comando o dado 12 para selecionar a linha 2 e depois o dado 0 para limpar a mesma. Por fim, envia-se o dado 6 como comando para manter o LCD em modo de espera por novas instruções. Para que cada um desses dados seja lido, é necessário enviar um pulso positivo na porta E após escrever os dados nas portas D4 a D7.

Após configurar o LCD, sempre que se queira limpá-lo, é necessário enviar os dados 0 e depois 1 como comando, o que limpa e depois define o cursor de caracteres para a primeira posição. Para a escrita no LCD, basta dividir o dado de 8 bits em duas partes e enviá-los como caracteres (RS=1).

6.2.5 Configuração do PWM

O inversor construído possui 2 braços, então é necessário 2 pares de pulsos PWM independentes para realizar o chaveamento. Para isso, ligou-se a base de tempo para o PWM e a definiu para o modo de contagem crescente e contínuo. Também foi necessário habilitar o par PWMH1 e PWML1 e também o par PWMH2 e PWML2. Cada um destes pares foram configurados como complementares. Para definir a frequência de operação, é necessário configurar o valor de P1TPER, o qual é obtido através da Equação 59, onde f_{pwm} é a frequência desejada.

$$P1TPER = \frac{F_{CY}}{2 \cdot f_{pwm}} - 1 \quad (59)$$

Foi utilizado 124 no P1TPER para obter 160 kHz nos pulsos. Também foram definidos tempos mortos de 1 ciclo (de contagem do PWM) para cada transição ativa e inativa dos pulsos. Depois configurou-se os registros P1DC1 e P1DC2, os quais são responsáveis por controlar a largura dos pulsos de cada par através das Equações 60, 61, 62 e 63.

$$P1DC1 = H1 \cdot 2 \cdot P1TPER \quad (60)$$

$$L1 = 1 - H1 \quad (61)$$

$$P1DC2 = H2 \cdot 2 \cdot P1TPER \quad (62)$$

$$L2 = 1 - H2 \quad (63)$$

H1, L1, H2 e L2 correspondem à proporção da largura do tempo ativo de cada pulso em relação ao período. Note que as Equações 61 e 63 só são válidas porque foi configurado que cada par atuaria de forma complementar. A configuração do PWM é mostrada no Algoritmo 3.

Algoritmo 3 Configuração do PWM.

P1TCON \leftarrow 0x8002 \triangleright Habilita a base de tempo do PWM e configura a mesma para o modo de contagem crescente/decrescente contínua

P1TMR \leftarrow 0 \triangleright Configura contagem no modo crescente contínuo

P1TPER \leftarrow 124 \triangleright Configura frequência dos pulsos PWM para 160 kHz

PWM1CON1 \leftarrow 0x33 \triangleright Habilita os pares 1 e 2 do PWM e os define como complementares

PWM1CON2 \leftarrow 0b100 \triangleright Configura para que as atualizações na razão cíclica ocorram imediatamente

P1DTCON1bits.DTAPS \leftarrow 0 \triangleright Multiplicador da base A de tempo do tempo morto

P1DTCON1bits.DTBPS \leftarrow 0 \triangleright Multiplicador da base B de tempo do tempo morto

P1DTCON1bits.DTA \leftarrow 1 \triangleright Configura o tempo morto A para 1 ciclo

P1DTCON1bits.DTB \leftarrow 1 \triangleright Configura o tempo morto B para 1 ciclo

P1DTCON2bits.DTS1A \leftarrow 0 \triangleright Habilita tempo morto A durante transições ativas de PWMH1 e L1

P1DTCON2bits.DTS1I \leftarrow 1 \triangleright Habilita tempo morto A durante transições inativas de PWMH1 e L1

P1DTCON2bits.DTS2A \leftarrow 0 \triangleright Habilita tempo morto A durante transições ativas de PWMH2 e L2

P1DTCON2bits.DTS2I \leftarrow 1 \triangleright Habilita tempo morto A durante transições inativas de PWMH2 e L2

6.2.6 Configuração do nRF24L01+ e do protocolo SPI

Conforme é mostrado na Figura 33, há 2 pinos de alimentação (VDD e VSS) e 6 pinos de comunicação que devem ser conectados ao dsPIC. O pino CE (*Chip Enable*) habilita a comunicação com outros dispositivos quando habilitado. As portas CSN, SCK, MOSI e MISO fazem parte do protocolo de comunicação SPI que permite ao dispositivo de rádio (escravo) ser configurado e operado pelo microcontrolador (mestre). Já o pino IRQ pode ser utilizado para informar ao dsPIC quando há informação a ser lida, através da conexão dele a uma entrada que execute uma interrupção no software. O pino CSN (*Chip Select*) é uma entrada digital e informa ao módulo escravo quando a informação disponível no barramento serial deve ser lida ou ignorada, já que o protocolo SPI permite que mais de um dispositivo seja conectado no mesmo barramento serial. A porta SCK é uma entrada digital e é por onde o sistema recebe o pulso de ondas quadradas que dá a referência de quando se deve ler e enviar cada bit de dados. A porta MOSI é uma entrada digital e MISO é uma saída digital pelas quais o módulo de rádio recebe e envia o byte de informações ao dsPIC.

Para que a comunicação ocorra entre os hardwares, foi necessário configurar o protocolo SPI no microcontrolador. Primeiro foi necessário habilitar um clock de saída, o qual é conectado ao SCK, uma saída serial e uma entrada serial, as quais são conectadas ao MOSI e ao MISO, respectivamente, através das portas remapeáveis do dsPIC. Para o clock de saída, escolheu-se a porta RP18 através da atribuição do número 4 ao registrador RP18R. Para a saída serial, escolheu-se a porta RP17 através da atribuição do número 7 ao registrador RP17R. Para a entrada serial, escolheu-se a porta RP16 através da atribuição do número 16 ao registrador SDI1R. Uma saída digital genérica foi habilitada para controlar o pino CSN do módulo de rádio. Este deve receber um sinal nulo do dsPIC sempre que se faça necessário enviar e/ou receber dados ao nRF24L01+. Escolheu-se a frequência de saída do clock de 625 kHz através das reduções escalares primária e secundária de fator 16 e 4 nos registradores PPRE e SPRE, respectivamente. O registrador SPI1CON1 habilita algumas funções do SPI, também define a sincronia de envio e leitura de cada bit em relação ao clock e os fatores de redução escalar do clock de saída citados anteriormente. Conforme a configuração padrão do protocolo SPI no módulo de rádio, definiu-se o valor de 305 para este registrador para que os dispositivos conseguissem se comunicar. Esta comunicação SPI funciona através do registrador SPI1BUF no dsPIC, que após atribuído a um valor qualquer, envia esse dado de 8 bits ao módulo de rádio de forma síncrona com o clock. Concomitantemente, o rádio também envia um dado ao dispositivo mestre. A configuração do protocolo SPI no dsPIC33FJ32MC204 é mostrada no Algoritmo 4.

Para enviar dados ao nRF24L01+, é necessário configurar os pinos CE e CSN para um nível lógico baixo e em seguida enviar o dado por meio do SPI1BUF. No programa, deve-

Algoritmo 4 Configuração do protocolo SPI no dsPIC33FJ32MC204.

RPOR9 ← 0b1000	▷ Define a porta RP18 como clock de saída
RPINR20bits.SDI1R ← 16	▷ Define a porta RP16 como a entrada serial do SPI
RPOR8bits.RP17R ← 0b111	▷ Define a porta RP17 como a saída serial do SPI
DISSCK_bit ← 0	▷ Habilita clock interno do SPI
DISSDO_bit ← 0	▷ Habilita a saída serial controlada pelo dsPIC
SPI1CON1bits.PPRE ← 0b01	▷ Aplica redução escalar primária de 16 para 1
SPI1CON1bits.SPRE ← 0b100	▷ Aplica redução escalar secundária de 4 para 1
SMP_bit ← 0	▷ Dado recebido é lido no meio do tempo
CKE_bit ← 1	▷ Dado enviado muda na borda negativa do clock
CKP_bit ← 0	▷ Configura o pulso do clock como os níveis lógicos alto
MODE16_bit ← 0	▷ Configura tamanho dos pacotes para 1 byte
SPI1CON1bits.MSTEN ← 1	▷ Habilita modo mestre
SPI1STATbits.SPIEN ← 1	▷ Habilita e configura o clock, entrada e saída serial

se configurar uma espera até que toda a sequência de bits tenha sido enviada e recebida. Isto é feito através do bit SPIRBF do registrador SPI1STAT, que é mantido em valor 0 até que a operação termine. Após isso, o bit ganha nível lógico alto, indicando que a comunicação SPI terminou e que há um dado no SPI1BUF que deve ser lido. Este dado deve ser lido, mesmo que não tenha utilidade, para que o bit SPIRBF retorne ao nível lógico baixo. Depois, um novo dado pode ser enviado através de SPI1BUF ou deve-se encerrar a comunicação através do retorno dos pinos CE e CSN a um nível lógico alto. O procedimento para envio de dados é mostrado no Algoritmo 5.

Algoritmo 5 Sequência para envio de dados pelo protocolo SPI.

CE ← 0	▷ Desabilita a comunicação via rádio do nRF24L01+
CSN ← 0	▷ Informa ao nRF24L01+ que o dado serial será enviado para ele
SPI1BUF ← <i>dado</i>	▷ Atribui o <i>dado</i> a ser enviado ao registrador SPI1BUF
while SPIRBF_bit == 0 do	▷ Espera terminar o envio dos dados seriais
end while	▷ Após o término, esse bit será 1 até que o dado seja lido
POSCNT ← SPI1BUF	▷ Como está no modo envio, esse dado deve ser lido por meio de um registrador não utilizado para resetar o bit SPIRBF
CSN ← 1	▷ nRF24L01+ ignora os dados (se existirem) seriais
CE ← 1	▷ Habilita a comunicação via rádio do nRF24L01+

Quando o módulo de rádio recebe dados, é gerado automaticamente um pulso nulo em IRQ, o que indica ao dsPIC que há uma mensagem disponível e a lê por meio de uma interrupção. Daí em diante o procedimento é quase igual ao descrito para enviar dados,

com a diferença de que o dado enviado através de SPI1BUF deve ser um dado nulo para que o nRF24L01+ possa ignorá-lo. Dessa vez o dado recebido em SPI1BUF não deve ser descartado, pois é a mensagem recebida pelo rádio.

Em seguida, deve-se configurar os registradores do módulo de rádio para que ele se comunique com o outro nRF24L01+ e vice-versa. Existem 24 registradores que devem ser configurados. Cada um deles possui endereço no sistema hexadecimal variando de 0_{hex} a 17_{hex} . Esses endereços são usados apenas para leitura. Para configurá-los, deve-se somar o valor 20_{hex} a cada um deles, ou seja, os endereços de configuração variam de 20_{hex} a 37_{hex} . A Tabela 18 mostra os valores que devem ser configurados a cada um destes endereços. Para configurar esses endereços, primeiro deve-se enviar um dado correspondente ao endereço de leitura e depois enviar o valor a ser atribuído ao mesmo.

Tabela 18. Endereços e respectivos valores para configuração do nRF24L01+.

Endereços _{hex}	20	21	22	23	24	25	26	27	28	29	2A	2B
Valores _{dec}	11	1	1	3	5	21	14	126	0	0	231	194
Endereços _{hex}	2C	2D	2E	2F	30	31	32	33	34	35	36	37
Valores _{dec}	195	196	197	198	231	1	0	0	0	0	0	0

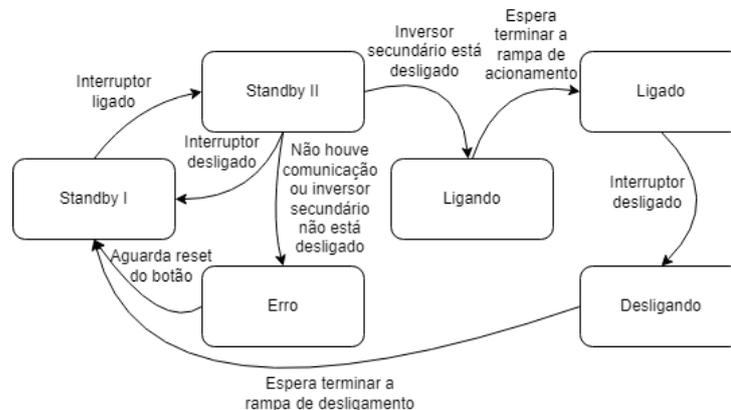
Fonte: [17].

Após a configuração dos registradores dos módulos de rádio, já é possível enviar e receber pacotes de dados entre os mesmos. Para que o módulo de rádio envie um pacote de dado a outro, é necessário antes que o dsPIC envie esse pacote a ele. Foi configurado para envio de pacotes de 1 byte por vez. Para enviar esse pacote, deve-se enviar o valor $A0_{hex}$ através de SPI1BUF, o que indica ao módulo de rádio que o próximo dado contém informações que devem ser enviadas via rádio ao outro nRF24L01+. Em seguida, escreve-se no SPI1BUF o dado com o pacote que deve ser transmitido ao rádio receptor. Após isso, é necessário gerar um pulso positivo no pino CE para ativar a transmissão do rádio transmissor. Caso a mensagem seja recebida, o rádio receptor envia um pacote confirmando que recebeu um pacote válido (pacote ACK) que gera um pulso de nível lógico baixo na porta IRQ. O rádio que recebe o pacote de dados gera um pulso de nível lógico baixo no pino IRQ, o que executa a interrupção de leitura desse dado. De forma semelhante, deve-se escrever no SPI1BUF o dado 61_{hex} e depois um dado nulo para receber a informação.

6.3 Rotina da Máquina de Estados

Após a configuração do microcontrolador e dos periféricos, foi necessário estabelecer uma rotina de operação para cada inversor. Essa rotina de funcionamento foi programada como uma máquina de estados finita composta de 6 estados, conforme a Figura 36: ‘standby I’, ‘standby II’, ‘erro’, ‘ligado’, ‘ligando’, ‘desligando’.

Figura 36. Estados e transições da máquina de estados finita proposta.



Fonte: Próprio Autor.

6.3.1 Estado ‘Standby I’

Este é o estado de espera em que o sistema está desligado e pronto para iniciar o processo de ligar. Após o acionamento de um interruptor do tipo liga/desliga, lido em uma entrada digital do dsPIC, o sistema muda para o estado standby II.

6.3.2 Estado ‘Standby II’

Neste estado, o sistema envia uma sequência de pacotes via rádio, de acordo com o protocolo de comunicação que será mostrado na seção 6.4, ao conjunto adjacente de dsPIC e periféricos perguntando qual o atual estado do segundo inversor. Após isso, o sistema confere se o interruptor continua na posição ‘liga’ e, em caso negativo, retorna ao estado ‘standby I’. Em caso positivo, o sistema aguarda a resposta do conjunto do lado secundário. Se após 10 segundos não houver resposta ou a resposta seja qualquer estado, exceto o estado ‘standby I’, o sistema vai para o estado ‘erro’. Caso a resposta seja o estado ‘standby I’, então prossegue-se para o estado ‘ligando’.

6.3.3 Estado ‘Erro’

Neste estado, o sistema fica em espera até que o interruptor seja movido para a posição ‘desliga’ e então retorna para o estado ‘standby I’.

6.3.4 Estado ‘Ligando’

Neste estado, o sistema inicia o ligamento dos pulsos de referência do inversor através de uma rampa que faz o sistema ir de 5% de razão cíclica até a razão cíclica desejada durante um tempo de 500 ms a 1 s. Após finalizar o processo de ligação, prossegue-se ao estado ‘ligado’.

6.3.5 Estado ‘Ligado’

Neste estado, o sistema fica ligado e em espera até que o interruptor seja movido para a posição ‘desliga’ e então prossegue-se ao estado ‘desligando’.

6.3.6 Estado ‘Desligando’

Neste estado, o sistema inicia o processo de desligamento dos pulsos através de uma rampa decrescente que vai desde a razão cíclica nominal até cerca de 5% e depois todos os pulsos são desligados. Este processo leva cerca de 100 a 200 ms e depois retorna-se ao estado ‘standby I’.

6.4 Protocolo de Comunicação

Os pacotes de rádio citados na seção 6.3.2 possuem o formato mostrado na Figura 37. Nesse protocolo de comunicação, os símbolos ‘#’ e ‘!’ são restritos para o começo e final, respectivamente, de cada pacote. O segundo caractere (‘X’ na Figura 37) é um número no sistema hexadecimal que representa a quantidade de caracteres válidos no pacote, ou seja, o primeiro e último caractere não são contabilizados. A mensagem a ser transmitida fica armazenada do 3º caractere até o penúltimo. Todo esse sistema atua como segurança ao software que recebe um pacote e garante a validação do mesmo. Então, um pacote só é válido se começa e termina com os caracteres especificados e possui a quantidade de caracteres válidos de acordo com o informado na mensagem.

Figura 37. Formato dos pacotes de rádio do sistema de comunicação.

Fonte: Próprio Autor.

O pacote que é enviado no estado ‘standby II’ da seção 6.3.2 possui a seguinte forma: “#2A!”. Note que o pacote é válido, de acordo com o que fora explicado acima, e carrega o caractere ‘A’ como mensagem. Esse caractere no software é interpretado como um questionamento sobre o atual estado de quem recebe o pacote, então o mesmo envia um pacote de resposta no seguinte formato: “#3By!”. O caractere ‘B’ é entendido como uma atualização de estado e o caractere ‘y’ é o próprio estado, o qual pode assumir qualquer um dos caracteres mostrados na Tabela 19.

Tabela 19. Tabela de caracteres correspondentes a cada estado.

y	d	f	e	l	g	s
Estado	Standby I	Standby II	Erro	Ligado	Ligando	Desligando

Fonte: Próprio autor.

6.5 Considerações Finais

O protocolo de comunicação foi desenvolvido de maneira que possam ser configurados pacotes mais complexos futuramente, como, por exemplo, atualizações de leituras feitas e estado de carregamento do secundário.

O conjunto apresentado nesta seção foi desenvolvido e é mostrado na Figura 12. Apesar de o conversor proposto na seção 5 não ter sido implementado, pôde-se validar o funcionamento do conjunto desenvolvido. Ocorre a comunicação entre os 2 conjuntos de controle e os pulsos só são liberados quando um dos inversores está desligado.

Alguns testes apontaram que a posição dos indutores L_1 e L_2 interfere diretamente na comunicação via rádio, já que em uma certa posição dessas bobinas a conexão é interrompida. Esta interferência ocorre quando o sentido do fluxo magnético é perpendicular ao caminho em linha reta entre os módulos de rádio.

7 CONCLUSÃO

7.1 Trabalhos futuros

É necessário reprojeter os componentes apontados nas seções 4.1.5 e 4.2.4, para que o rendimento e, conseqüentemente, a potência transmitida aumentem. Na seção 4.2.5, foi citado que o indutor L_{f2} limitou os experimentos no sentido V2G devido a sua saturação, e, portanto, deverá ser reprojeterado para suportar correntes maiores.

Após o reprojeto dos componentes, é necessário validar que a topologia duplo LCC é capaz de transmitir os 250 W propostos no sentido V2G.

O conversor bidirecional, proposto na seção 5 e mostrado na Figura 32, deve ser implementado e depois deve ser integrado ao sistema para que possa ser avaliado e tornar o sistema bidirecional sem a necessidade de montar duas bancadas diferentes para cada sentido de operação.

7.2 Considerações finais

O conversor apresentado é viável para a transmissão de energia sem fio no sentido G2V de funcionamento, já que testes em diferentes situações mostraram ser possível transmitir potência até superiores à desejada. Após a correção do problema de impedância, o rendimento observado foi de 81,5% na topologia duplo LCC com potência transmitida de 221 W.

No sentido V2G, a potência transmitida para a carga foi cerca de 22% inferior à desejada. Por outro lado, foram mostradas formas de aumentar o rendimento em ambos os sentidos de operação, o que poderia aumentar a potência transmitida, e também formas de corrigir o possível problema de saturação do indutor L_{f2} . Neste sentido de operação, observou-se rendimento de 76% na topologia duplo LCC com potência transmitida de 195,2 W.

As análises de impedância feitas em simulação no software MATLAB estiveram bem próximas ao modelo prático. Em alguns ensaios com carga, as simulações representaram bem o que foi observada em bancada experimental. Em algumas situações, o rendimento obtido na bancada experimental foi superior ao observado nas simulações.

O conversor bidirecional que integraria as seções 4.1 e 4.2 foi proposto na seção 5, mas não foi implementado neste trabalho. Ainda nesta seção, foram realizados cálculos de perdas nos interruptores de potência e a solução proposta mostrou-se que o inversor padrão como retificador no sentido reverso.

Foi desenvolvido um algoritmo em formato de máquina de estados finita para o funcionamento do inversor. Este algoritmo define quando o inversor é ligado e os pulsos de chaveamento do mesmo são liberados. Para que o inversor seja ligado, é necessário que o outro conversor esteja desligado e para essa troca de informações foi desenvolvido

um protocolo de comunicações via rádio que atualiza os conversores de cada lado com informações pertinentes do outro lado.

Um dos diferenciais deste trabalho foi a inserção do filtro LC série para corrigir o problema da impedância que gerava harmônicos indesejados na corrente. Na literatura, é comum ver trabalhos com relações de transformação de v_1 para v_2 de 1 pra 1. Neste trabalho, foi utilizado a relação de transformação 4 pra 1, o que ocasionou o problema de impedância. A inserção do filtro se mostrou uma solução mais apropriada do que o reprojeto dos componentes ressonantes da planta.

A Artigos Produzidos

- Godoy, R. B.; de Brito, M. A. G.; de Souza, M. A.; de Jesus, I. M. S.; Balta, F. M. - **Analysis of a High Frequency Double-Sided LCC Compensation for Wireless Charging in Micromobility**, in 17th Brazilian Power Electronics Conference and 8th Southern Power Electronics Conference (COBEP/SPEC), Florianopolis, Brazil, 2023.

REFERÊNCIAS

- [1] P. D. Gingerich, “Temporal scaling of carbon emission and accumulation rates: Modern anthropogenic emissions compared to estimates of petm onset accumulation,” *Paleoceanography and Paleoclimatology*, vol. 34, no. 3, pp. 329–335, 2019. [Online]. Available: <https://agupubs.onlinelibrary.wiley.com/doi/abs/10.1029/2018PA003379>
- [2] S. A. Sabki and N. M. L. Tan, “Wireless power transfer for electric vehicle,” in *2014 IEEE 8th International Power Engineering and Optimization Conference (PEOCO2014)*, 2014, pp. 41–46. [Online]. Available: <https://doi.org/10.1109/PEOCO.2014.6814396>
- [3] A. K. Verma, B. Singh, and D. Shahani, “Grid to vehicle and vehicle to grid energy transfer using single-phase bidirectional ac-dc converter and bidirectional dc-dc converter,” in *2011 International Conference on Energy, Automation and Signal*, 2011, pp. 1–5. [Online]. Available: <https://doi.org/10.1109/ICEAS.2011.6147084>
- [4] A. S. Volpato, M. A. de Souza, E. A. Batista, F. M. Balta, R. B. Godoy, and M. A. G. de Brito, “Interleaved bidirectional dc-ac converter for electric vehicle charging station,” in *2021 14th IEEE International Conference on Industry Applications (INDUSCON)*, 2021, pp. 1282–1287. [Online]. Available: <https://doi.org/10.1109/INDUSCON51756.2021.9529856>
- [5] T. Jacinto, B. Dias, T. Ramos, A. Marcato, I. Silva, L. Oliveira, and B. Borba, “Impact of electric vehicles in electric costs considering the long-term operation planning,” in *2018 Simposio Brasileiro de Sistemas Eletricos (SBSE)*, 2018, pp. 1–6. [Online]. Available: <https://doi.org/10.1109/SBSE.2018.8395652>
- [6] M. Abou Houran, x. Yang, and W. Chen, “Magnetically coupled resonance wpt: Review of compensation topologies, resonator structures with misalignment, and emi diagnostics,” *Electronics*, vol. 7, p. 296, Mar 2018. [Online]. Available: <https://doi.org/10.3390/electronics7110296>
- [7] M. Shidujaman, H. Samani, and M. Arif, “Wireless power transmission trends,” in *2014 International Conference on Informatics, Electronics Vision (ICIEV)*, 2014, pp. 1–6. [Online]. Available: <https://doi.org/10.1109/ICIEV.2014.6850770>
- [8] J. L. Villa Gazulla, “Sistemas de transferencia de energía para vehículos eléctricos mediante acoplamiento inductivo. (Spanish) [Energy transfer systems for electric vehicles through inductive coupling],” Ph.D. dissertation, Universidad de Zaragoza, 2009. [Online]. Available: <https://zaguan.unizar.es/record/3382/files/TESIS-2009-072.pdf>

- [9] S. Li, W. Li, J. Deng, T. D. Nguyen, and C. C. Mi, “A double-sided lcc compensation network and its tuning method for wireless power transfer,” *IEEE Transactions on Vehicular Technology*, vol. 64, no. 6, pp. 2261–2273, 2015. [Online]. Available: <https://doi.org/10.1109/TVT.2014.2347006>
- [10] B. Sarrazin, A. Derbey, P. Albouy, J.-P. Ferrieux, G. Meunier, and J.-L. Schanen, “Bidirectional wireless power transfer system with wireless control for electrical vehicle,” in *2019 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2019, pp. 3137–3143. [Online]. Available: <https://doi.org/10.1109/APEC.2019.8721800>
- [11] L. Zheng, J. Zhang, Z. Bie, D. Wang, and C. Zhu, “A bidirectional wireless power transfer system for spacecraft docking mechanism,” in *2022 IEEE 2nd International Conference on Electronic Technology, Communication and Information (ICETCI)*, 2022, pp. 275–280. [Online]. Available: <https://doi.org/10.1109/ICETCI55101.2022.9832382>
- [12] T. Tan, K. Chen, Y. Jiang, Q. Lin, L. Yuan, and Z. Zhao, “A bidirectional wireless power transfer system control strategy independent of real-time wireless communication,” *IEEE Transactions on Industry Applications*, vol. 56, no. 2, pp. 1587–1598, 2020. [Online]. Available: <https://doi.org/10.1109/TIA.2019.296111>
- [13] Y. Zhang, F. He, F. Liu, K. Chen, Z. Zhao, and L. Yuan, “Comparison of two bidirectional wireless power transfer control methods,” in *2016 Asia-Pacific International Symposium on Electromagnetic Compatibility (APEMC)*, vol. 01, 2016, pp. 68–70. [Online]. Available: <https://doi.org/10.1109/APEMC.2016.7522832>
- [14] X. Liu, Y. Wang, H. Chen, J. Mai, and D. Xu, “A bidirectional wpt system using double-sided lcc compensation topology and full-bridge active rectifier,” in *2022 IEEE Transportation Electrification Conference and Expo, Asia-Pacific (ITEC Asia-Pacific)*, 2022, pp. 1–7. [Online]. Available: <https://doi.org/10.1109/ITECAsia-Pacific56316.2022.9942062>
- [15] ROHM SEMICONDUCTOR, “SiC MOSFET SCT2450KE datasheet,” Mar 2021, last accessed 15 July 2023. [Online]. Available: <https://fscdn.rohm.com/en/products/databook/datasheet/discrete/sic/mosfet/sct2450ke-e.pdf>
- [16] MICROCHIP, “dsPIC33FJ32MC204 datasheet,” Mar 2021, last accessed 15 July 2023. [Online]. Available: <https://ww1.microchip.com/downloads/aemDocuments/documents/OTH/ProductDocuments/DataSheets/70283K.pdf>

-
- [17] Nordic Semiconductor, “nRF24L01 datasheet,” Jul 2007, last accessed 15 July 2023. [Online]. Available: https://mm.digikey.com/Volume0/opasdata/d220001/medias/docus/523/nRF24L01_PS_July2007.pdf