# ESTAÇÃO DE TESTES E DE GERAÇÃO DE RELATÓRIOS PARA USO EM LINHA DE PRODUÇÃO DE FONTES CHAVEADAS

FAETE JACQUES TEIXEIRA FILHO

CAMPO GRANDE 2006

# PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

# ESTAÇÃO DE TESTES E DE GERAÇÃO DE RELATÓRIOS PARA USO EM LINHA DE PRODUÇÃO DE FONTES CHAVEADAS

Dissertação submetida à
Universidade Federal de Mato Grosso do Sul
como parte dos requisitos para a obtenção
do grau de Mestre em Engenharia Elétrica.

### FAETE JACQUES TEIXEIRA FILHO

Campo Grande, Dezembro de 2006.

# ESTAÇÃO DE TESTES E DE GERAÇÃO DE RELATÓRIOS PARA USO EM LINHA DE PRODUÇÃO DE FONTES CHAVEADAS

#### Faete Jacques Teixeira Filho

'Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em *Energia Elétrica em que foi realizado o trabalho*, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Mato Grosso do Sul.'

	João Onofre Pereira Pinto, PhD Orientador	-
Coordenae	João Onofre Pereira Pinto, PhD dor do Programa de Pós-Graduação em Engenha	- nria Elétrica
Banca Examinadora:		
	João Onofre Pereira Pinto, PhD Presidente	-
	Valmir Machado Pereira, Doutor Banca	-
	Fausto Donizeti Dantas, Doutor	-



#### **AGRADECIMENTOS**

Agradeço ao professor João Onofre pela orientação na realização deste trabalho e pelas oportunidades oferecidas que serviram para o meu crescimento pessoal e profissional. Também ao professor Gilberto que em muito me auxiliou durante este trabalho e aos colegas de laboratório em cujas discussões de idéias serviram para nosso desenvolvimento.

Aos meus avós, Suamy e Rubens, sou muito grato por todo o apoio durante os anos de graduação. Aos meus parentes e amigos que, durante esta jornada, de alguma forma estiveram presentes e muito me apoiaram.

Aos meus pais, Faete e Eleanora, e irmãos, Rafael Larissa e Ariadne, pelo amor e dedicação que me deram forças nos momentos difíceis no qual passei.

Resumo da Dissertação apresentada à UFMS como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

# ESTAÇÃO DE TESTES E DE GERAÇÃO DE RELATÓRIOS PARA USO EM LINHA DE PRODUÇÃO DE FONTES CHAVEADAS

#### Faete Jacques Teixeira Filho

Dezembro/2006

Orientador: João Onofre Pereira Pinto, PhD. Área de Concentração: Energia Elétrica.

Palavras-chave: Aquisição de Dados, Carga Eletrônica, Estação de Teste, Fonte Chaveada,

Geração de Relatórios. Número de Páginas: 112.

RESUMO: Este trabalho mostra uma estação teste de fontes chaveadas de baixa potência, controlado por um *software* que processa as informações coletadas através de placa de aquisição de sinais, permitindo a geração de relatórios de teste e armazenamento de dados de forma confiável. Esta estação permite aumentar o volume de equipamentos testados em uma linha de produção, bem como proporcionar um controle eficiente dos resultados de teste pela automatização do processo, aumentando a confiabilidade dos resultados e permitindo um controle de qualidade mais efetivo. A estação é composta por dois blocos fundamentais: o módulo de potência e o módulo de processamento de sinais. O módulo de potência é composto por um circuito de variação de tensão de entrada e uma carga eletrônica. Por sua vez o módulo de processamento de sinais é composto por uma placa de aquisição de dados, um *software* de controle, uma interface gráfica e um *software* de geração de relatório. O *software* foi desenvolvido no ambiente LabVIEW da *National Instruments*. Embora já exista produto similar no mercado, este produto foi desenvolvido visando o objetivo principal de baixo custo de implementação, conseguido pela adaptação do projeto à aplicação, e com qualidade comparável aos sistemas já existentes.

Abstract of Dissertation presented to UFMS as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

# REPORT GENERATOR AND TEST STATION FOR SWITCH-MODE POWER SUPPLY PRODUCTION LINE USE

#### **Faete Jacques Teixeira Filho**

December/2006

Advisor: João Onofre Pereira Pinto, PhD. Area of Concentration: Electric Energy.

Keywords: Data Acquisition, Electronic Load, Report Generator, Switch-Mode Power

Supply, Test Station. Number of Pages: 112.

ABSTRACT: This work shows a low power switch-mode power supply test station, controlled by a software which process the collected information through the use of a data acquisition board, allowing test report generation and data storage in a reliable way. One of the objectives of this station is to increase the equipment tested volume in a production line, as well as providing an efficient control of the test results by process automatization, increasing results reliability and allowing a more effective quality control. The system is composed by two fundamental blocks: the power module and the signal processing module. The power module is composed by an input voltage variation circuit and an electronic load. The signal processing module is composed by a data acquisition board, a control software, a graphical interface and report generation software. The software was developed in a LabVIEW environment from National Instruments. Although there is similar product in the market, this product was developed with the main objective of low cost goal, achieved by project customization, with the quality comparable to the existing systems.

#### LISTA DE FIGURAS

Número	Página
Figura 1.1 – Fontes chaveadas quanto às características de formas de onda de ent	
Figura 1.2 – Diagrama de blocos de uma fonte chaveada ca-cc.	
Figura 1.3 – Teste de sustentação da tensão de saída.	5
Figura 1.4 – Gráfico mostrando a obtenção do tempo de sustentação da tensão de	e saída 5
Figura 1.5 – Teste de regulação de linha.	6
Figura 1.6 – Teste de regulação de carga.	7
Figura 1.7 – Teste de resposta dinâmica à variação de carga.	7
Figura 1.8 – testes de isolação.	8
Figura 2.1 - Fluxograma de teste de fontes chaveadas.	13
Figura 2.2 – Topologia da Giga de testes	16
Figura 2.3 - Atributo de geração de executáveis da licença Professional	18
Figura 2.4 - Diagrama de blocos da estação de testes de fontes chaveadas	19
Figura 3.1 - Módulo de alimentação em corrente alternada.	22
Figura 3.2 - Diagrama simplificado da carga eletrônica.	23
Figura 3.3 – Carga eletrônica com comando realizado em <i>software</i> .	24
Figura 3.4 – Implementação em <i>software</i> da carga eletrônica.	25
Figura 3.5 – Código desenvolvido para controle da carga eletrônica.	26
Figura 3.6 - Circuito térmico como equivalente elétrico.	27
Figura 3.7 – Circuito auxiliar para teste de curto-circuito.	30
Figura 3.8 – Diagrama de blocos do isolador amplificador ISO 124P.	31
Figura 4.1 – Placa de aquisição de dados NI-6229 da série M.	33
Figura 4.2 – Bloco conector para comunicação com a placa NI-6229.	33
Figura 4.3 – Condicionamento do sinal de tensão de saída adquirido.	34
Figura 4.4 – Rotina de aquisição da tensão de saída da fonte.	35
Figura 4.5 - Interface de usuário.	36
Figura 4.6 – Diagrama de blocos do programa da interface de usuário	37
Figura 4.7 - Fluxograma do programa.	38
Figura 4.8 – Diagrama de blocos com a rotina de geração de relatório	39
Figura 5.1 – Protótipo da Giga de testes desenvolvida.	40

Figura 5.2 – Vista superior da Giga de teste.	41
Figura 5.3 – Manual de instalação e uso do produto.	42
Figura 5.4 – Módulo de carga eletrônica.	43
Figura 5.5 – Esquema de ligação para testes com carga eletrônica.	44
Figura 5.6 – Resposta da carga eletrônica para corrente de 2Amperes.	45
Figura 5.7 – Resposta da carga eletrônica para corrente de 4 Amperes.	45
Figura 5.8 - Resposta da carga eletrônica para corrente de 6 Amperes.	46
Figura 5.9 - Resposta da carga eletrônica para corrente de 8 Amperes.	46
Figura 5.10 - Resposta da carga eletrônica para corrente de 10 Amperes.	47
Figura 5.11 – Módulo de alimentação em corrente alternada.	48
Figura $5.12$ – Regulação da fonte sob alimentação de tensão de $90\ V_{ca}$ .	49
Figura 5.13 – Chaveamento da tensão de entrada.	50
Figura 5.14 – Tensão de saída da fonte (canal 1 - 10V/div) e tensão de gatilho do inter (canal 2 - 10V/div).	-
Figura $5.15$ – Tensão de saída da fonte (canal $1-10V/div$ ) e corrente de curto-circuito $2-10A/div$ )	
Figura 5.16 – Tensão de saída da fonte (canal 1 – 10V/div) e tensão entre <i>dreno</i> e <i>sou</i> interruptor chave de curto-circuito (Canal 2 – 5V/div)	
Figura 5.17 – Fim dos testes da fonte chaveada.	52
Figura 5.18 – Resultados mostrados na interface após os testes.	53
Figura 5.19 – Resultados mostrados na interface – erro no teste a vazio.	54
Figura 5.20 – Resultados mostrados na interface – erro no teste a plena carga	55
Figura 5.21 – Resultados mostrados na interface – erro no teste de curto-circuito	56
Figura 5.22 – Interface de usuário após testes de carga.	57
Figura 5.23 – Interface gráfica após testes a vazio e de curto-circuito.	58
Figura 5.24 – Simulação de erro na regulação.	59
Figura 5.25 – Simulação de erro durante teste de curto-circuito	59
Figura 5.26 – Simulação de erro na regulação de tensão.	

#### LISTA DE TABELAS

Tabela 4.1 - Especificação do <i>hardware</i> DAQ PCI – 6229M.	32
Tabela 4.2 - Exemplo de relatório para uma fonte.	39
Tabela 5.1 – Resultados arquivados em relatório de testes.	53
Tabela 5.2 – Resultados arquivados em relatório – erro durante teste a vazio	54
Tabela 5.3 – Resultados arquivados em relatório – erro no teste a plena carga	55
Tabela 5.4 – Resultados arquivados em relatório – erro no teste de curto-circuito	56
Tabela 5.5 – Resultado armazenado em relatório.	57
Tabela 5.6 – Resultados de teste a vazio e de curto-circuito.	58
Tabela 5.7 – Resultado arquivado da fonte - erro de regulação.	59
Tabela 5.8 – Resultado arquivado em relatório – falha durante curto-circuito	60
Tabela 5.9 - Resultado arquivado em relatório – falha durante regulação de tensão	61
Tabela 5.10 - Configuração mínima dos sistemas.	62

# **SUMÁRIO**

CAPÍTU!	LO 1	1
INTROD	DUÇÃO	1
1.1.	Apresentação	1
1.2.	Dispositivos Conversores CA-CC	1
1.3.	Processo Produtivo de Fontes Chaveadas	4
1.4.	Requisitos de Qualidade em Fontes Chaveadas	4
1.	.4.1. Tempo de Sustentação da Tensão de Saída	4
1.	.4.2. Regulação de Linha	5
1.	.4.3. Regulação de Carga	6
1.	.4.4. Resposta Dinâmica	7
1.	.4.5. Teste de Isolação	8
1.	.4.6. Teste de Interferência Eletromagnética	8
1.5.	Procedimento Manual de Teste de Fontes Chaveadas	9
1.6.	Objetivo do Trabalho	10
1.7.	Estrutura do Trabalho	10
<b>CAPÍTU</b> I	LO 2	12
DESCRI	ÇÃO DOS TESTES E CARACTERIZAÇÃO DA ESTAÇÃO	12
2.1.	Testes Adaptados à Estação	12
2.	.1.1. Limites de Tensão de Entrada	13
2.	.1.2. Regulação de Carga	14
2.	.1.3. Teste de Curto-Circuito	14
2.2.	Caracterização da Estação de Testes de Fontes Chaveadas	15
2.	.2.1. Hardware	16
2.	.2.2. Software	17
2.3.	Sistema Implementado	18
<b>CAPÍTU</b> I	LO 3	21
	O DE POTÊNCIA	
3.1.	Circuito de Potência	
3.2.	Módulo de Alimentação em Corrente Alternada	21

3.3.	Carga Eletrônica	22
3.4.	Módulo de Dissipação	27
3.5.	Curto-Circuito	29
3.6.	Isolação dos Sinais	30
CAPÍTU	LO 4	32
PROCES	SAMENTO DE SINAIS E CONTROLE	32
4.1.	Placa de Aquisição de Dados	32
4.2.	Condicionamento de Sinais	34
4.3.	Software	35
CAPÍTU	LO 5	40
PROTÓT	TIPO E RESULTADOS EXPERIMENTAIS	40
5.1.	Protótipo Desenvolvido	40
5.2.	Manual de Instalação e Uso do Produto	41
5.3.	Carga Eletrônica	42
5.4.	Módulo de Alimentação em Corrente Alternada	47
5.5.	Estudo de Caso	48
5	.5.1. Teste da Giga com Fonte Chaveada de 9 Volts e 2 Amperes	48
5	.5.2. Teste da Giga com Fonte Chaveada de 24 Volts e 2 Amperes	56
5.6.	Análise Comparativa	61
CAPÍTU	LO 6	63
CONCL	USÃO	63
6.1.	Conclusão	63
6.2.	Trabalhos Futuros	64
6.3.	Publicações Relacionadas ao Tema	65
REFERÊ	NCIA BIBLIOGRÁFICA	66
Apêndice	e – A: Manual de instalação e uso do produto	68
Anexo –	A: Folha de dados do relé G2RL-1A-E	76
Anexo –	B: Folha de dados do semicondutor IXFX 50N50	78
Anexo –	C: Folha de dados do dissipador de calor	81
Anexo –	D: Folha de dados do ventilador 8500 N	83

Anexo – E: Folha de dados do semicondutor IRF1607	85
Anexo – F: Folha de dados do opto transistor SFH618A-4	88
Anexo – G: Folha de dados do isolador amplificador ISO124P	91
Anexo – H: Folha de dados placa de aquisição de dados NI-6229 série M	95
Anexo – I: Exemplo de relatório de testes gerado pelo <i>software</i>	98

### **CAPÍTULO 1**

# INTRODUÇÃO

Neste capítulo é apresentada uma introdução à estação automática de testes e geração de relatórios para fontes chaveadas de baixa potência. São inicialmente discutidos os testes utilizados para avaliar o desempenho de fontes chaveadas. O modo manual de testes de um fabricante é apresentado, para em seguida definir as características da estação de teste proposta.

#### 1.1. Apresentação

A energia elétrica disponível hoje, seja ao usuário doméstico como para os demais setores da indústria e comércio, não é necessariamente uma consequência da necessidade real dos equipamentos, os quais usam interna ou externamente de conversores de potência para alimentação de seus circuitos. Cita-se como exemplo os usuários domésticos, nos quais a maioria dos equipamentos faz uso de conversores de energia. A grande parte dos dispositivos em uma residência, que usufruem desta energia, inicialmente passa por um estágio de conversão como é o caso, por exemplo, dos equipamentos eletrônicos. Os circuitos eletrônicos operam com tensões contínuas de alimentação, havendo então a necessidade de uso dos conversores de energia.

No Brasil, dependendo da região, o fornecimento de energia elétrica se dá nos níveis de  $127~V_{ca}$  ou  $220~V_{ca}$  (tensão alternada), sendo que em ambos os casos a freqüência é de 60~Hz. No entanto, em outros países pode-se encontrar os mesmos níveis de tensão, porém com uma freqüência fundamental de 50~Hz. A competitividade e a necessidade de se manter no mercado força as empresas a atenderem tais requisitos de tensão e freqüência em seus equipamentos conversores.

Tais dispositivos responsáveis por transformação da energia são conhecidos como conversores de potência, fontes ou também popularmente como adaptadores de corrente alternada (CA).

#### 1.2. Dispositivos Conversores CA-CC

Na Figura 1.1 pode ser observada a classificação dos conversores em relação as característica das formas de onda de entrada e saída. Conforme pode ser visto na figura, tais

dispositivos podem retificar uma forma de onda alternada, inverter uma forma de onda contínua, converter uma forma de onda contínua de um nível para um outro nível desejável ou mudar a freqüência de uma forma de onda alternada, como no processo de cicloconversão.

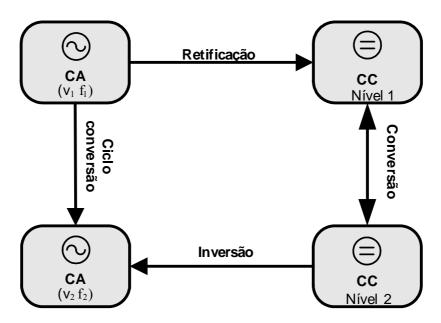


Figura 1.1 – Fontes chaveadas quanto às características de formas de onda de entrada e saída.

Neste trabalho será dada maior ênfase as fontes chaveadas cuja saída esteja fornecendo uma tensão contínua de alimentação sob tensão de entrada alternada. Tal fonte chaveada é apresentada na forma de diagrama de blocos na Figura 1.2. Inicialmente um estágio de retificação da tensão entrada é feito com posterior filtragem. Em seguida ocorre um estágio de inversão, o qual passa por um transformador. Tal transformador pode ou não promover um ganho através de sua relação de transformação. A saída do transformador é então retificada e filtrada para fornecer a tensão de saída desejada. Tal tensão de saída é então realimentada para comando do(s) interruptor(es) dentro do bloco de inversão.

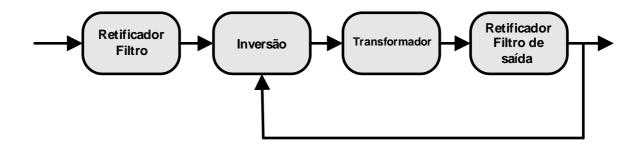


Figura 1.2 – Diagrama de blocos de uma fonte chaveada CA-CC.

O avanço desde alguns anos da tecnologia de semicondutores, despertou interesse de fabricantes para as fontes chaveadas de potência (*switching-mode power supply - SMPS*) sobre as fontes lineares convencionais.

Fontes lineares fazem a conversão de energia, usando o princípio de dissipação da energia o qual é necessária para se manter a regulação da saída. Isto é feito, por exemplo, através de resistores e transistores. Isto torna o processo ineficiente devido ao seu princípio que é dissipar a energia não necessária a custo de uma regulação da saída, o que afeta diretamente a eficiência.

Uma fonte chaveada é um dispositivo eletrônico que possui em sua estrutura reguladores baseados em interruptores, ou seja, um circuito de controle interno é responsável por comandar um interruptor, tal como um MOSFET, nos estados de saturação e corte rapidamente de forma a obter um valor médio da tensão ou corrente de saída estável.

Fontes chaveadas possuem maior eficiência, menor peso e tamanho reduzido se comparado com as fontes lineares [1]. Isso se deve ao uso de componentes como capacitores, indutores, transformadores e interruptores. Tais interruptores dissipam uma quantidade pequena de potência em ambos os estados de condução e bloqueio, levando a uma conversão de potência com perdas reduzidas e, consequentemente, maior eficiência no processo de conversão. As perdas se devem basicamente as não idealidades dos componentes como a resistência dos indutores, queda de tensão direta dos interruptores, perdas por comutação, entre outras.

Tais fontes chaveadas, em aplicações domésticas, como por exemplo, microcomputadores, normalmente possuem tensões de entrada alternada universais. Assim estas podem aceitar tensões de alimentações alternadas ao redor do mundo com frequências de 50 ou 60Hz e níveis de  $90V_{ca}$  a  $240V_{ca}$ .

#### 1.3. Processo Produtivo de Fontes Chaveadas

No processo produtivo que envolve a fabricação de fontes chaveadas em elevado volume de produção, é de fundamental importância a adoção de um sistema de controle de qualidade do produto, bem como a confiabilidade nos dados adquiridos durante a etapa de testes. Assim, objetiva-se a manutenção de um padrão de qualidade ao usuário final, bem como a rastreabilidade do produto em caso de necessidade, ou seja, permitir que, em caso de defeito em algumas unidades, após certo período de operação, seja possível verificar a conexão dos equipamentos defeituosos com algum lote específico. Nesse aspecto, a adequada documentação e o acompanhamento do processo produtivo tornam-se fundamentais para que, ao final da linha de produção, obtenha-se um equipamento de qualidade [2 e 3], garantindo assim seu sucesso em um ambiente competitivo. Tais níveis de qualidade e desempenho são discutidos em [4].

#### 1.4. Requisitos de Qualidade em Fontes Chaveadas

Serão apresentados nos subitens que seguem os testes utilizados para caracterização dos parâmetros de desempenho de fontes chaveadas. Normas do *ieee* (*Institute of Electrical and Electronics Engineers*), principalmente a *ieee std* 446 [5] e a *ieee std* 399 [6], delimitam condições na qualidade de energia suprida a sistemas elétricos. Tais sistemas elétricos podem ser de emergência [5], comerciais ou industriais [6]. O desempenho exigido por cada sistema faz-se pela adoção dos parâmetros de desempenho de alguns ou de todos os testes citados nos itens de 1.4.1 a 1.4.6.

#### 1.4.1. Tempo de Sustentação da Tensão de Saída

Este teste determina por quanto tempo a fonte é capaz de manter a sua corrente nominal de saída frente a uma situação de interrupção da alimentação da tensão de entrada do equipamento. Na Figura 1.3 é mostrado o diagrama de blocos para execução deste teste. Para realização deste teste, uma interrupção da tensão de alimentação é simulada em uma fonte operando com carga nominal. É analisado o tempo que a fonte permanece com sua tensão acima de um valor mínimo  $V_{omin}$ . Este parâmetro de tempo, também conhecido como *hold up time*, é uma característica dos acumuladores de energia, tais como, os capacitores de saída e de entrada e indutores.

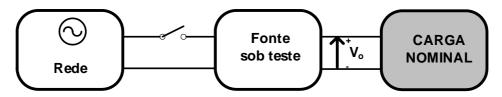


Figura 1.3 – Teste de sustentação da tensão de saída.

Na Figura 1.4 pode ser observado como o tempo de sustentação de tensão de saída é obtido. No instante  $t_i$  indicado na figura, a tensão de alimentação é interrompida deixando a cargo dos armazenadores de energia a manutenção da tensão de saída. No instante  $t_f$  a tensão de saída esta no valor mínimo  $V_{omin}$ . A diferença entre  $t_f$  e  $t_i$  é o tempo de sustentação da tensão de saída, ou seja, o tempo que fonte consegue manter sua tensão de saída em valores admissíveis frente a uma interrupção da tensão de entrada.

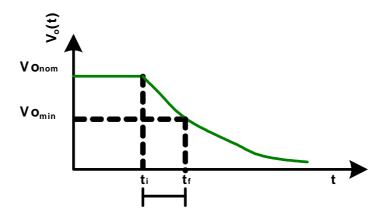


Figura 1.4 – Gráfico mostrando a obtenção do tempo de sustentação da tensão de saída.

#### 1.4.2. Regulação de Linha

Este teste mede a resposta da tensão de saída da fonte sob teste frente a diferentes condições de alimentação, ou seja, mediante as tensões de alimentação mínima, nominal e máxima, com a fonte sob carga nominal. Na Figura 1.5 é apresentado o esquema de teste de regulação de linha, onde a carga nominal é representada pela resistência R<sub>o</sub>. Verifica-se a tensão de saída sob diferentes situações de alimentação da fonte. Nestas condições é verificada a regulação da tensão, ou tensões no caso de mais de uma saída, conforme Equação 1.1.

$$R\% = \frac{V_{o \max} - V_{o \min}}{V_{nom}} *100 \tag{1.1}$$

Onde,

R% é a regulação de linha em percentagem do valor nominal.

V<sub>omax</sub> é a máxima tensão de saída em volts.

V<sub>omin</sub> é a mínima tensão de saída em volts.

V<sub>nom</sub> é o valor nominal da tensão de saída em volts.

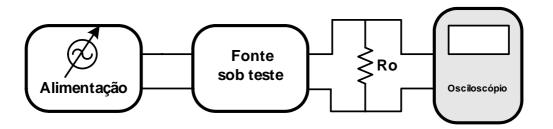


Figura 1.5 – Teste de regulação de linha.

#### 1.4.3. Regulação de Carga

Neste teste, uma mudança de carga é aplicada e a tensão de saída é verificada. O diagrama de blocos deste teste é apresentado na Figura 1.6. Inicia-se com uma carga de 50% da carga nominal da fonte e em seguida aumenta-se o nível para 100% do valor nominal de carga. Os Parâmetros usados neste teste são a tensão máxima e mínima de saída, obtidas respectivamente a 50% e 100% do valor de carga nominal conforme Equação 1.2.

$$R\%_{c \arg a} = \frac{V_{o \max} - V_{o \min}}{V_{nom}} * 100$$
 (1.2)

Onde,

R<sub>carga</sub> é o valor de regulação de carga como variação percentual do valor nominal.

V<sub>omax</sub> é a tensão de saída em volts medida a 50% de carga.

V<sub>omin</sub> é a tensão de saída em volts medida a 100% de carga.

V<sub>nom</sub> é a tensão de saída nominal medida em volts.

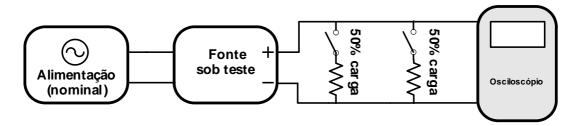


Figura 1.6 – Teste de regulação de carga.

#### 1.4.4. Resposta Dinâmica

A resposta dinâmica frente a uma variação de carga é um parâmetro usado principalmente, para se analisar o desempenho do circuito de controle. Este teste consiste em aplicar um degrau de carga para se analisar o tempo de resposta na regulação da saída. Tal teste pode ser observado na Figura 1.7.

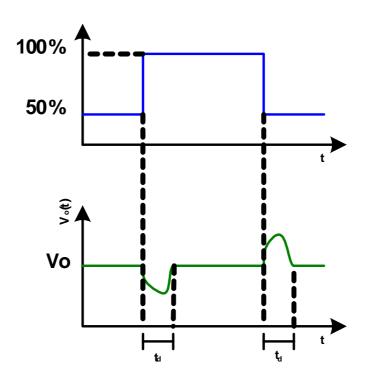


Figura 1.7 – Teste de resposta dinâmica à variação de carga.

Na Figura 1.7, após aplicação de uma variação em degrau de 50% a 100% de carga, existe um tempo (t<sub>d</sub>) necessário ao sistema de controle para que a saída seja regulada em seu valor nominal. A fonte, devido ao aumento de carga, sofre uma queda em sua tensão de saída nominal que passa por um transitório até estabilizar-se por atuação do sistema de controle.

Igualmente para uma variação em degrau de 100% a 50% é necessário um tempo de resposta (t<sub>d</sub>) para que o circuito de controle volte a regular a saída em seu valor nominal. Esse tempo, para ambos os casos também depende dos armazenadores de energia, como por exemplo, o capacitor do filtro de saída o qual limita uma resposta rápida do sistema de controle durante a mudança de carga.

#### 1.4.5. Teste de Isolação

A isolação entre a entrada, a saída e a carcaça do equipamento é verificada neste teste. Desta forma pretende-se verificar se tensões em níveis letais possam causar algum dano maior ao usuário. Um nível de tensão alto, que pode ser contínua ou alternada, é aplicado a fonte para verificar a isolação entre entrada saída e carcaça, e caso seja verificada alguma corrente de fulga é acusado falha no teste. Na Figura 1.8 pode ser observado o esquema de ligação para realização deste teste.

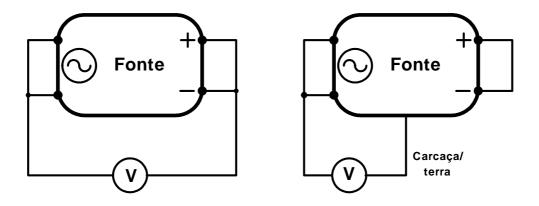


Figura 1.8 – testes de isolação.

Duas situações são apresentadas na Figura 1.8, isolação entre a entrada e a saída e a isolação entre a entrada e a carcaça da fonte.

#### 1.4.6. Teste de Interferência Eletromagnética

Basicamente existem dois tipos de interferências eletromagnéticas (*Electro-magnetic Interference - EMI*), irradiada e conduzida. Existem várias normas tais como as provenientes da *FCC* (*Federal Communications Commission*) e as européias da VDE (*Association for Electrical, Electronic & Information Technologies*) que determinam os limites admissíveis para o ruído eletromagnético, bem como normas específicas para certos tipos de equipamentos mais sensíveis a ruído e ambientes de uso como em [7].

Os testes de *EMI* irradiada são feitos tipicamente na faixa de 30MHz a 1GHz. A captação dos campos elétrico e magnético emitidos pelo equipamento é feita por meio de antenas localizadas em posições normalizadas. Normalmente as fontes são colocadas dentro de caixas metálicas, onde os campos magnéticos produzidos permanecem confinados. A blindagem deve envolver todo o circuito que produz interferência, formando uma "esfera gaussiana".

A *EMI* conduzida pela rede pode afetar o funcionamento de outros equipamentos razão pela qual é imposto limites para esse tipo de interferência. A medição deste tipo de interferência pode ser feita através de uma impedância de linha, colocada entre a rede e o equipamento sob teste. Com auxílio de um analisador de espectro são feitas as medições.

#### 1.5. Procedimento Manual de Teste de Fontes Chaveadas

A metodologia aplicada aos procedimentos de testes desenvolvido neste trabalho foi proposta por um fabricante de fontes chaveadas, a empresa MCM Controles Eletrônicos, sendo baseada nos testes realizados de forma manual por este fabricante, e recebendo melhorias para adequação a uma estação automática de testes de fontes chaveadas. No modo manual, a tensão de entrada é comutada nos seus limites, ou seja, submetidas a tensões de entrada de  $90V_{ca}$  e  $240V_{ca}$ , através de tomadas especiais e os testes de carga efetuados com banco de resistores configurados manualmente.

Tanto a execução dos testes quanto a leitura dos instrumentos e o preenchimento das planilhas com os resultados são realizados de forma manual, sendo susceptível a erros por falha humana nas diversas etapas. Erros de falha humana podem acontecer tanto na leitura dos instrumentos, como no preenchimento das planilhas, entre outros erros. A partir da análise do procedimento manual e, com auxilio dos responsáveis pelo setor de testes deste fabricante, identificou-se as especificações que deveriam ser atendidas pelo sistema automatizado. Isto permitiu compatibilidade entre a forma de testes anterior e a presente proposta. Assim, com este sistema desenvolvido, obtém-se um ganho com relação ao aumento da quantidade de fontes chaveadas testadas no mesmo intervalo de tempo, maior confiabilidade e controle de qualidade do produto, eliminando erros gerados devido a possíveis falhas humanas no processo. Além disso, o sistema proposto possui a importante funcionalidade de gerar relatórios automaticamente com todos os resultados de testes de cada fonte chaveada. Desta forma, é possível relacionar os dados de teste com o número de série e o modelo em um lote específico.

#### 1.6. Objetivo do Trabalho

Pretende-se com este trabalho, o desenvolvimento de uma estação de testes automatizada para execução e controle de testes em fontes chaveadas de saída única. Tal estação deve atender aos seguintes requisitos:

- Faixa de tensão de saída: 3V<sub>cc</sub> a 60V<sub>cc</sub>.
- Máxima corrente de teste: 10A.
- Potência mínima da fonte a ser testada: 5W.
- Potência máxima da fonte a ser testada: 300W.
- Tensão de alimentação universal: 90V<sub>ca</sub> a 240V<sub>ca</sub> em 60 Hz.
- Executar testes a vazio, de carga e de curto-circuito, sendo os mesmos configuráveis pelo usuário.
- Geração de relatórios dos testes com situação da fonte (aprovada ou reprovada).
- Software executável para instalação da estação de teste em qualquer outra máquina, sem necessidade de aquisição de nova licença.

A abordagem adotada no desenvolvimento deste trabalho visando a atender os requisitos supracitados será apresentada nos capítulos que seguem.

#### 1.7. Estrutura do Trabalho

Os capítulos que seguem estão estruturados da seguinte forma:

- <u>Capítulo dois</u>: apresentação do diagrama geral da estação de testes proposta e descrição dos testes a serem efetuados nas fontes chaveadas, bem como a rotina elaborada para execução destes testes.
- <u>Capítulo três</u>: o módulo de potência é discutido em mais detalhes mostrando as suas partes constituintes.
- <u>Capítulo quatro</u>: o módulo de controle é detalhado, o *software* desenvolvido e o módulo de comando e aquisição de dados é discutido detalhadamente.
- <u>Capítulo cinco</u>: resultados experimentais são apresentados com dois estudos de caso. Uma análise comparativa do sistema implementado é então desenvolvida.

• <u>Capítulo seis</u>: conclusões são apresentadas neste capítulo. Trabalhos futuros são indicados na forma de melhorias que o sistema poderá receber.

## **CAPÍTULO 2**

# DESCRIÇÃO DOS TESTES E CARACTERIZAÇÃO DA ESTAÇÃO

Neste Capítulo serão discutidos, com maiores detalhes, os testes objeto deste trabalho, ou seja, limites de tensão de entrada, regulação de carga e teste de curto-circuito. Também será apresentada a caracterização da estação de testes de fontes chaveadas detalhando o *hardware*, o *software* e o sistema implementado.

#### 2.1. Testes Adaptados à Estação

O procedimento de testes a ser implementado na estação desenvolvida, fundamental à garantia do controle de qualidade, deverá seguir uma metodologia semelhante ao utilizado na linha de produção de fontes chaveadas de baixa potência, no modo manual de avaliação, com as devidas melhorias e adaptações necessárias à operação automatizada. A rotina de ensaios foi obtida dos setores da empresa fabricante de fontes chaveadas de baixa potência mencionada.

Existe uma infinidade de modelos de fontes chaveadas a serem submetidas aos testes. Porém, uma característica comum a todos os modelos é a tensão de entrada universal, a qual é admitida variar de 90V<sub>ca</sub> a 240V<sub>ca</sub>. Na saída, tais equipamentos fornecem tensões contínuas com diferentes valores, os quais dependem do modelo da fonte. Na Figura 2.1 é mostrado um fluxograma dos procedimentos de teste das fontes. O desenvolvimento do código fonte do programa esta baseado no fluxograma da Figura 2.1. Inicialmente com as seleções do usuário previamente preenchidas na interface, o programa inicia pelos testes de carga com uma tensão de entrada de 90 V<sub>ca</sub>. Nesta etapa os níveis de carga selecionados são então executados. Após os testes de carga aplica-se o curto-circuito. Em seguida a entrada é chaveada para 240 V<sub>ca</sub> e os testes de carga e de curto-circuito são executados novamente, nesta ordem. Durante os testes, aquisição e processamento dos resultados são feitos tanto para indicação visual ao usuário na interface como para armazenamento em relatório de testes.

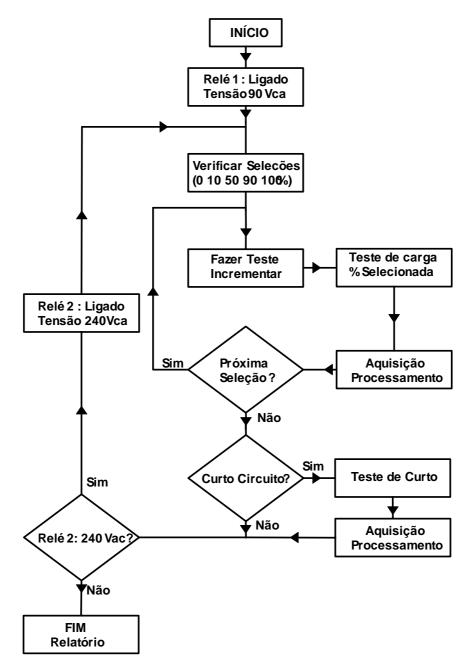


Figura 2.1 - Fluxograma de teste de fontes chaveadas.

Nos itens 2.1.1 a 2.1.3 serão descritos os procedimentos de testes das fontes chaveadas.

#### 2.1.1. Limites de Tensão de Entrada

Nesta etapa pretende-se verificar o funcionamento do equipamento sob teste, submetido aos valores limites de tensão ao qual o mesmo foi projetado. Desta forma, aplicam-se à fonte os valores limites de tensão de entrada em operação. Inicialmente, uma tensão de 90V<sub>ca</sub> é comutada para a entrada do equipamento através de relés. Assim é

verificado se a saída do equipamento está regulada em seu valor nominal. Em seguida, executam-se então os testes de carga e de curto-circuito requeridos pelo usuário. A tensão é então comutada para 240V<sub>ca</sub> através de relés e as avaliações são novamente executadas. Vale ressaltar que, embora os testes sejam feitos somente nos limites da tensão de entrada, isto é suficiente para garantir o funcionamento do equipamento por se tratar das condições limites de operação.

#### 2.1.2. Regulação de Carga

O teste de regulação de carga permite verificar a resposta da tensão de saída da fonte chaveada sob teste frente a uma situação de variação de carga. Assim, com este teste pretende-se verificar se a tensão de saída encontra-se dentro da faixa de tolerância admitida. Embora os resultados analisados e arquivados para o relatório de testes sejam as tensões de saída para as diversas condições de carga e a vazio inclusive, o índice de regulação de carga calculado na equação 1.2 do item 1.4.3 pode ser facilmente calculado. No entanto, o que se faz durante este teste é a verificação se a tensão de saída da fonte, nas diversas situações de carga e a vazio, se encontra dentro dos limites impostos pelo usuário da estação de testes. Faz-se assim concordância com os parâmetros de avaliação da empresa onde o sistema será implantado.

Uma vez aplicado o limite inferior de tensão de entrada da fonte, são executados os testes de carga. A escolha do nível de carga é selecionada pelo usuário, de acordo com o modelo de fonte a ser testada, com as opções de 0% (vazio), 10%, 50%, 90% e 100% (plena carga). Igualmente, a tolerância da tensão de saída para o limite inferior e superior também é uma opção definida pelo usuário. Para cada valor limite de tensão de entrada, os testes são executados e os valores de tensão de saída das fontes são armazenados em uma planilha, informando em quais testes a tensão medida não permaneceu regulada, dentro da faixa de tolerância. Assim, no relatório constarão os valores medidos de tensão de saída e se estes valores estão dentro de sua tolerância para as condições de carga selecionadas.

#### 2.1.3. Teste de Curto-Circuito

A reação do equipamento sob teste, frente a uma situação de curto-circuito é necessária para se verificar a capacidade de proteção do dispositivo. Admiti-se desta forma que após o curto-circuito o equipamento sob teste regule em sua tensão nominal ou permaneça desligado.

Para realização deste procedimento, aplica-se o limite mínimo de tensão de entrada de operação da fonte, 90V<sub>ca</sub>. A seguir, aplica-se na saída um curto-circuito por um período prédeterminado. Depois de retirado o curto-circuito, a fonte deve permanecer desligada ou regular novamente em sua tensão de saída nominal, de acordo com as características de operação do modelo. Permanecer desligada ou regular é um parâmetro da estação de testes que deve ser selecionado, de acordo com a fonte chaveada a ser testada, antes do início dos testes.

#### 2.2. Caracterização da Estação de Testes de Fontes Chaveadas

A estação de testes desenvolvida deve atender ao maior número de modelos de fontes chaveadas possíveis. Tais equipamentos são fabricados nas mais diversas potências, fornecendo tensões de saída nos valores de  $5V_{cc}$ ,  $9V_{cc}$ ,  $12V_{cc}$ ,  $19V_{cc}$ ,  $24V_{cc}$  e  $30V_{cc}$  entre outros. Dada as características das fontes existentes no mercado, a estação de teste foi desenvolvida permitindo a verificação de fontes chaveadas no intervalo de  $3V_{cc}$  a  $60V_{cc}$  e potências de 5W a 300W para uma tensão de alimentação universal, ou seja, os limites de tensão atendem à faixa de  $90V_{ca}$  a  $240V_{ca}$ .

Dentre as aplicações a que se destinam, estão incluídos computadores tipo *notebooks*, impressoras, PABX's, *modems*, terminais de processamento de dados e voz, dentre outras.

Visando garantir maior simplicidade de operação deste sistema, a implementação dos blocos fundamentais será desenvolvida com circuitos de eletrônica de potência e comando via PC (microcomputador) como mostrado na Figura 2.2. A bancada de testes será provida com a devida isolação dos circuitos de potência e controle por acopladores ópticos e amplificadores isolados. Em termos gerais, trata-se de uma Giga de testes onde as fontes serão testadas através de uma rotina de procedimentos, utilizando o *software* LabVIEW e uma placa de aquisição de dados.

Além do termo estação de testes, também é utilizado o termo Giga de testes no decorrer deste trabalho o qual é comumente utilizado no ambiente industrial.

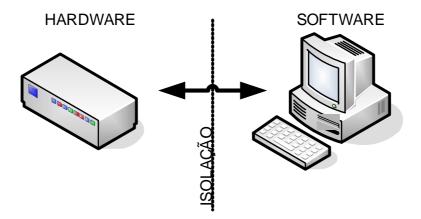


Figura 2.2 – Topologia da Giga de testes.

#### 2.2.1. Hardware

A função do *hardware* será prover para a fonte sob teste, os níveis de tensão de entrada limites, simular diferentes condições de carga e aplicar o curto-circuito. Para fornecer as tensões limites um módulo de alimentação em tensão alternada foi projetado, e visando fornecer a variação de carga necessária optou-se por uma carga eletrônica. Um circuito auxiliar foi desenvolvido para execução do curto-circuito.

Uma carga eletrônica é um dispositivo eletrônico capaz de prover valores de carga dentro de um intervalo para a saída de uma fonte. Ela possui em sua estrutura, componentes ativos, tais como *MOSFETs* de potência, possibilitando obtenção de níveis de carga que podem ser controlados/programados por meio de um sistema de controle, sem necessidade de chaveamentos ou ajustes, como seria em um banco com resistores.

A variação de carga requerida nos testes pode ser feita de diversas maneiras [8-10]. Adicionalmente, a mesma pode prover diversas funções tais como resistência constante, potência constante, corrente constante ou tensão constante. No entanto, pretende-se desenvolver um sistema que atenda à maior variedade de fontes, dentro de um intervalo de tensão de entrada. Assim, uma boa opção para esta aplicação é a utilização de uma carga eletrônica do tipo corrente constante, ou seja, o controle é feito através da corrente. Desta forma têm-se um intervalo contínuo de cargas que podem ser simuladas, em comparação, por exemplo, com banco de resistores. Uma característica desta carga com controle por corrente reside no fato da simulação apenas de cargas para fontes CC. Assim, este sistema não simula dinâmicas de cargas R-L e R-C, por exemplo, como é proposto em [11]. Adicionalmente um

módulo de dissipação será dimensionado para a carga eletrônica visando proteção contra a excessiva elevação de temperatura da junção do componente [12].

#### 2.2.2. *Software*

O LabVIEW é uma linguagem de programação gráfica onde a ordem de execução das rotinas é determinada pelo fluxo dos dados, visualizado através de ícones, lembrando a idéia de um fluxograma. O *software*, que pode ser utilizado somente como um programa de simulação, em aplicações práticas como este trabalho, deve ser integrado a um sistema de *hardware* composto por transdutores, bloco conector e placa de aquisição de dados, transformando-se assim, em um sistema completo para aquisição e análise [13-15].

Este *software* possui a funcionalidade de criação de uma interface gráfica de usuário, permitindo que o computador, em associação à placa de aquisição de dados (DAQ), se transforme em um sistema de aquisição de dados completo e configurável, de acordo com as especificações, limitado somente pela capacidade e tempo de resposta do sistema de aquisição de dados [16-18].

De modo a permitir a implementação das funcionalidades, foi adquirida a licença do LabVIEW Professional. Esta licença permite ao proprietário criar programas executáveis, que não demandam a necessidade de instalação de uma nova licença do LabVIEW para cada PC, ou seja, com a licença do LabVIEW Professional, é possível gerar um programa executável (*stand alone*) o qual é instalado em qualquer outro microcomputador sem a necessidade de aquisição de uma nova licença como é representado na Figura 2.3. O PC deve atender aos requisitos mínimos, tais como o sistema operacional Windows XP e possuir barramento PCI (*Peripheral Component Interconnect*) para a instalação da placa de aquisição de dados. Assim, o usuário final poderá instalar o programa no computador e usálo plenamente, sem a necessidade de adquirir novas licenças [19].

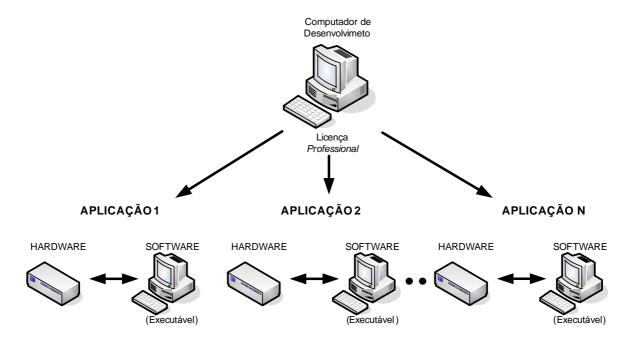


Figura 2.3 - Atributo de geração de executáveis da licença Professional.

#### 2.3. Sistema Implementado

Um diagrama de blocos da estação de testes de fontes chaveadas de baixa potência é mostrado na Figura 2.4. Como pode ser observado, a estação de testes é dividida em dois módulos: potência e processamento de sinais. O módulo de potência é composto pela fonte de tensão alternada de duas amplitudes,  $90V_{ca}$  e  $240V_{ca}$ ; um circuito de chaveamento, baseado em relés, entre os dois níveis de tensão; e uma carga eletrônica, a qual emula diferentes valores de carga tipo corrente constante. Por sua vez, o módulo de processamento de sinais é composto pela placa DAQ e pelo processador, o qual é um microcomputador (PC) onde está instalado o *software* LabVIEW. A placa de aquisição é responsável pela interface entre o módulo de potência e o processador. Através dela, tanto é feito o controle da tensão de entrada quanto o da corrente de saída, ou seja, da carga eletrônica. O processador é responsável pelo controle do sistema, armazenamento e processamento dos dados de teste, interface gráfica com o usuário e emissão de relatórios.

O *software* utilizado no processador foi desenvolvido em ambiente LabVIEW da *National Instruments*.

Do ponto de vista funcional, o diagrama de blocos mostrado na Figura 2.4 pode ser descrito como segue. Uma vez que um tipo de teste é selecionado pelo usuário através da interface gráfica mostrada no PC, tanto a tensão de entrada (90/240V<sub>ca</sub>) quanto a carga

eletrônica são comandadas através de sinais enviados pela placa de aquisição de dados. Uma vez comandados, inicia-se a aquisição dos valores de tensão e corrente para tratamento de sinal, processamento, armazenamento e geração de relatório.

Na Figura 2.4 pode-se notar o sinal que é adquirido, ou seja, a tensão de saída da fonte, e os três sinais que são enviados pela placa. Duas saídas digitais são utilizadas para comando de cada um dos relés localizados após o estabilizador. Uma saída analógica é utilizada para comando da carga eletrônica nos valores solicitados de corrente. Por fim, uma saída digital é utilizada para comando do interruptor responsável pelo teste de curto-circuito. Entre os módulos de potência e de controle é feita a isolação dos sinais, através de opto acopladores, no caso das saídas digitais, e isoladores amplificadores, no caso de saídas analógicas.

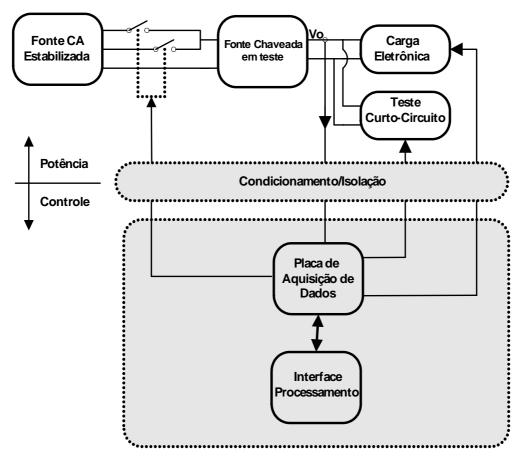


Figura 2.4 - Diagrama de blocos da estação de testes de fontes chaveadas.

O diagrama de blocos mostrado na Figura 2.4 será então subdividido em duas partes, potência e controle. No capítulo três será discutido o módulo de potência e no capítulo quatro as partes constituintes do módulo de processamento de sinais.

## **CAPÍTULO 3**

### MÓDULO DE POTÊNCIA

Neste capítulo será proporcionada uma visão mais ampla do módulo de potência. Será detalhado o funcionamento do módulo de alimentação em corrente alternada, o desenvolvimento da carga eletrônica, bem como, o dimensionamento do dissipador, e procedimentos para isolar os sinais entre os circuitos de controle e de potência.

#### 3.1. Circuito de Potência

O módulo de potência foi projetado para ser compacto e apresentar padronização que permita ao equipamento uma boa funcionalidade para a execução dos testes. Um grande benefício obtido nesta alternativa é a simplificação do *hardware*. Comparado a um módulo de carga eletrônica convencional, várias funções, tais como controle por corrente, potência ou resistência constante e características de precisão das medidas e padrões de comunicação (GPIB), estariam incrementando o seu preço. Desta forma, o projeto de uma carga eletrônica otimizada, para a aplicação, se apresenta como uma solução robusta e com funções direcionadas à aplicação exigida, além de reduzir o custo.

#### 3.2. Módulo de Alimentação em Corrente Alternada.

O módulo de alimentação em corrente alternada projetado é mostrado na Figura 3.1. O mesmo é responsável por fornecer na entrada do equipamento sob teste, as tensões limites de operação. Basicamente, este módulo é composto por uma fonte estabilizada que fornece uma tensão de 110V<sub>ca</sub> em sua saída, desta forma, evitando que flutuações de tensão na rede afetem os testes. Um transformador é conectado com o estabilizador, a fim de fornecer os níveis de tensão necessários para os testes, ou seja, 90 V<sub>ca</sub> e 240V<sub>ca</sub>. Um determinado valor de tensão alimentará a fonte chaveada para o teste de aplicação dos limites de tensões de entrada e verificação de regulação da tensão na saída, para determinados valores de carga. O circuito de chaveamento é feito utilizando relés eletromagnéticos. Tal relé é comandado pela placa de aquisição de dados que posiciona o mesmo para que seja fornecida à fonte a tensão requerida no presente teste. Saídas digitais são usadas para executar o comando dos relés. Estas saídas são isoladas através de opto acopladores.

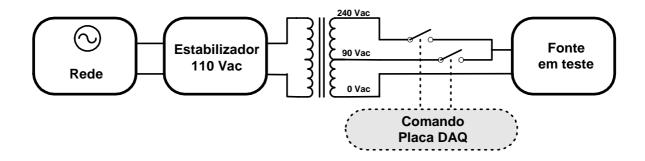


Figura 3.1 - Módulo de alimentação em corrente alternada.

Foram utilizados relés da *Omron*, modelo G2RL-1A-E, de 16A 250V. Estes relés são capazes de suportar os níveis de tensão e corrente aos quais serão submetidos. No Anexo A encontra-se a folha de dados deste componente.

#### 3.3. Carga Eletrônica

Os valores de carga a serem aplicados durante os testes da estação serão definidos de acordo com a potência e tensão de saída da fonte, ou seja, o modelo da fonte. No início do procedimento, com o conhecimento do modelo de fonte chaveada, os valores de carga a serem aplicados durante os testes (0% a 100%) são carregados pelo *software* para comando da carga eletrônica.

Na Figura 3.2 o circuito da carga eletrônica é mostrado. É empregado neste módulo um MOSFET de potência como meio de variar a carga. O controle é feito em malha fechada através da alimentação da tensão da resistência *shunt* que é proporcional ao valor da corrente de saída da fonte sob teste.

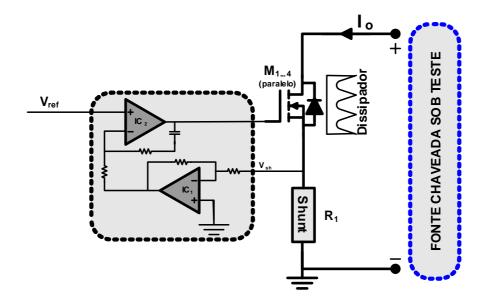


Figura 3.2 - Diagrama simplificado da carga eletrônica.

Inicialmente, com a carga desligada e com uma tensão de saída de uma fonte aplicada na entrada da carga eletrônica ( $V_{in}$ ), não existe corrente fluindo através do resistor *shunt*  $R_1$  e a tensão aplicada em ambas as entradas do amplificador operacional  $IC_1$  é nula. A saída do amplificador operacional  $IC_2$  também é igual a zero visto que, neste estado, a tensão de referência ( $V_{ref}$ ) oriundo da placa de aquisição também é nula. Quando se dá o início de um teste, um valor de tensão  $V_{ref}$  é aplicado na entrada de  $IC_2$ , fazendo com que a tensão de *gate* aumente. Quando a tensão atinge o valor limite de saturação do componente, este começa o processo de condução. Uma corrente  $I_0$  começa a circular, passando pelo resistor  $R_1$  que, por sua vez, faz com que a tensão  $V_{sh}$  na entrada de  $IC_1$  cresça, conforme Equação 3.1.

$$V_{sh} = R_1 I_o \tag{3.1}$$

Onde,

V<sub>sh</sub> é a queda de tensão sobre a resistência R<sub>1</sub>

R<sub>1</sub> é a resistência *shunt* 

I<sub>o</sub> é a corrente da carga eletrônica.

A corrente  $I_o$  continuará a aumentar, até que a tensão sobre a entrada inversora de  $IC_2$  iguale a tensão de referência, conforme Equação 3.2.

$$V_{ref} = R_1 \cdot I_o \cdot G \tag{3.2}$$

Onde,

V<sub>ref</sub> é a tensão de comando vindo da placa de aquisição

R<sub>1</sub> é a resistência shunt

I<sub>o</sub> é a corrente que passa por R<sub>1</sub>

G é o ganho proporcionado por IC<sub>1</sub>

Assim, através do sinal de comando ( $V_{ref}$ ), oriundo da placa, é realizado o comando da carga eletrônica para se alcançar o valor de corrente desejado.

Os interruptores M1 a M4, representada na Figura 3.2, é um conjunto de MOSFETs de potência, em paralelo, dimensionados para suportar uma dissipação potência máxima de 300 watts, que é a potência entregue na saída da fonte de maior potência a ser testada. Os interruptores utilizados são da *IXYS*, modelo IXFX 50N50 e sua folha de dados é apresentada no Anexo B.

Na Figura 3.3 é apresentada uma carga eletrônica usando o mesmo princípio mostrado anteriormente. Neste caso todo o processamento que seria realizado pelos componentes IC<sub>1</sub> e IC<sub>2</sub> agora é realizado em *software*.

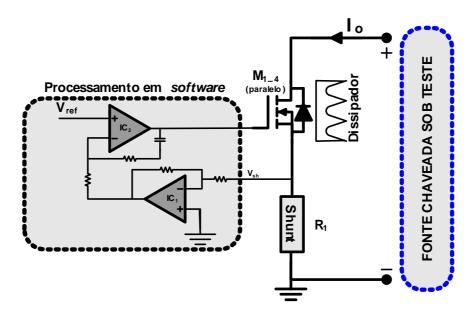


Figura 3.3 – Carga eletrônica com comando realizado em *software*.

A implementação do circuito da Figura 3.3 em *software* é mostrado na Figura 3.4 onde a queda de tensão  $V_{sh}$  na resistência *shunt* é adquirida e o erro em relação a tensão de

referência é calculada. Este erro é a entrada de um proporcional integral implementado com uma discretização de 1 ms.

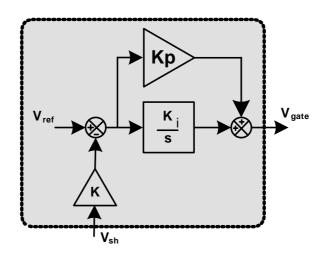


Figura 3.4 – Implementação em software da carga eletrônica.

A tensão aplicada no *gate* do interruptor é então uma função do erro conforme equação 3.3

$$V_{gate}(n) = k_p * e(n) + k_i \sum_{n=0}^{n} e(n)$$
(3.3)

Onde,

 $V_{\text{gate}}$  é a tensão aplicada no gate do interruptor

k<sub>p</sub> é o ganho proporcional

e é o erro em relação a tensão de referência

k<sub>i</sub> é o ganho do integrador

O erro da equação 3.3 é encontrado conforme equação 3.4

$$e(n) = k * V_{sh}(n) - V_{ref}(n)$$
 (3.4)

Onde,

k é o ganho aplicado a queda de tensão da resistência shunt

V<sub>sh</sub> é a queda de tensão através da resistência shunt

V<sub>ref</sub> é a tensão de referencia ou set point de corrente desejada

O código desenvolvido para o controle da carga eletrônica é mostrado na Figura 3.5.

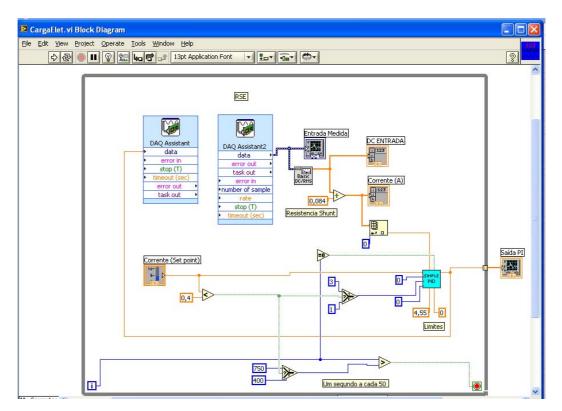


Figura 3.5 – Código desenvolvido para controle da carga eletrônica.

Com esta modificação o valor de queda de tensão sobre R<sub>1</sub> passa a ser adquirido pela placa que retorna o sinal de gatilho do interruptor. Com esta alteração obteve-se uma maior precisão quando operando com valores de corrente abaixo de 1A, o qual era obtido como a metodologia anterior com menos precisão podendo chegar a um erro de 50% com valores de corrente inferiores a 300mA. A carga eletrônica desenvolvida utilizando a metodologia apresentada na Figura 3.3 possui uma precisão de alguns milésimos de volts em todo o intervalo desde 100mA até 10A, o que não era possível obter com a abordagem anterior. Adicionalmente foi desenvolvida uma rotina para impedir que a tensão de gatilho do interruptor chegue ao valor que resulte na plena condução do mesmo, evitando desta forma danos ao interruptor. Isto pode acontecer, por exemplo, quando a fonte é desconectada, fazendo com que a tensão de gatilho dos interruptores seja levado ao seu valor máximo, e novamente conectada levando a uma corrente muito alta até que o sinal de gatilho, pela atuação da malha fechada, chegue ao valor correspondente a corrente de carga desejada.

Devido a potência ser toda dissipada nos MOSFETs, uma desvantagem que surge é o tamanho do módulo de dissipação necessário a garantir que o interruptor não seja danificado pela alta temperatura de junção. Existe adicionalmente a necessidade de ventilação forçada em conjunto com o módulo de dissipação como será mostrado no item 3.4.

### 3.4. Módulo de Dissipação

A função do módulo de dissipação é de diminuir a resistência térmica entre o encapsulamento do componente e o ambiente. Desta forma, é possível trabalhar com o interruptor na região de saturação, sem que haja danos para a mesma, evitando-se que a temperatura ultrapasse o limite máximo do componente, causando danos ao mesmo.

A potência dissipada na pastilha semicondutora é transformada em calor, através de efeito joule. Este calor produzido flui então para ambientes mais frios como o encapsulamento e o ambiente. Se houver uma resistência muito grande entre encapsulamento e ambiente, então haverá uma maior temperatura na junção do componente. Se a temperatura for excessiva, ocorrerão danos a junção e consequentemente ao componente. O módulo de dissipação trabalha de forma a reduzir a resistência térmica entre a cápsula e o ambiente, reduzindo assim a temperatura da junção do componente.

Seja o circuito térmico mostrado na Figura 3.6 o qual é análogo a um circuito elétrico. Neste equivalente elétrico a potência média é representada por uma fonte de corrente, as temperaturas nos ambientes são representadas pelas tensões nos nós e as resistências térmicas são análogas as resistências elétricas.

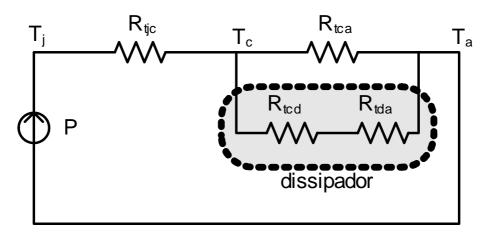


Figura 3.6 - Circuito térmico como equivalente elétrico.

Neste circuito a temperatura do ambiente  $(T_a)$  é conhecida e quer-se limitar a temperatura da junção  $(T_j)$  através do conjunto pasta térmica  $(R_{tcd})$  e dissipador  $(R_{tda})$ . A potência dissipada (P) no componente é conhecida, e a resistência térmica junção/cápsula  $(R_{tic})$  é um dado que pode ser encontrado na folha de dados do componente. Pode-se então

proceder aos cálculos para se obter a temperatura da junção em regime permanente, conforme Equação 3.5.

$$T_{i} = T_{a} + (R_{tic} + R_{tea})P (3.5)$$

Onde,

T<sub>i</sub> é a temperatura na junção do interruptor

T<sub>a</sub> é a temperatura ambiente

 $R_{tic}$  é a resistência térmica entre a junção do componente e a cápsula

R<sub>teq</sub> é a resistência térmica equivalente entre cápsula e o ambiente

P é a potência dissipada no interruptor

A resistência térmica equivalente entre cápsula e ambiente após inclusão do módulo de dissipação é encontrada através da Equação 3.6.

$$R_{teq} = \frac{R_{tca} \cdot R_{tcda}}{R_{tca} + R_{tcda}} \tag{3.6}$$

Onde,

R<sub>teq</sub> é a resistência térmica equivalente entre a cápsula e o ambiente

 $T_{tca}$  é a resistência térmica entre a cápsula e o ambiente sem o dissipador

R<sub>tcda</sub> é a resistência térmica do conjunto pasta térmica e dissipador

Considerando a ventilação do dissipador, a resistência térmica do mesmo é de aproximadamente 0,08 °C/W. Valores típicos para a resistência térmica da pasta desconsiderando utilização de isolação entre cápsula e dissipador está em torno de 0,1 °C/W. A resistência térmica resultante do conjunto (R<sub>cda</sub>) é de 0,18 °C/W. Nos Anexos C e D podem ser consultados as folha de dados do dissipador e do ventilador utilizados, respectivamente.

A resistência térmica entre a junção do componente e a cápsula é de 0,055 °C/W e para a resistência térmica entre cápsula e ambiente têm-se o valor típico de 30 °C/W, conforme dados do componente constante no Anexo B. Se considerarmos o interruptor sem

o módulo de dissipação tem-se então conforme Equação 3.5 somente com a resistência térmica entre cápsula e ambiente. Então conforme Equação 3.7:

$$T_i = T_a + (R_{tic} + R_{tea})P = 40 + (0.055 + 30) * 300 = 9056.5 ° C$$
 (3.7)

A equação 3.7 mostra a necessidade do dissipador. Agora, adicionando o dissipador ao interruptor tem-se conforme Equação 3.8:

$$R_{teq} = \frac{R_{tca} \cdot R_{tcda}}{R_{tca} + R_{tcda}} = \frac{30 * 0.18}{30.18} = 0.179 \, {}^{\circ}C/W$$
 (3.8)

Isto nos leva segundo Equação 3.5 a uma temperatura na junção do componente de:

$$T_j = T_a + (R_{tjc} + R_{teq})P = 40 + (0.055 + 0.179) *300 = 110.2 °C$$
 (3.9)

Os cálculos feitos na Equação 3.9 levam em consideração uma temperatura ambiente máxima de 40°C com uma potência em regime permanente de 300W. O valor de temperatura de junção do componente obtido neste calculo é inferior ao máximo valor suportável pelo componente de 150 °C, garantindo a integridade do mesmo diante a pior condição de teste de uma fonte chaveada.

#### 3.5. Curto-Circuito

O circuito auxiliar utilizado para simular o curto-circuito é mostrado na Figura 3.7. O mesmo é constituído de um MOSFET de alta corrente em série com uma resistência, a fim de limitar o valor de corrente ao seu valor nominal. Um pulso de largura pré-definida é enviado ao interruptor e, em seguida, a tensão de saída é medida. Um MOSFET modelo IRF1607 de 100A/75V foi utilizado neste circuito, o qual é acionado pelo sinal de controle através do componente hclp-3180, um circuito integrado de *gate driver*. A folha de dados do MOSFET utilizado pode ser consultada no Anexo E.

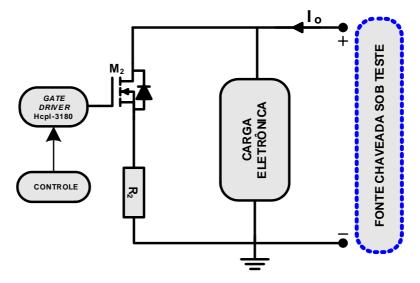


Figura 3.7 – Circuito auxiliar para teste de curto-circuito.

Através de testes experimentais com fontes chaveadas disponíveis em laboratório, foi constatado que mediante a uma situação de curto-circuito o sistema de controle atua em no máximo 100ms, ou seja, sete ciclos da tensão de alimentação (60 Hz).

### 3.6. Isolação dos Sinais

Existem dois tipos de sinais para operação com circuitos de isolação: os sinais digitais e os analógicos. Os comandos dos relés são sinais digitais que são isolados através de opto acopladores de baixa corrente de entrada, sendo utilizados os modelos SFH618A-4 da *Vishay*. Os dados deste componente encontram-se no Anexo F.

Para isolação dos sinais de comando da carga, aquisição da tensão de entrada e da tensão da resistência *shunt*, foi utilizado o amplificador isolador de baixo custo ISO-124P, da *Texas instruments*. A folha de dados deste componente pode ser consultada no Anexo G. O diagrama de blocos deste componente é apresentado na Figura 3.8. Este componente usa uma saída e uma entrada que são galvanicamente isoladas entre por meio de um capacitor isolador de 1pF.

A entrada é modulada através de uma razão cíclica (duty-cycle) e transmitida através da barreira. O amplificador  $A_1$  mostrado na Figura 3.8 integra a diferença entre a corrente de entrada e uma fonte de corrente que é comutada nos valores de 100uA ou -100uA. Para entender o processo de modulação, assume-se que o sinal de entrada  $V_{in} = 0V$ . Neste caso o integrador irá produzir em sua saída uma rampa, visto que existe uma fonte de corrente de 100uA. Quando a saída deste integrador excede um limite, a corrente de comparação é

chaveada para -100uA fazendo com que a rampa de saída do integrador agora decresça. Desta maneira, uma onda triangular com razão cíclica de 50% é gerada para ser transmitida pela barreira.

Após transmissão pela barreira, do sinal modulado, o amplificador sensor detecta a transição através da barreira capacitiva e comuta a fonte de corrente para o integrador  $A_2$  com o processo similar mostrado anteriormente. No estágio de saída a corrente modulada é proporcional a corrente pelo resistor de  $200k\Omega$ , desta forma é produzida a tensão  $V_{out}$  que é igual a tensão  $V_{in}$ . Como pode ser visto na Figura 3.8, este componente necessita de duas fontes simétricas e isoladas entre si para sua operação. Tal componente mostrou-se uma alternativa rápida e de segurada operação.

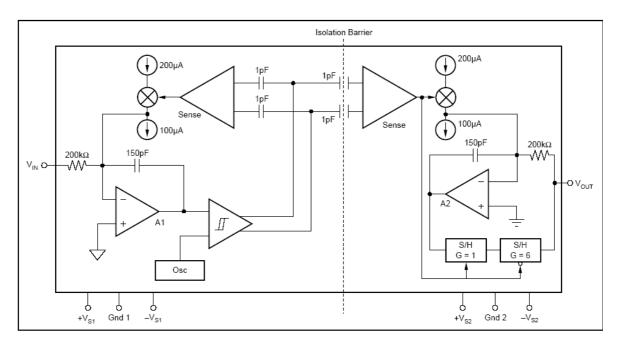


Figura 3.8 – Diagrama de blocos do isolador amplificador ISO 124P.

# **CAPÍTULO 4**

## PROCESSAMENTO DE SINAIS E CONTROLE

Neste capítulo será apresentado o *hardware* utilizado para o sistema de aquisição de dados, bem como o *software* empregado para desenvolver a interface gráfica e comunicação do *hardware*. A interface gráfica do usuário será apresentada e as opções disponíveis ao usuário serão mostradas.

## 4.1. Placa de Aquisição de Dados

Foi utilizada neste trabalho uma placa de aquisição de dados PCI multi-função, pertencente à família 6229 da série M, conforme especificado na Tabela 4.1. Trata-se de uma placa de aquisição de 16 bits de resolução tanto para a saída como para entrada, a qual é encaixada no barramento PCI do computador. Uma listagem mais detalha desta placa é apresentada no Anexo H.

Tabela 4.1 - Especificação do *hardware* DAO PCI – 6229M.

	are Brighter	0		
	Quantidade	Resolução	Amostragem	Intervalo (V)
Entradas Analógicas	32 Simples 16 Diferenciais	16 Bits	200 kS/s	[ -10 +10 ]
Saídas Analógicas	4	16 Bits	10 kS/s	[ -10 +10 ]
Portas Digitais	48	-	-	-

Considerando-se o maior intervalo de aquisição de um sinal de tensão e com uma resolução de 16 bits, obtêm-se uma resolução menor que 0,5mV na entrada da placa. Na Figura 4.1 é apresentada a placa de aquisição utilizada neste trabalho.



Figura 4.1 – Placa de aquisição de dados NI-6229 da série M.

Um bloco conector é utilizado para disponibilizar as saídas disponíveis na placa ni-6229 e pode ser examinado na Figura 4.2.



Figura 4.2 – Bloco conector para comunicação com a placa NI-6229.

### 4.2. Condicionamento de Sinais

Para a etapa de aquisição da tensão de saída da fonte deve-se ter o cuidado para não exceder o limite de tensão de ±10V, evitando-se assim, a danificação das entradas analógicas da placa. Visando esta proteção um divisor resistivo para a aquisição do sinal de tensão foi implementado. Este divisor pode ser observado na Figura 4.3. Após a aquisição uma etapa de filtragem, através da média, é feita no sinal visando eliminar ruído. Um ganho é aplicado ao sinal com o objetivo de refletir o valor real da tensão de saída da fonte chaveada sob teste. Com este procedimento os valores são então processados e armazenados pelo *software*.

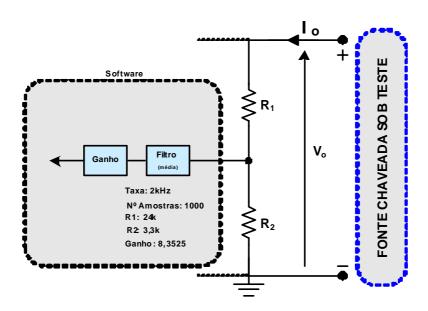


Figura 4.3 – Condicionamento do sinal de tensão de saída adquirido.

O código fonte da rotina de aquisição, filtragem e ganho desenvolvido para esta tarefa de aquisição é apresentado na Figura 4.4.

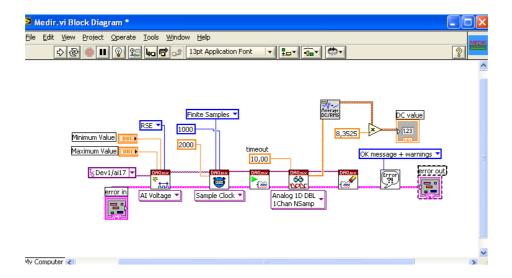


Figura 4.4 – Rotina de aquisição da tensão de saída da fonte.

### 4.3. Software

O *software* LabVIEW foi escolhido pela sua praticidade de uso e, por ser um produto com diversos recursos na área de aquisição de dados. Possui uma interface gráfica amigável e de fácil programação.

Na Figura 4.5 é apresentada a interface do programa implementado. O usuário tem controle total sobre os testes a serem executados, além da opção de configurar uma nova fonte desde que a mesma respeite os limites do *hardware*. Os resultados são mostrados ao usuário na forma de cores, indicando se uma fonte foi aprovada (verde claro), não testada (verde escuro) ou reprovada (vermelho) em um determinado teste.

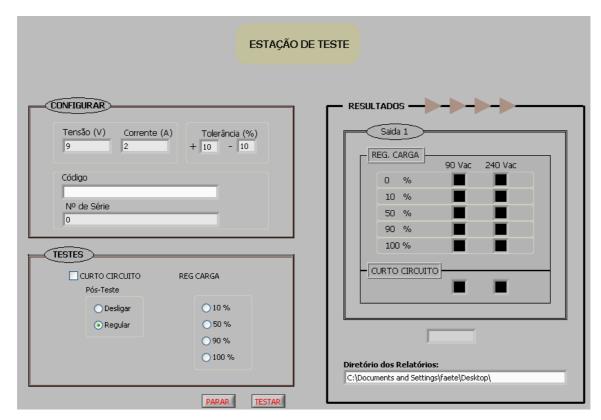


Figura 4.5 - Interface de usuário.

O programa desenvolvido em linguagem LabVIEW responsável pelo funcionamento da interface da Figura 4.5 é apresentado na Figura 4.6.

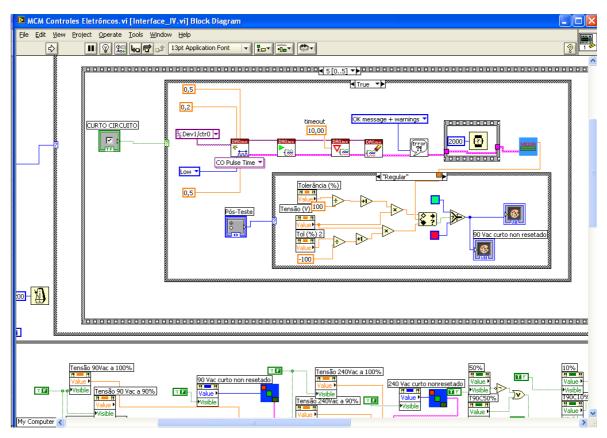


Figura 4.6 – Diagrama de blocos do programa da interface de usuário.

Na Figura 4.7 é mostrado um fluxograma de execução do algoritmo do programa desenvolvido.

É possível notar os sinais que são enviados ao *hardware* e os sinais adquiridos para armazenamento e processamento em *software*. Após o término de um teste, todos os resultados armazenados no banco de dados são processados, tanto para emissão dos relatórios como para visualização dos resultados pelo usuário, através da interface gráfica. Retorna-se então ao início do procedimento, aguardando que um novo teste seja iniciado.

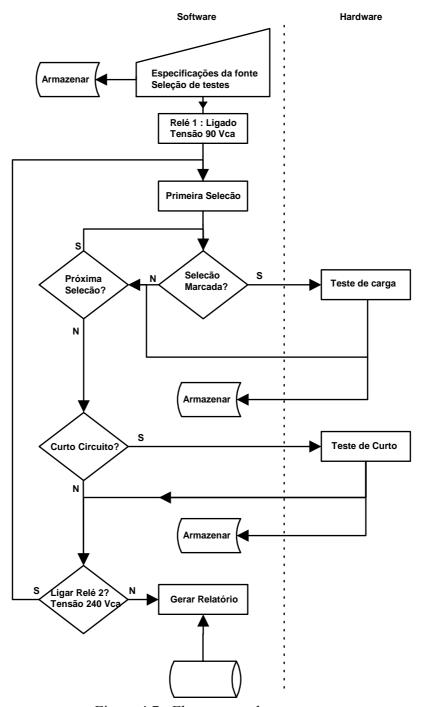


Figura 4.7 - Fluxograma do programa.

Para gerar os relatórios a partir do conjunto de dados coletados, foi utilizado o LabVIEW *Report Generation*. Trata-se de um conjunto de bibliotecas bastante flexíveis, com ferramentas para criar e editar relatórios no ambiente LabVIEW. Esta ferramenta possui um conjunto de blocos que possibilitam gerar arquivos nos formatos Microsoft Word e Excel, e várias opções para formatação destes documentos. Na Tabela 4.2 são mostrados os resultados dos testes em uma fonte chaveada.

N°. Série: 99911000550016 Código: FON192 10% 50% 90% 100% Curto Vazio 90 Vac 24,11 24,02 23,66 23,21 Aprovado 23,30 240 Vac 24,11 24,03 23,68 23,34 23,26 Aprovado APROVADA

Tabela 4.2 - Exemplo de relatório para uma fonte.

O código desenvolvido gera a cada teste completado uma tabela similar a Tabela 4.2, que é uma tabela padrão onde somente serão preenchidos os campos referentes aos testes solicitados. Os campos referentes aos testes não solicitados são preenchidos com zeros. Na parte superior da Tabela 4.2 é escrito o modelo e o código da fonte e na parte inferior a situação final da fonte chaveada sob teste, ou seja, aprovada ou reprovada.

A rotina do programa responsável por gerar os relatórios é mostrada na Figura 4.8.

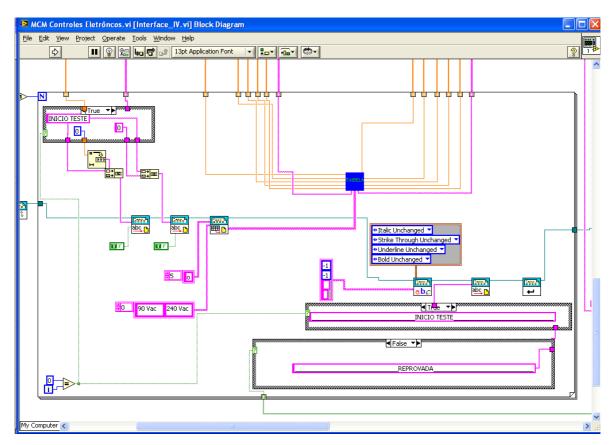


Figura 4.8 – Diagrama de blocos com a rotina de geração de relatório.

# **CAPÍTULO 5**

# PROTÓTIPO E RESULTADOS EXPERIMENTAIS

Neste capítulo será apresentado o protótipo desenvolvido neste trabalho. Testes com a carga eletrônica serão mostrados e posteriormente todos os testes serão executados com uma fonte chaveada. Uma discussão será feita a respeito dos custos da estação desenvolvida.

### 5.1. Protótipo Desenvolvido

A estação de teste é mostrada na Figura 5.1. Nesta figura podemos notar o módulo de ventilação bem como a maneira de se conectar uma fonte a ser testada. Também nesta figura é possível notar o CD (compact disc) de instalação do software. Esta estação em conjunto com a placa de aquisição de dados, que não está sendo mostrada nesta figura, está agora pronta para ser instalada em qualquer computador para plena operação. Ressalva-se que o computador onde a estação será instalada deve ter encaixe PCI e estar rodando o software Windows.

Um manual de instalação e de uso do produto foi elaborado visando apresentar o produto e mostrar a correta instalação e manuseio do mesmo, sendo apresentado no Apêndice A. Neste manual também é utilizado o termo Giga de testes, o qual é um termo comumente utilizado no ambiente industrial.

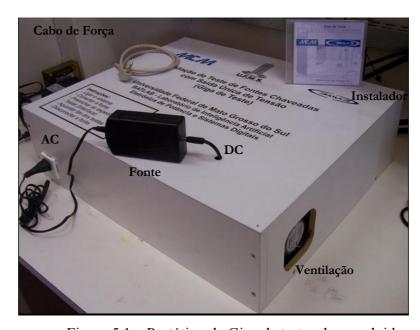


Figura 5.1 – Protótipo da Giga de testes desenvolvida.

Na Figura 5.2 uma vista superior da Giga de teste é mostrada, onde pode-se notar no canto inferior esquerdo instruções básicas de operação ao usuário.

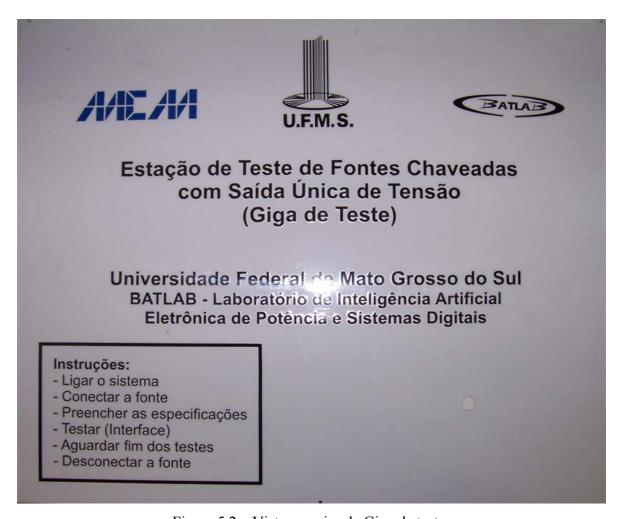


Figura 5.2 – Vista superior da Giga de teste.

### 5.2. Manual de Instalação e Uso do Produto

Um manual de instalação e de uso do produto foi elaborado visando apresentar o produto e mostrar a correta descrição, instalação e manuseio do mesmo. Na Figura 5.3 é apresentada uma página do manual. O manual completo pode ser consultado no Apêndice A.

O objetivo deste manual é prover ao usuário os passos necessários para completa configuração do sistema. Inicialmente, no primeiro capítulo deste manual, é apresentada a composição da estação de testes. Posteriormente no segundo capítulo são dadas instruções para instalação da placa de aquisição de dados e do *software*, bem como, os requisitos

mínimos do computador onde a estação será instalada. Por último é apresentada a interface de usuário e opções de configuração dos testes a serem executados.



Figura 5.3 – Amostra de uma página do manual de instalação e uso do produto.

## 5.3. Carga Eletrônica

A carga eletrônica desenvolvida é mostrada na Figura 5.4, onde pode-se notar os interruptores devidamente fixados ao dissipador com o ventilador logo atrás.

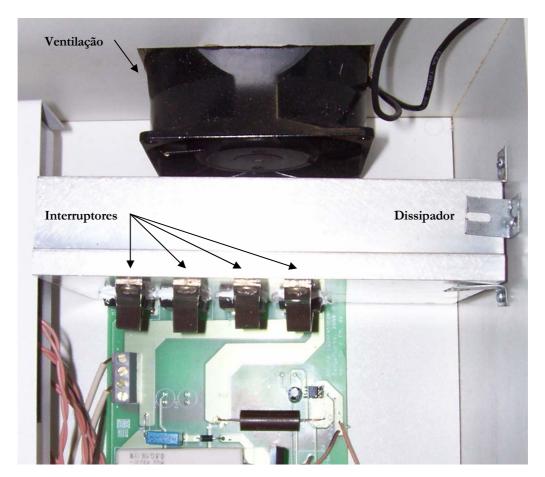


Figura 5.4 – Módulo de carga eletrônica.

Visando verificar a resposta dinâmica da carga eletrônica desenvolvida, para diversos valores de corrente de carga, bem como, avaliar quanto a precisão nos valores solicitados, foram feitos testes simulando diversos níveis de carga. Na Figura 5.5 é apresentado o esquema de ligação para realização dos testes com a carga eletrônica. O uso de uma resistência *shunt* implica em valores de tensão da ordem de milésimos de volts, o qual se torna susceptível a ruídos. Para as medidas de corrente em regime permanente foi utilizado um amperímetro, com o intuito de se obter nesta situação um valor mais preciso de corrente.

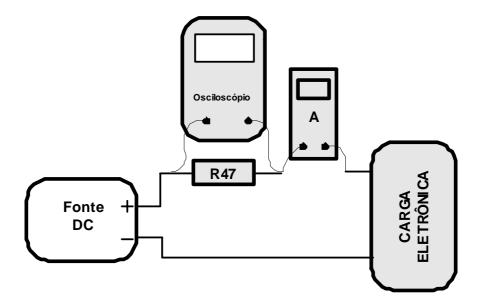


Figura 5.5 – Esquema de ligação para testes com carga eletrônica.

Na Figura 5.6 é mostrada a dinâmica da carga eletrônica para uma solicitação de 2 ampères. Para medida do valor de corrente foi usada a medida do maior valor dentro da janela do osciloscópio. Esta medida não reflete o valor exato mas foi utilizada, visto que, medidas de valores médios ou eficazes ocasionariam em utilizar toda a janela do osciloscópio levando a um valor incorreto. O valor médio, caso utilizado, deveria ser analisado após a carga ter entrado em regime permanente em uma janela completa do osciloscópio. Para tanto um amperímetro foi colocado em série como auxílio na medida de corrente em regime permanente.

Na forma de onda da Figura 5.6 foi detectado um valor de 19,2 mV que, considerando a escala de 106mA/mV, nos leva a uma corrente de 2,04A. No entanto, a precisão vista no multímetro em regime permanente, na mesma situação, foi de alguns milésimos de volts (menor que 5mV).

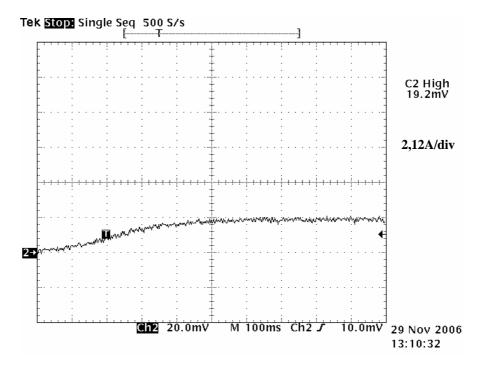


Figura 5.6 – Resposta da carga eletrônica para corrente de 2 ampères.

Na Figura 5.7 uma solicitação de 4 ampères foi comandada. Nota-se que a carga leva em torno de 500 ms para completa regulação do valor solicitado de corrente (4A).

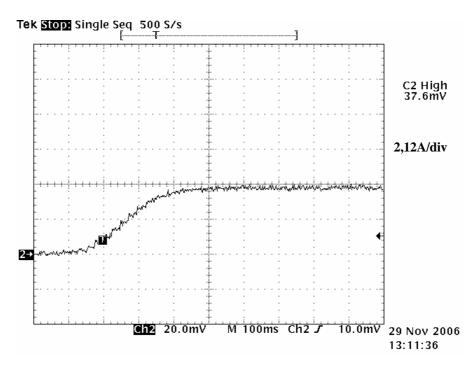


Figura 5.7 – Resposta da carga eletrônica para corrente de 4 ampères.

O comando da carga para um corrente de 6 amperes é mostrada na Figura 5.8 na qual nota-se um tempo menor para se atingir o regime permanente em relação a Figura 5.7.

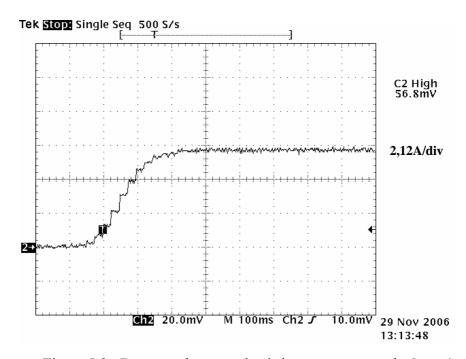


Figura 5.8 - Resposta da carga eletrônica para corrente de 6 ampères.

Correntes de 8 e 10 ampères são mostradas na Figura 5.9 e na Figura 5.10 respectivamente.

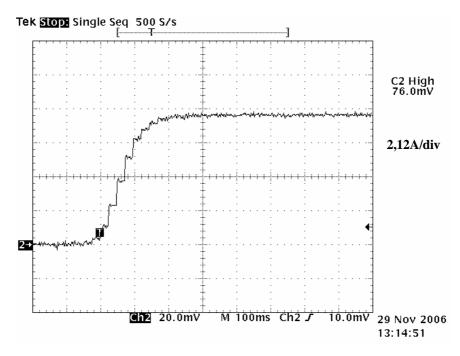


Figura 5.9 - Resposta da carga eletrônica para corrente de 8 ampères.

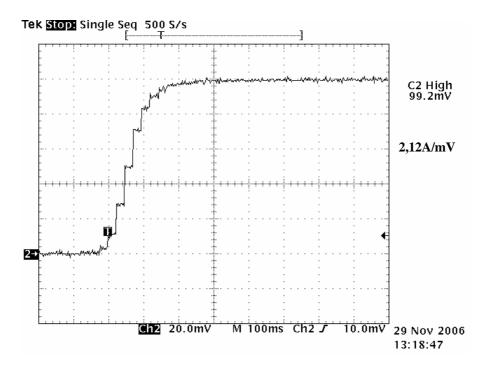


Figura 5.10 - Resposta da carga eletrônica para corrente de 10 ampères.

Em todos os casos de corrente solicitada pela carga, a precisão manteve-se na ordem de alguns milésimos de volts, validando assim o *hardware* desenvolvido. Também para correntes com valores variando desde 100mA a 1000mA, a precisão manteve-se na mesma ordem de grandeza.

Em decorrência da amostragem na aquisição da tensão da resistência *shunt* surgem degraus, que podem ser observados na Figura 5.10 de forma mais acentuada. Da mesma forma para cargas maiores leva-se menos tempo para atingir o regime permanente.

# 5.4. Módulo de Alimentação em Corrente Alternada

Na Figura 5.11 pode ser observado o módulo de alimentação CA, onde observa-se o estabilizador CA, conectado ao transformador. Após o transformador é possível notar os dois relés utilizados, à direita do transformador, bem como, os opto acopladores em uma placa própria desenvolvida para este propósito.



Figura 5.11 – Módulo de alimentação em corrente alternada.

#### 5.5. Estudo de Caso

Nos subitens 5.5.1 e 5.5.2 serão apresentados dois casos onde será utilizado o protótipo desenvolvido para executar todos os testes disponíveis na interface de usuário. Serão utilizadas duas fontes chaveadas disponíveis no mercado visando validar o sistema. Algumas formas de onda serão apresentadas, bem como o relatório gerado após os testes.

# 5.5.1. Teste da Giga: Fonte Chaveada de 9 Volts e 2 Amperes

Os testes se iniciam com o limite inferior de tensão aplicado na entrada da fonte como mostrado na Figura 5.12. No canal 1 é mostrado o momento em que a tensão de saída regula em seu valor nominal, já sob uma tensão de alimentação conforme mostrado no canal 2.

Desta forma é mostrado na Figura 5.12 o momento em que a tensão de saída da fonte regula em seu valor nominal decorrido alguns segundo do início da alimentação de uma tensão de 90V<sub>ca</sub>. Nesta condição a saída leva alguns segundos até que se obtenha a regulação. Devido a este detalhe, a programação em *software* foi melhorada no sentido de aguardar que a fonte regule antes de se iniciar a aquisição da tensão de saída da fonte.

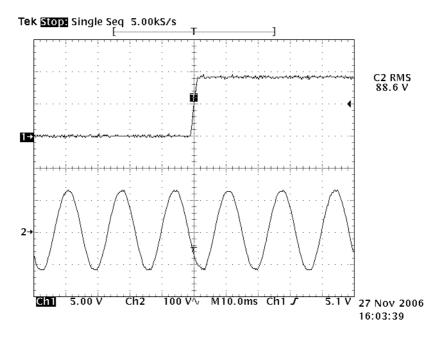


Figura 5.12 – Regulação da fonte sob alimentação de tensão de 90 V<sub>ca</sub>.

Após execução dos testes na tensão de  $90V_{ca}$ , a tensão é chaveada para  $240V_{ca}$  conforme pode ser visualizado na Figura 5.13, canal 2. No instante  $t_1$  indicado, um ocorre o desligamento da tensão de alimentação de  $90V_{ca}$ , enquanto que, no instante  $t_2$  o chaveamento dos relés aplica à entrada da fonte uma tensão de  $240V_{ca}$ , iniciando-se desta forma os testes neste nível de tensão de entrada. No canal 1 pode-se observar a tensão de 9 volts que ainda se mantém após desligamento da tensão de alimentação da fonte.

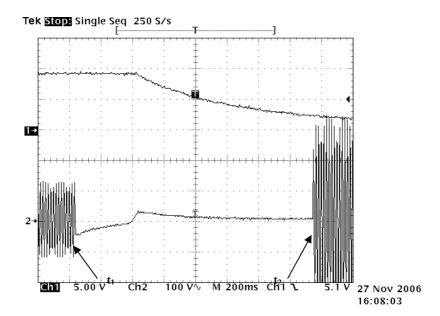


Figura 5.13 – Chaveamento da tensão de entrada.

Com a tensão de alimentação de 90  $V_{ca}$  o teste de curto-circuito implementado a e forma de onda da tensão na saída da fonte, bem como, o pulso de tensão de gatilho é mostrado na Figura 5.14. É possível notar no canal 2 o pulso enviado a o interruptor para o curto-circuito com uma duração de 200ms. Durante aproximadamente 100ms ocorre uma queda de tensão na saída até que o sistema de controle desligue a fonte por um tempo pouco maior que 350ms, quando a fonte volta a regular sua tensão de saída para o valor nominal, ou seja, para 9 volts.

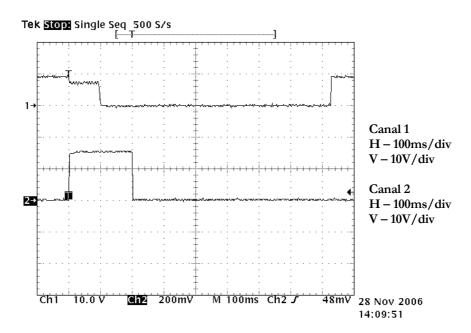


Figura 5.14 – Tensão de saída da fonte (canal 1) e tensão de gatilho do interruptor (canal 2).

A Figura 5.15 apresenta a tensão de saída, bem como, a corrente de curto-circuito (canal 2). Observa-se que a corrente de curto-circuito é de aproximadamente 10 A durante 100ms, o qual é interrompido por atuação do sistema de controle.

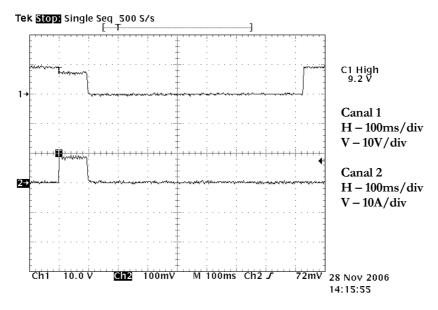


Figura 5.15 – Tensão de saída da fonte (canal 1) e corrente de curto-circuito (canal 2).

Na Figura 5.16 a tensão no interruptor é mostrada no canal 2 em comparação com a tensão de saída da fonte no canal 1. Neste caso o desligamento do interruptor é comandado sob tensão zero, visto que a fonte foi desligada pelo circuito de controle.

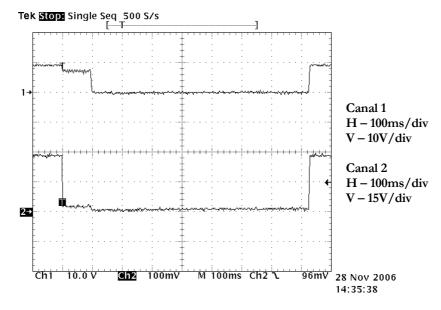


Figura 5.16 – Tensão de saída da fonte (canal 1) e tensão entre *dreno* e *source* do interruptor de curto-circuito (Canal 2).

O fim dos testes de carga é indicado na Figura 5.17 quando a tensão de alimentação é desligada.

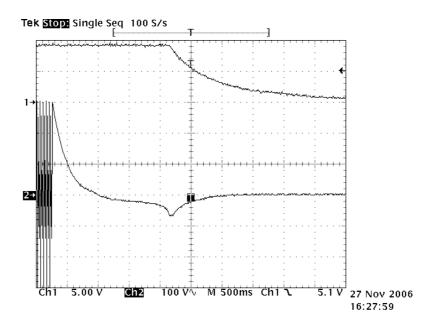


Figura 5.17 – Tensão de saída (canal 2) e tensão de alimentação da fonte.

O tempo de duração para os testes de carga e de curto-circuito está em torno de 2 minutos. Ao final destes testes são disponibilizados ao usuário os resultados na interface gráfica conforme Figura 5.18. É possível notar nesta interface, na aba de configuração, as características da fonte testada. Na aba de resultados podem-se observar em verde claro os testes que foram aprovados, com um indicador de andamento dos testes.

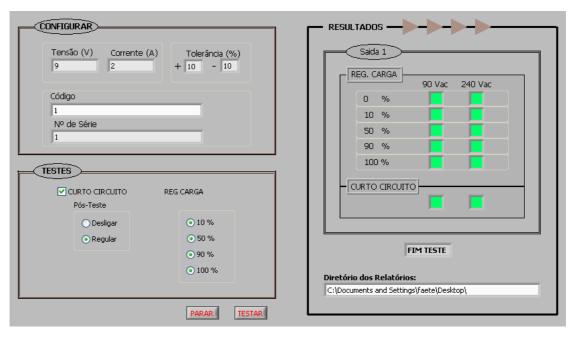


Figura 5.18 – Interface gráfica disponibilizada para o usuário após os testes.

Na Tabela 5.1 pode-se visualizar os resultados que foram armazenados no arquivo de relatório gerado após finalização do procedimento. Pode ser observada a queda na tensão de saída da fonte chaveada com o aumento da carga, e a aprovação nos testes de curto-circuito.

Tabela 5.1 – Resultados arquivados em relatório de testes.

Nº Série: 1 Código : 1						
	Vazio	10%	50%	90%	100%	Curto
90 Vac	9,28	9,19	8,84	8,49	8,40	Aprovado
240 Vac	9,29	9,21	8,86	8,51	8,42	Aprovado
			APROVAI	DA		

Uma simulação de falha da fonte com uma tensão de saída abaixo da mínima permitida é apresentada na Figura 5.19. Nesta situação a cor vermelha é o indicativo ao usuário de falha neste teste, e a cor verde escuro é a cor indicativa de que o teste não foi selecionado.

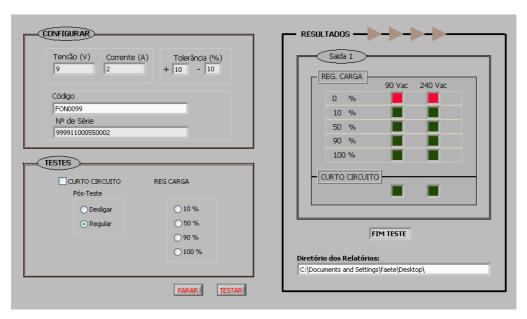


Figura 5.19 – Resultados mostrados na interface – erro no teste a vazio.

Os resultados arquivados para estes testes podem ser visualizados na Tabela 5.2. Sendo somente o teste a vazio selecionado, enquanto que para as demais cargas são preenchidos com zeros.

Tabela 5.2 – Resultados arquivados em relatório – erro durante teste a vazio.

	Vazio	10%	50%	90%	100%	Curto
90 Vac	0,13	0,00	0,00	0,00	0,00	XXXX
240 Vac	0,13	0,00	0,00	0,00	0,00	XXXX

Uma fonte com falha na regulação da tensão de saída, sob carga nominal, é apresentada na Figura 5.20.

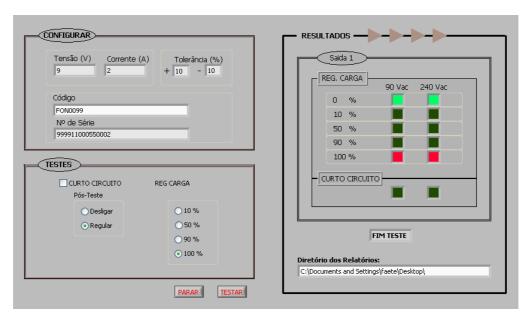


Figura 5.20 – Resultados mostrados na interface – erro no teste a plena carga.

Os resultados deste teste encontram-se na Tabela 5.3. Pode-se observar que a tensão de saída foi de 7,31  $V_{\rm cc}$ , muito abaixo do mínimo estipulado de 10% em relação a tensão nominal de 9  $V_{\rm cc}$ .

Tabela 5.3 – Resultados arquivados em relatório – erro no teste a plena carga.

N°. Série: 9 Código: F0	9999110005 ON0099	50002				
	Vazio	10%	50%	90%	100%	Curto
90 Vac	9,27	0,00	0,00	0,00	7,31	XXXX
240 Vac	9,29	0,00	0,00	0,00	7,35	XXXX
		· · · · · · · · · · · · · · · · · · ·	REPROVA	DA		

Na situação da Figura 5.21 ocorre uma falha durante o teste de curto-circuito.

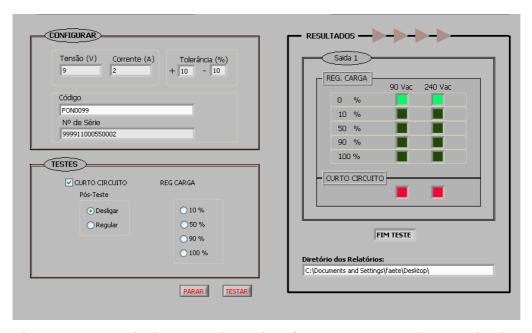


Figura 5.21 – Resultados mostrados na interface – erro no teste de curto-circuito.

A Tabela 5.4 mostra os resultados arquivados para esta falha. É possível notar nesta tabela que a fonte é aprovada no teste a vazio, mas falha durante o teste de curto-circuito.

Tabela 5.4 – Resultados arquivados em relatório – erro no teste de curto-circuito.

Nº. Série: 9 Código: F0	9999110005 ON0099	550002				
	Vazio	10%	50%	90%	100%	Curto
90 Vac	9,28	0,00	0,00	0,00	0,00	Reprovado
240 Vac	9,29	0,00	0,00	0,00	0,00	Reprovado
<u> </u>	-	-	REPROVA	ADA	-	

# 5.5.2. Teste da Giga: Fonte Chaveada de 24 Volts e 2 Amperes

Embora tenha sido usado o mesmo procedimento de análise e validação dos testes conforme mostrado no item 5.5.1, neste caso serão mostrados somente os resultados da interface e do arquivo de saída gerado. Algumas situações de falha da fonte chaveada sob teste serão apresentadas.

Na Figura 5.22 pode-se observar os resultados da interface após execução dos testes em todos os níveis de carga. É possível notar na aba de configuração as características da fonte sob teste, assim como o modelo e código da fonte.



Figura 5.22 – Interface de usuário após testes de carga.

Tais resultados são armazenados no relatório e estão apresentados na Tabela 5.5.

Tabela 5.5 – Resultado armazenado em relatório.

Nº. Série: 9 Código: FC		50016							
	Vazio	10%	50%	90%	100%	Curto			
90 Vac	24,11	24,03	23,68	23,28	23,21	XXXX			
240 Vac	<b>240 Vac</b> 24,11 24,01 23,58 23,18 23,09 XXXX								
			APROVA	ADA					

Resultados com execução dos testes a vazio e curto-circuito são mostrados na Figura 5.23 e na Tabela 5.6.

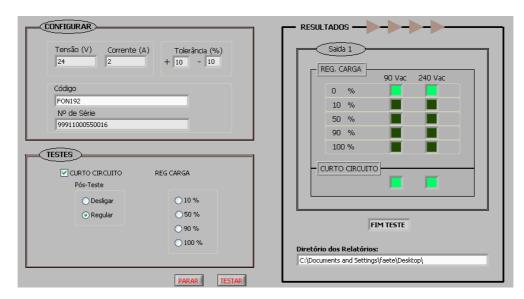


Figura 5.23 – Interface gráfica após testes a vazio e de curto-circuito.

Tabela 5.6 – Resultados de teste a vazio e de curto-circuito.

N°. Série: 99911000550016 Código: FON192									
	Vazio	10%	50%	90%	100%	Curto			
90 Vac	24,11	0,00	0,00	0,00	0,00	Aprovado			
240 Vac	<b>240 Vac</b> 24,11 0,00 0,00 0,00 0,00 Aprovado								
			APROV <i>A</i>	DA					

Foi simulada uma condição de regulação da tensão de saída fora do intervalo de tolerância sob carga nominal, o qual é mostrado na Figura 5.24. Nesta figura pode se observar a indicação em vermelho para o teste onde ocorreu falha. Na Tabela 5.7 é mostrado o resultado arquivado no relatório.

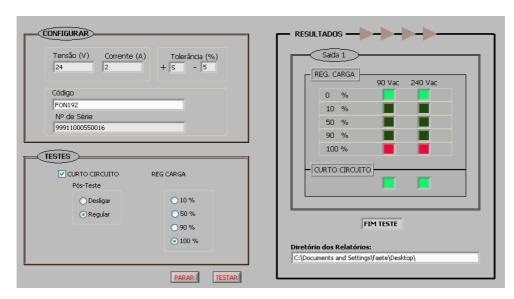


Figura 5.24 – Simulação de erro na regulação.

Tabela 5.7 – Resultado arquivado da fonte - erro de regulação.

Nº Série: 99 Código : FO		0016						
	Vazio	10%	50%	90%	100%	Curto		
90 Vac	24,11	0,00	0,00	0,00	22,31	Aprovado		
240 Vac	24,11	0,00	0,00	0,00	22,31	Aprovado		
	REPROVADA							

Uma condição de fonte com problema de regulação da tensão de saída após o teste de curto-circuito é apresentada na Figura 5.25 e os resultados na Tabela 5.8.

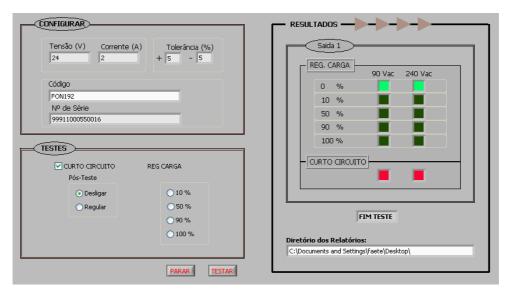


Figura 5.25 – Simulação de erro durante teste de curto-circuito.

Tabela 5.8 – Resultado arquivado em relatório – falha durante curto-circuito.

N°. Série: 9 Código: FC		0016					
	Vazio	10%	50%	90%	100%	Curto	
90 Vac	24,11	0,00	0,00	0,00	0,00	Reprovado	
240 Vac	24,11	0,00	0,00	0,00	0,00	Reprovado	
REPROVADA							

Por fim uma situação de regulação de tensão fora do limite de tolerância foi simulada. Neste caso uma resistência série foi adicionada fazendo com que a tensão medida fosse menor quanto maior a carga, causando falha durante os testes de 90% e 100% de carga. Resultados da interface gráfica e do relatório são apresentados respectivamente na Figura 5.26 e na Tabela 5.9.

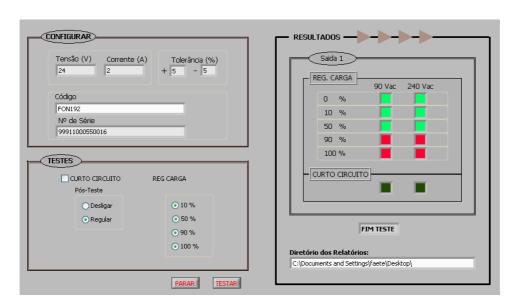


Figura 5.26 – Simulação de erro na regulação de tensão.

Tabela 5.9 - Resultado arquivado em relatório – falha durante regulação de tensão.

N°. Série: 99911000550016 Código: FON192 Vazio 10% 50% 90% 100% Curto 23,93 23,21 22,50 22,32 XXXX 90 Vac 24,11 **240 Vac** 24,11 23,94 XXXX 23,21 22,49 22,31 **REPROVADA** 

# 5.6. Análise Comparativa

A Giga de testes desenvolvida apresenta algumas vantagens quando comparada a um sistema configurado com instrumentos e equipamentos de mercado. Como exemplo, cita-se a redução do custo de aquisição dos elementos necessários para compor um sistema que desempenhe a mesma tarefa, tal como a redução na quantidade de elementos ativos no sistema. Assim reduz-se a quantidade de conexões e simplifica-se a configuração e operação do sistema.

Visando proporcionar uma comparação justa, foi escolhida a alternativa de mercado que apresenta o menor custo de implementação e funcionalidades similares, dentre diversas alternativas propostas por representantes dos fabricantes de instrumentos de medição e equipamentos de teste.

A alternativa escolhida utiliza uma Fonte Geradora de Corrente Alternada, acrescida de Mainframe para a Carga Eletrônica, Módulos de Carga Eletrônica e Placa GPIB para conexão ao computador. Um *software* específico para esta aplicação foi desenvolvido.

Nesta alternativa, seriam necessárias duas placas GPIB para comunicação, sendo que a primeira placa seria utilizada na comunicação com a carga eletrônica a ser adquirida. A segunda placa seria responsável por comandar os relés de entrada, responsável por alternar a tensão entre os limites inferior e superior das fontes CC. Na Tabela 5.10 é apresentado um comparativo da configuração dos dois sistemas.

Na tabela comparativa, os itens indicados com "X" apresentam a necessidade de uso em ambos os sistemas, podendo ser considerada a mesma configuração do equipamento.

Tabela 5.10 - Configuração mínima dos sistemas.

	Convencional	LabVIEW
CPU	X	X
Placa GPIB	2	0
Placa NI	0	1
Carga Eletrônica	1	1
Licença Windows	X	X
<b>Toolkit for Office</b>	0	1
Software	X	X

O desenvolvimento deste projeto, o qual resultou em um equipamento que desempenha a mesma função, será composto por uma Placa de Aquisição de Dados Multifunção da *National Instruments*, *Toolkit* do Office e uma Carga Eletrônica totalmente controlada e desenvolvida especificamente para o projeto. Tal sistema apresenta a vantagem de utilizar uma carga eletrônica direcionada à aplicação, a qual tem custo reduzido se comparado a uma carga eletrônica encontrada no mercado, a qual exige a aquisição do Mainframe específico para garantir sua operabilidade. Além da eliminação do uso do Mainframe, diversas funções presentes no módulo de Carga Eletrônica comercial não apresentam aplicabilidade neste projeto e, portanto, não foram implementadas, o que justifica a grande redução no custo deste componente.

# CAPÍTULO 6 CONCLUSÃO

Neste capítulo conclusões serão apresentadas e indicações de futuros trabalhos, acrescentando melhorias que podem ser incrementadas ao sistema, serão discutidas.

### 6.1. Conclusão

O presente trabalho mostrou uma estação para testes de fontes chaveadas e geração de relatórios utilizando o ambiente LabVIEW. Tal ambiente de desenvolvimento possibilitou, em conjunto com uma placa de aquisição de dados, a implementação de uma estação de testes atendendo as necessidades de testes em fontes chaveadas. O módulo de potência foi mostrado, e seu modo de funcionamento explicado. A eletrônica de potência relacionada ao comando dos relés, da carga eletrônica e do circuito auxiliar de curto-circuito foi detalhada. A carga eletrônica desenvolvida no decorrer deste trabalho foi desenvolvida de duas formas, sendo que obteve-se maior precisão da mesma quando feito o controle por malha fechada em *software*, conforme apresentado. Desta forma obteve-se um ganho em relação a precisão da carga. Os principais componentes desta estação de teste, inclusive o manual do proprietário, foram discutidos ao longo do trabalho e também nos anexos para consulta.

O módulo de controle foi desmembrado em suas partes constituintes e detalhadamente explicado. A escolha da linguagem LabVIEW para desenvolvimento do programa, possibilitou que para o usuário final não seja necessário a aquisição de uma nova licença do *software*. Desta forma o computador onde será instalado o sistema, somente necessita atender aos requisitos mínimos conforme consta no manual do proprietário que foi elaborado.

Resultados experimentais foram apresentados visando validar o protótipo. Testes completos foram feitos em dois modelos de fontes apresentando os resultados gráficos e o resultado arquivado nos relatórios de testes. Algumas condições de falhas foram simuladas para ambas as fontes e apresentadas na interface e no relatório. Resultados de testes com a carga eletrônica até o valor de corrente nominal foram apresentados, e os mesmos mostraram uma precisão satisfatória. Ao final uma análise comparativa com um sistema convencional foi exemplificada, mostrando a viabilidade do sistema.

O protótipo desenvolvido apresenta um custo de implementação inferior, comparado a um sistema desenvolvido com equipamentos de linha. Isso foi possível através da eliminação de funcionalidades no protótipo apresentado, como por exemplo, a carga eletrônica, em relação ao sistema convencional. Embora haja menos funcionalidades, elas não prejudicam a qualidade dos testes.

Este protótipo pode receber melhorias para trabalhos futuros conforme será mencionado no item 6.2.

#### **6.2.** Trabalhos Futuros

Algumas das funcionalidades que podem ser estudadas, para serem adicionadas em futura versão deste protótipo, podem ou não requerer algumas alterações dentro do *hardware* e/ou *software*. A seguir serão citadas algumas das alterações recomendadas para futuros estudos e como estas modificações provavelmente seriam executadas:

- Teste de *Hold up time*: Possivelmente não necessitaria de alterações no circuito de potência já que se trata de uma aquisição de tensão que é iniciada a partir do momento que cessa a alimentação da fonte. Uma alteração na programação, e sincronismo do início da aquisição da tensão com o comando da tensão de alimentação seria uma alternativa para inclusão deste teste.
- **Teste com múltiplas fontes**: Necessitaria profunda alterações dependendo da abordagem. Considerando o desenvolvimento de uma carga eletrônica para cada fonte, o *hardware* deveria então ser projetado e a programação adaptada. O caso de testes simultâneos seria então um desafío maior.
- Resposta Dinâmica: A carga eletrônica desenvolvida não aplica degraus de carga, como é usado no teste de dinâmica do item 1.4.4 devendo então ser estudada uma outra abordagem para esse teste, possivelmente com inclusão de um novo circuito de potência.
- **Teste de fontes com saída múltiplas**: Neste caso um novo *hardware* deve ser desenvolvido, tendo em vista que alguns testes devem ser feitos simultaneamente em todas as saídas.
- **Teste de sobrecarga**: Pode ser adicionado sem alterações em *hardware*, devendo ser estudada antes a reação esperada da fonte diante a esta condição.
- Interface de configuração de parâmetros: com alterações somente em software pode-se permitir ao usuário configurar, por exemplo, o tempo de

curto-circuito, o tempo para inicio das aquisições de tensão e o tempo que se espera que a fonte regule a saída depois de alimentada na entrada, entre outras opções.

• **Teste de** *overshoot*: Uma vez implementado o teste de resposta dinâmica este teste poderia ser adicionado através de alterações somente em *software*.

# 6.3. Publicações Relacionadas ao Tema

No decorrer do desenvolvimento deste trabalho dois artigos foram aceitos para publicação. Uma publicação foi apresentada na VII Conferência Internacional de Aplicações Industriais (INDUSCON) e uma outra na revista da Associação Brasileira de Eletrônica de Potência (SOBRAEP) e são listadas abaixo:

- Teixeira Filho, F. J.; Pereira Pinto, J. O.; Tatibana, G. S.; LOW COST AUTOMATIC TEST AND REPORT GENERATOR SYSTEM FOR SWITCH-MODE POWER SUPPLY USING LABVIEW ENVIRONMENT. in: VII INDUSCON, 2006, Recife.
- Teixeira Filho, F. J.; Pereira Pinto, J. O.; Tatibana, G. S.; SISTEMA DE TESTES E GERAÇÃO DE RELATÓRIOS PARA USO EM LINHA DE PRODUÇÃO DE FONTES CHAVEADAS. Aprovado e em edição para revista: Associação Brasileira de Eletrônica de Potência SOBRAEP, 2006.

# REFERÊNCIA BIBLIOGRAFICA

- [1] Abraham I., "Switching Power Supply Design", New York, McGraw-Hill, 1991.
- [2] Krause, P.; Freimut, B.; Suryn, W., "New directions in measurement for software quality control," *Software Technology and Engineering Practice*, 2002. STEP 2002. *Proceedings. 10th International Workshop on*, pp. 129- 143, 6-8 Oct. 2002.
- [3] Richard, C.; Helps, G.; Hawks, V.D., "Instrumentation technologies for improving manufacturing quality," *Electrical Insulation Conference and Electrical Manufacturing & Coil Winding Conference*, 1999. Proceedings, pp.567-571, 1999.
- [4] Junfeng Li; Yong Long; Qinping Liu, "Advanced manufacturing technology, quality of product and level of performance: empirical evidence from Chongqing," *Services Systems and Services Management*, 2005. *Proceedings of ICSSSM* '05. 2005 *International Conference on*, vol.1, pp. 486- 490 Vol. 1, 13-15 June 2005.
- [5] Institute of Electrical and Electronics Engineers, Recommended Practice for Emergency and Standby Power Systems for Industrial and Commercial Applications, ieee std 446, 1995.
- [6] Institute of Electrical and Electronics Engineers, *Recommended Practice for Industrial and Commercial Power Systems Analysis*, ieee std 399, 1990.
- [7] International Electrotechnical Comission, International Special Committee on Radio Interference, Limits and methods of measurement of radio disturbance characteristics of electrical motor-operated and thermal appliances for household and similar purposes, electric tools and electrical apparatus, CISPR 14, third edition, 1993.
- [8] Park Jong-Yeon; Jung Dong-Youl, "Electronic ballast with constant power output controller for 250 W MHD lamp," *Industrial Electronics*, 2001. Proceedings. ISIE 2001. IEEE International Symposium on , vol.1, pp.46-51 vol.1, 2001
- [9] Meng-Yueh Chang; Jiann-Yow Lin; Shih-Liang Jung; Ying-Yu Tzou, "Design and implementation of a real-time lossless dynamic electronic load simulator," *Power Electronics Specialists Conference*, 1997. PESC '97 Record., 28th Annual IEEE, vol.1, pp.734-739 vol.1, 22-27 Jun 1997
- [10] Butler, P.; Moya, L.; Reichman, D.; Ripple, R.; Peterkin, F., "High power battery tester development," *Power Modulator Symposium*, 2002 and 2002 High-Voltage Workshop. Conference Record of the Twenty-Fifth International , pp. 257- 261, 30 June-3 July 2002

- [11] Guan-Chyun Hsieh; Jung-Chien Li, "Design and implementation of an AC active load simulator circuit," *Aerospace and Electronic Systems, IEEE Transactions on*, vol.29, no.1 pp.157-165, Jan 1993.
- [12] D.S.Steinberg, "Cooling Techniques for Electronic Equipment", John Wiley & Sons, Inc., 1980.
- [13] J. Rahman, L. Wenzel "The Applicability of the Visual Programming Language LabView to Large Real-Word Applications", *IEEE*, pp. 99-106, 1995.
- [14] Swain, N.K.; Anderson, J.A.; Ajit Singh; Swain, M.; Fulton, M.; Garrett, J.; Tucker, O., "Remote data acquisition, control and analysis using LabVIEW front panel and real time engine," *SoutheastCon*, 2003. *Proceedings. IEEE*, pp. 1-6, 4-6 April 2003.
- [15] Korrapati, R.; Anderson, J.A.; Swain, N.K.; Swain, M., "System modeling using virtual instruments," *SoutheastCon*, 2002. *Proceedings IEEE*, pp.121-126, 20.
- [16] Parish, D.J.; Reeves-Hardcastle, P., "Rapid prototyping using the LabVIEW environment," *AUTOTESTCON '96*, *'Test Technology and Commercialization'*. *Conference Record*, pp.235-238, 16-19 Sep 1996.
- [17] Kang Jitao; Gan Yadong; Quan Qingquan, "The method of developing Virtual Instrument Platform," *Autonomous Decentralized Systems*, 2000. *Proceedings*. 2000 *International Workshop on*, pp.64-67, 2000
- [18] G. Gilder, "Data Flow Visual Languages", IEEE Potentials, vol. 01, pp. 30-33, 1992.
- [19] LabVIEW user manual, National Instruments, 2003.
- [20] N. Mohan, T. M. Undeland, W. P. Robbins, *Power Electronics: converters*, applications, and design, John Wiley & Sons, 2<sup>nd</sup> Edition, New York, USA, 1995.
- [21] R. W. Erickson, D. Maksimovic, *Fundamentals of Power Electronics*, Second edition, 2001.

 $Ap \hat{e}n dice-A \text{:} \ \ \text{Manual de instalação e uso do produto}$ 

**BATLAB Laboratório** 

BATLAB Tel. (067) 3345 -7543 Cidade Universitaria s/n, cx 549 www.batlab.ufms.br Campo Grande MS

# Manual do proprietário

Instruções de instalação e uso do produto

# Capítulo

# Descrição do produto

# Hardware de potência

O sistema de potencia (hardware) responsável por executar as tarefas de testes nas fontes chaveadas e suas partes são mostradas na Figura 1 abaixo.



Fig. 1. Hardware de potencia

- 1) Cabo de alimentação em corrente alternada 110 V<sub>ca</sub>.
- Cabo de conexão (dois) com a placa de aquisição de dados instalada no PC.
- 3) Conexão AC para fontes sob testes.
- 4) Conexão DC para fontes sob testes.

# Placa de aquisição de dados

A placa de aquisição de dados pertence a família da série M da *National Instruments* modelo 6229 com capacidade de comunicação com dois blocos conectores.



Fig. 2.Placa de aquisição de dados

- 5) Slot PCI para instalação no computador local
- 6) Saída para comunicação com sistema de potencia

# Software de instalação do produto

O sistema foi desenvolvido para ambiente Windows XP. Durante a instalação do software o assistente guiará o usuário durante a instalação do produto.

# Instalação

#### Placa de aquisição

- 1) Insira o CD de instalação da placa de aquisição de dados NI-DAQmx.
- 2) Após a instalação desligue o computador
- 3) Com o computador desligado instale a placa de aquisição em um slot PCI disponível. Certifique-se de encaixar corretamente a placa no slot. Um mau encaixe pode ocasionar em funcionamento incorreto do sistema.

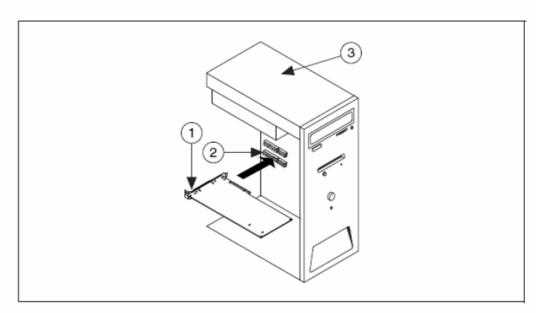


Fig. 3. Instalação da placa: 1) placa PCI NI-DAQ; 2) Slot PCI 3) PC com Slot PCI.

- 4) Ligue o computador.
- 5) O Windows irá detectar automaticamente o novo dispositivo e instalá-lo. Caso isso não ocorra, vá ao painel de controle no item adicionar hardware e instale o dispositivo.

#### Software

6) Insira o CD de instalação. Dentro do CD procure o arquivo setup.exe e dê duplo clique para iniciar a instalação.

-

### Hardware de potência

- 7) Conecte os cabos de comunicação proveniente do hardware com a placa de aquisição instalada no PC (Conector 0 e 1). O conector 0 deve ser encaixado na placa na conexão indicada para o mesmo ( conector 0 AI 0-15).
- 8) Ligue o hardware de potencia em rede de alimentação alternada 110 Vac.
- 9) Se o hardware estiver corretamente ligado então será possível ouvir o cooler de resfriamento em funcionamento.

Capítulo 3

# **Funcionamento**

# Interface gráfica

Para iniciar o programa procure pelo ícone criado na área de trabalho (MCM.exe). Assim a sequinte tela será mostrada:

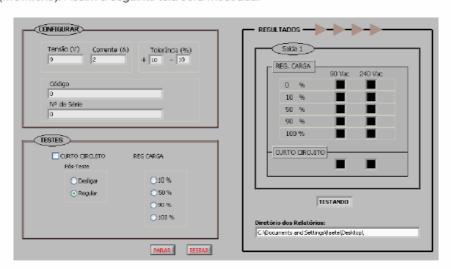


Fig. 4. Interface gráfica

É possível notar três campos:

 Configuração: Este campo é destinado ao preenchimento das características da fonte a ser testada. Os campos a serem preenchidos são: modelo, série, tensão de saída, corrente e tolerância para tensão de saída.

Atenção: Este sistema foi desenvolvido para trabalhar com uma tensão de entrada de no máximo 50 Vdc e 10A desde que a potencia não ultrapasse 250W.

- TESTES: Tipo de testes a serem executados na fonte conectada ao sistema.
- RESULTADOS: Painel onde são mostrados os resultados somente dos testes selecionados. As indicações dos resultados são: Aprovada (verde claro), reprovada (vermelho) e teste não selecionado (verde escuro).
- 1. Procedimentos para teste:

- Conecte a entrada e a saída da fonte no sistema conforme indicações (AC/DC).
- ii. Certifique-se que o sistema esteja ligado.
- iii. Aponte para um diretório válido na guia "Diretório dos Relatórios"
- iv. Clique em testar para Iniciar um teste.
- v. Após finalizar o teste conecte outra fonte e inicie o teste novamente.

Somente desconecte a fonte após o teste ser finalizado. Ver indicativo em resultados

# Relatórios

Todos os testes solicitados para todas as fontes testadas são armazenados em um arquivo com extensão .rtf (visualizado com o Wordpad do Windows). Estes arquivos podem ser visualizados logo após o fim dos testes.

Aconselha-se a cada 50 fontes testadas (preferencialmente menos) parar os testes e reiniciados novamente para que o programa salve o arquivo de resultados.

 ${f Anexo-A}$ : Folha de dados do relé G2RL-1A-E

## PCB Power Relay - G2RL

## OMRON

## Next-generation PCB Relay Available in 24 Models

- ROHS compliant.
- Low profile: 15.7 mm max. in height.
- Conforms to EN 61810-1, UL508 and CSA22.2.
- Meets VDE0700 requirements for household products according to VDE0110.
- Clearance and creepage distance: 8mm/8mm.
- Tracking distance: CT>250 (Both standard and class F type).
- UL 1446 Class F Coil Insulation system available.
- High sensitivity: 400 mW





# Ordering Information

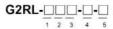
Classification		Enclosure	Contact form					
		ratings	ratings SPST-NO		DPST-NO	DPDT		
Standard	General-purpose	Flux protection	G2RL-1A	G2RL-1	G2RL-2A	G2RL-2		
		Fully sealed	G2RL-1A4	G2RL-14	G2RL-2A4	G2RL-24		
	High-capacity	Flux protection	G2RL-1A-E	G2RL-1-E				
		Fully sealed	G2RL-1A4-E	G2RL-14-E		***		
Class-F	General-purpose	Flux protection	G2RL-1A-CF	G2RL-1-CF	G2RL-2A-CF	G2RL-2-CF		
	1000 000	Fully sealed	G2RL-1A4-CF	G2RL-14-CF	G2RL-2A4-CF	G2RL-24-CF		
	High-capacity	Flux protection	G2RL-1A-E-CF	G2RL-1-E-CF		-		
		Fully sealed	G2RL-1A4-E-CF	G2RL-14-E-CF				

Note: When ordering, add the rated coil voltage to the model number.

Example: G2RL-1A 12 VDC

Rated coil voltage

### Model Number Legend



1. Number of Poles

1: 1 pole

2: 2 poles

2. Contact Form None: □PDT

A: □PST-NO

3. Enclosure Ratings

None: Flux protection 4: Fully sealed 4. Classification

None: General purpose E: High capacity (1 pole)

5. Approved Standards

None: UL, CSA, VDE, UL Class B Insulation CF: UL, CSA, VDE, UL Class F Insulation

Anexo-B: Folha de dados do semicondutor IXFX 50N50

# 

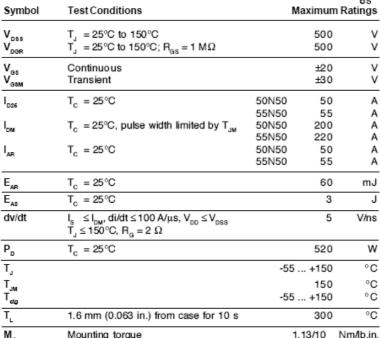
# HiPerFET™ Power MOSFETs

IXFX 50N50 IXFX 55N50

V<sub>DSS</sub> | I<sub>D25</sub> R<sub>DS(on)</sub> 500 V 50 A 100 mΩ 500 V 55 A 80 mΩ t ⊆ 250 ns

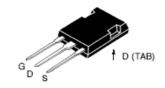
# Single Die MOSFET

Preliminary data sheet



M <sub>d</sub>	Mounting torque			1.13/1	0 Nm	/lb.in.
Weight				(	3	g
Symbol	Test Conditions	(T <sub>J</sub> = 25°C,	unless		se spec	
V <sub>D88</sub>	V <sub>GS</sub> = 0 V, I <sub>D</sub> = 1mA		min. 500	typ.	max.	
DSS	V <sub>GS</sub> =0 V, I <sub>D</sub> = IIIIA		300			
V <sub>GS(th)</sub>	$V_{DS} = V_{GS}$ , $I_{D} = 8mA$		2.5		4.5	V
l <sub>G88</sub>	$V_{GS} = \pm 20 \text{ V, } V_{DS} = 0$				±200	nA
I <sub>D88</sub>	$V_{DS} = V_{DSS}$ $V_{GS} = 0 V$	T <sub>J</sub> = 25°C T <sub>J</sub> = 125°C			25 2	μA mA
R <sub>DS(on)</sub>	$V_{GS} = 10 \text{ V}, I_{D} = 0.5 I_{D2S}$ Note 1	50N50 55N50			100 80	$m\Omega$





#### Features

- International standard package
- Low R<sub>DS (on)</sub> HDMOS™ process
- Rugged polysilicon gate cell structure
- Undamped Inductive Switching (UIS) rated
- · Low package inductance
- easy to drive and to protect
- Fast intrinsic rectifier

#### Applications

- DC-DC converters
- Battery chargers
- Switched-mode and resonant-mode power supplies
- DC choppers
- AC motor control
- Temperature and lighting controls

#### Advantages

- PLUS 247<sup>™</sup> package for dip or spring mounting
- Space savings
- High power density

IXFX 50N50 IXFX 55N50

Symbol	Test Conditions (T <sub>J</sub> :	Characte = 25°C, unless otherv min.   typ	
g <sub>te</sub>	V <sub>DS</sub> = 10 V; I <sub>D</sub> = 0.5 I <sub>D25</sub> Note	1 4	5 S
C <sub>lee</sub> C <sub>oee</sub> C <sub>ree</sub>	$ V_{GS} = 0 \text{ V, } V_{DS} = 25 \text{ V, } f = 1 \text{ M} $	9400 1280 460	pF
t <sub>dion)</sub> t <sub>r</sub> t <sub>dio</sub> n, t <sub>r</sub>	$\begin{cases} V_{\rm GS} = 10 \text{ V}, V_{\rm DS} = 0.5 \text{ V}_{\rm DSS}, I \\ R_{\rm G} = 2 \Omega \text{ (External)}, \end{cases}$	D = 0.5 I <sub>D25</sub> 60	ns ns
Q <sub>g(on)</sub> Q <sub>gs</sub> Q <sub>gd</sub>	$ V_{GS} = 10 \text{ V}, V_{DS} = 0.5 \text{ V}_{DSS}, I_{SSS}$	330 D = 0.5 I <sub>D25</sub> 55 155	5 nC
R <sub>thuc</sub> R <sub>thck</sub>		0.19	0.22 KW KW

PLUS 247™ Outline
Terminals: 1-Gate 2- Drain (Colector) 3- Source (Emitter) 4- Drain (Colector)

Dim.	Milli	meter	Inches		
	Min.	Max.	Min.	Max.	
Α	4.83	5.21	.190	.205	
Α,	2.29	2.54	.090	.100	
A <sub>2</sub>	1.91	2.16	.075	.085	
b	1.14	1.40	.045	.055	
b,	1.91	2.13	.075	.084	
b <sub>2</sub>	2.92	3.12	.115	.123	
C	0.61	0.80	.024	.031	
D	20.80	21.34	.819	.840	
Е	15.75	16.13	.620	.635	
е	5.45	BSC	.215	BSC	
L	19.81	20.32	.780	.800	
L1	3.81	4.32	.150	.170	
Q	5.59	6.20	.220	0.244	
R	4.32	4.83	.170	.190	

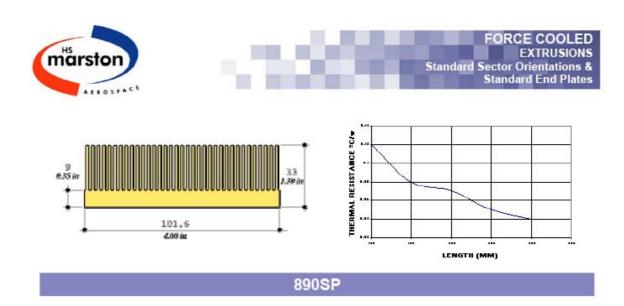
#### Source-Drain Diode

Characteristic Values (T. = 25°C, unless otherwise specified)

Symbol	<b>Test Conditions</b>	(1 <sub>1</sub> = 25°C, u	min.		max.	illeu)
I <sub>s</sub>	V <sub>GS</sub> = 0 V	55N50 50N50			55 50	A A
I <sub>sm</sub>	Repetitive; pulse width limited by T <sub>M</sub>	55N50 50N50			220 200	A
V <sub>sD</sub>	$I_F = I_S$ , $V_{GS} = 0$ V	Note 1			1.5	V
t <sub>rr</sub>	)				250	ns
$Q_{_{\!$	}	- 1/ /001/		1.0		μС
I <sub>RM</sub>	I <sub>F</sub> =25 A,-di/dt = 100 A/ <sub>1</sub>	us, V <sub>R</sub> = 100 V		10		Α

Note: 1.Pulse test,  $t \le 300 \mu s$ , duty cycle  $d \le 2 \%$ 

Anexo-C: Folha de dados do dissipador de calor



Anexo - D: Folha de dados do ventilador 8500 N



# 8000N Series

# Tubeaxia

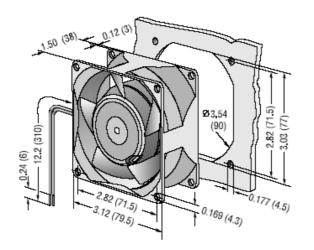
## 80x80x38mm

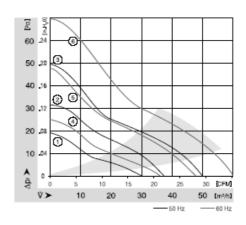
- AC fans with external rotor shadedpole motor. Impedance protected against overloading.
- Metal fan housing and impeller.
- Air exhaust over struts. Rotational direction CW looking at rotor.
- Mounting from either face using four 4.3 mm holes.
- Electrical connection via 2 leads, Stripped and tinned ends.
- Fan housing with ground lug and screw M 4 x 8 (TORX).
- UL, CSA, VDE approvals on some models, please contact application engineering.

Part Number	Cintag	cf#0	4KC	Hert	bong,	8BA	Wat Public	Bearing Type	SPREA	Festures	Mar.
8830N	4	21.2	115	60	8.0	21	80	Sintec	1950	Leads	1.08
8800N	5	27.7	115	60	11.0	28	70	Sintec	2500	Leads	1,08
8500DP	6	35.9	115	60	11.0	34	75	Sintec	3200	Leads	1.08
8500N	6	35.9	115	60	11.0	34	75	Sintec	3200	Leads	1.08
8506N	6	35,9	115	60	11.0	35	95	Ball	3300	Leads	1.08
8880N	1	17.7	230	50	9.0	18	80	Sintec	1750	Leads	1.08
8850N	2	21,8	230	50	12,5	24	70	Sintec	2150	Leads	1.08
8550N	3	29.4	230	50	12,0	30	70	Sintec	2700	Leads	1.08
8556N	3	29.4	230	50	12.0	31	90	Ball	2800	Leads	1.08

Note: 8500DP has a 5 year warrenty.

Fan Typ	e			Lead Wires	
8830 N	8800 N	8550 N	8500 N	310 mm long	AWG 18, TR 64
8556 N	8506 N			310 mm long	AWG 22
8880 N	8850 N			440 mm long	AWG 18, TR 64





Anexo-E: Folha de dados do semicondutor IRF1607

International IOR Rectifier PD -94158

# **AUTOMOTIVE MOSFET**

IRF1607

#### **Typical Applications**

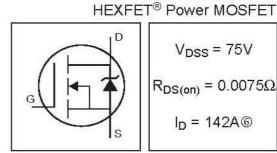
- 42 Volts Automotive Electrical Systems
- · Electrical Power Steering (EPS)
- Integrated Starter Alternator

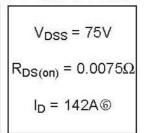
#### **Benefits**

- Ultra Low On-Resistance
- Dynamic dv/dt Rating
- 175°C Operating Temperature
- · Fast Switching
- · Repetitive Avalanche Allowed up to Tjmax
- · Automotive [Q101] Qualified

#### Description

Specifically designed for Automotive applications, this Stripe Planar design of HEXFET® Power MOSFETs utilizes the lastest processing techniques to achieve extremely low on-resistance per silicon area. Additional features of this HEXFET power MOSFET are a 175°C junction operating temperature, fast switching speed and improved repetitive avalanche rating. These benefits combine to make this design an extremely efficient and reliable device for use in Automotive applications and a wide variety of other applications.







## **Absolute Maximum Ratings**

	Parameter	Max.	Units
I <sub>D</sub> @ T <sub>C</sub> = 25°C	Continuous Drain Current, VGS @ 10V	142®	
I <sub>D</sub> @ T <sub>C</sub> = 100°C	Continuous Drain Current, V <sub>GS</sub> @ 10V	100®	A
IDM	Pulsed Drain Current ①	570	
P <sub>D</sub> @T <sub>C</sub> = 25°C	Power Dissipation	380	W
	Linear Derating Factor	2.5	W/°C
V <sub>GS</sub>	Gate-to-Source Voltage	± 20	V
E <sub>AS</sub>	Single Pulse Avalanche Energy®	1250	mJ
lar	Avalanche Current⊕	See Fig.12a, 12b, 15, 16	Α
Ear	Repetitive Avalanche Energy®		mJ
dv/dt	Peak Diode Recovery dv/dt 3	5.2	V/ns
Tj	Operating Junction and	-55 to + 175	
T <sub>STG</sub>	Storage Temperature Range		°C
3	Soldering Temperature, for 10 seconds	300 (1.6mm from case )	
	Mounting Torque, 6-32 or M3 screw	10 lbf•in (1.1N•m)	T T

## Thermal Resistance

	Parameter	Тур.	Max.	Units
Reuc	Junction-to-Case	10000	0.40	
Recs	Case-to-Sink, Flat, Greased Surface	0.50	7:3	°CW
Reja	Junction-to-Ambient	2-0	62	

www.irf.com 1

# IRF1607

# International TOR Rectifier

# Electrical Characteristics @ T<sub>J</sub> = 25°C (unless otherwise specified)

	Parameter	Min.	Тур.	Мах.	Units	Conditions
V <sub>(BR)DSS</sub>	Drain-to-Source Breakdown Voltage	75	-	_	٧	$V_{GS} = 0V, I_{D} = 250\mu A$
ΔV(BR)DSS/ΔTJ	Breakdown Voltage Temp. Coefficient	3-41-5	0.086		V/°C	Reference to 25°C, I <sub>D</sub> = 1mA
R <sub>DS(on)</sub>	Static Drain-to-Source On-Resistance		0.0058	0.0075	Ω	V <sub>GS</sub> = 10V, I <sub>D</sub> = 85A ⊕
V <sub>GS(th)</sub>	Gate Threshold Voltage	2.0		4.0	٧	$V_{DS} = 10V, I_D = 250\mu A$
<b>g</b> fs	Forward Transconductance	79			S	$V_{DS} = 25V, I_D = 85A$
I <sub>DSS</sub>	Drain-to-Source Leakage Current			20	μA	$V_{DS} = 75V, V_{GS} = 0V$
IDSS	Drain-to-Source Leakage Current			250	μΛ	$V_{DS} = 60V$ , $V_{GS} = 0V$ , $T_{J} = 150$ °C
T	Gate-to-Source Forward Leakage			200	n 1	V <sub>GS</sub> = 20V
IGSS	Gate-to-Source Reverse Leakage		Y	-200	nA -	V <sub>GS</sub> = -20V
Qg	Total Gate Charge	-	210	320		I <sub>D</sub> = 85A
Qgs	Gate-to-Source Charge		45	68	nC	V <sub>DS</sub> = 60V
Q <sub>gd</sub>	Gate-to-Drain ("Miller") Charge		73	110		V <sub>GS</sub> = 10V
t <sub>d(on)</sub>	Turn-On Delay Time	-	22			V <sub>DD</sub> = 38V
tr	Rise Time		130		12:20	I <sub>D</sub> = 85A
t <sub>d(off)</sub>	Turn-Off Delay Time		84		ns	$R_G = 1.8\Omega$
tf	Fall Time		86			V <sub>GS</sub> = 10V ⊕
E	Internal Drain Inductance		4.5			Between lead,
L <sub>D</sub>	Internal Dialit Inductance	1	4.5		611	6mm (0.25in.)
T.	latama al Oscora de desetar as	2	7.5		nH	from package
L <sub>S</sub>	Internal Source Inductance	_	7.5			and center of die contact
Ciss	Input Capacitance		7750			V <sub>GS</sub> = 0V
Coss	Output Capacitance		1230		pF	V <sub>DS</sub> = 25V
C <sub>rss</sub>	Reverse Transfer Capacitance	:c	310			f = 1.0MHz, See Fig. 5
Coss	Output Capacitance	1	5770	7		$V_{GS} = 0V$ , $V_{DS} = 1.0V$ , $f = 1.0MHz$
Coss	Output Capacitance	1	790			$V_{GS} = 0V$ , $V_{DS} = 60V$ , $f = 1.0MHz$
Coss eff.	Effective Output Capacitance ⑤	:	1420			V <sub>GS</sub> = 0V, V <sub>DS</sub> = 0V to 60V

#### Source-Drain Ratings and Characteristics

	Parameter Min. Typ. Max. U		Units	nits Conditions		
Is	Continuous Source Current			142⑥		MOSFET symbol
0.	(Body Diode)				Α	showing the
I <sub>SM</sub>	Pulsed Source Current (Body Diode) ①			570	75-17	integral reverse p-n junction diode.
V <sub>SD</sub>	Diode Forward Voltage			1.3	V	T <sub>J</sub> = 25°C, I <sub>S</sub> = 85A, V <sub>GS</sub> = 0V ⊕
t <sub>rr</sub>	Reverse Recovery Time		130	200	ns	T <sub>J</sub> = 25°C, I <sub>F</sub> = 85A
Qrr	Reverse RecoveryCharge		690	1040	nC	di/dt = 100A/µs ④
ton	Forward Turn-On Time	Intr	insic tu	rn-on ti	me is ne	egligible (turn-on is dominated by L <sub>S</sub> +L <sub>D</sub> )

#### Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature. (See fig. 11).
- ② Starting  $T_J = 25^{\circ}C$ , L = 0.21mH $R_{\odot} = 25\Omega$ ,  $I_{AS} = 85A$ ,  $V_{\odot S} = 10V$  (See Figure 12).
- $\label{eq:loss_def} \begin{tabular}{ll} \b$
- 4 Pulse width  $\leq$  400 $\mu$ s; duty cycle  $\leq$  2%.
- © Calculated continuous current based on maximum allowable junction temperature. Package limitation current is 75A.
- Dimited by T<sub>Jmax</sub>, see Fig.12a, 12b, 15, 16 for typical repetitive avalanche performance.

2 www.irf.com

Anexo-F: Folha de dados do opto transistor SFH618A-4



### SFH618A/628A

Phototransistor, 5.3 kV TRIOS® Low Current Input Optocoupler

#### **FEATURES**

- Very High CTR at I<sub>F</sub>=1.0 mA, V<sub>CE</sub>=0.5 V
  - SFH618A-2, 63-125%
  - SFH618A-3, 100-200%
  - SFH618A-4, 160-320%
  - SFH618A-5, 250-500%
  - SFH628A-2, 63-200%
  - SFH628A-3, 100-320%
- SFH628A-4, 160-500%
- Specified Minimum CTR at  $I_F$ =0.5 mA
  - SFH618A, V<sub>CE</sub>=1.5 V: ≥32% (typical 120%)
  - SFH628A, V<sub>CE</sub>=1.5 V: ≥50% (typical 160%)
- Good CTR Linearity Depending on Forward Current
- · Low CTR Degradation
- High Collector-emitter Voltage,  $V_{\text{CEO}}$ =55 V
- Isolation Test Voltage, 5300 V<sub>RMS</sub>
- · Low Coupling Capacitance
- Field-Effect Stable by TRIOS (TRansparent IOn Shield)
- · End-Stackable, 0.100" (2.54 mm) Spacing
- High Common-mode Interference Immunity (Unconnected Base)
- Underwriters Lab File #52744
- WDE 0884 Available with Option 1
- SMD Option See SFH6186/6286 Data Sheet

#### **APPLICATIONS**

- Telecom
- · Industrial Controls
- · Battery Powered Equipment
- · Office Machines

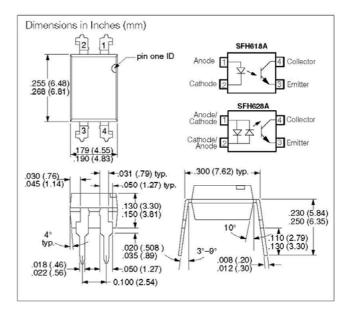
#### DESCRIPTION

The SFH618A/628A feature a high current transfer ratio, low coupling capacitance and high isolation voltage. These couplers have a GaAs infrared emitting diode emitter, which is optically coupled to a silicon planar phototransistor detector, and is incorporated in a plastic DIP-4 package.

The coupling devices are designed for signal transmission between two electrically separated circuits.

The couplers are end-stackable with 2.54 mm lead spacing.

Creepage and clearance distances of >8.0 mm are achieved with option 6. This version complies with IEC 950 (DIN VDE 0805) for reinforced insulation up to an operation voltage of 400  $V_{\rm RMS}$  or DC.



#### Maximum Ratings

maximum riatings	
Emitter	
Reverse Voltage (SFH618A)	6.0 V
DC Forward Current (SFH628A)	
Surge Forward Current (tp≤10 µs) (SFH628A)	±2.5 A
Total Power Dissipation	
Detector	
Collector-emitter Voltage	55 V
Emitter-collector Voltage	
Collector Current	
Collector Current (tp≤1.0 ms)	
Total Power Dissipation	
Package	
Isolation Test Voltage between Emitter and	
Detector, refer to Climate DIN 40046,	
part 2, Nov. 74	5300 V <sub>RMS</sub>
Creepage Distance	
Clearance	≥7.0 mm
Insulation Thickness between Emitter and Detector	≥0.4 mm
Comparative Tracking Index	
per DIN IEC 112/VDE0 303, part 1	175
Isolation Resistance	
$V_{ O}$ =500 V, $T_{A}$ =25°C	≥10 <sup>12</sup> Ω
$V_{\rm IO} = 500 \text{ V}, T_{\rm A} = 100 ^{\circ}\text{C}$	
Storage Temperature Range	55 to +150°C
Ambient Temperature Range	55 to +100°C
Junction Temperature	100°C
Soldering Temperature (max. 10 s. Dip Soldering	
Distance to Seating Plane ≥1.5 mm)	260°C

### Characteristics (T<sub>A</sub>=25°C)

Description		Symbol	Min.	Тур.	Max.	Unit	Condition	
Emitter								
Forward Voltage			_	1.1	1.5	٧	I <sub>F</sub> =5.0 mA	
Reverse Current	SFH618A	$I_{R}$	_	.01	10	μA	V <sub>R</sub> =6.0 V	
Capacitance	SFH618A SFH628A	<i>C</i> <sub>0</sub>	-	25 45	-	pF	V <sub>R</sub> =0 V, f=1.0 MHz	
Thermal Resistance		RthJA	_	1070	_	K/W	_	
Detector								
Collector-emitter Leakage Current		ICEO	_	10	200	nA	V <sub>CE</sub> =10 V	
Capacitance		C <sub>CE</sub>	_	7	_	pF	V <sub>CE</sub> =5.0 V, f=1.0 MHz	
Thermal Resistance			_	500	_	K/W		
Package								
Collector-emitter Saturation Voltage	SFH618A-2	V <sub>CEsat</sub>	_	0.25	0.4	٧	I <sub>C</sub> =0.32 mA, I <sub>F</sub> =1.0 mA	
	SFH618A-3		_	0.25	0.4		I <sub>C</sub> =0.5 mA, I <sub>F</sub> =1.0 mA	
	SFH618A-4	1	_	0.25	0.4		I <sub>C</sub> =0.8 mA, I <sub>F</sub> =1.0 mA	
	SFH618A-5		_	0.25	0.4		I <sub>C</sub> =1.25 mA, I <sub>F</sub> =1.0 mA	
Collector-emitter Saturation Voltage	SFH628A-2	V <sub>CEsat</sub>	_	0.25	0.4	٧	I <sub>C</sub> =0.5 mA, I <sub>F</sub> =±1.0 mA	
	SFH628A-3	1	_	0.25	0.4		I <sub>C</sub> =0.8 mA, I <sub>F</sub> =± 1.0 mA	
	SFH628A-4	1	_	0.25	0.4		I <sub>C</sub> =1.25 mA, I <sub>F</sub> =± 1.0 m/	
Coupling Capacitance	-	C <sub>C</sub>	_	0.25	_	pF	_	
Coupling Transfer Ratio	SFH618A-2	$I_{\mathbb{C}}/I_{\mathbb{F}}$	63	_	125	%	I <sub>F</sub> =1.0 mA, V <sub>CE</sub> =0.5 V	
	SFH618A-2		32	75	_		$I_{\text{F}}=0.5 \text{ mA}, V_{\text{CE}}=1.5 \text{ V}$	
	SFH618A-3	$I_{\mathbb{C}}/I_{\mathbb{F}}$	100	—	200	%	I <sub>F</sub> =1.0 mA, V <sub>CE</sub> =0.5 V	
	SFH618A-3	1	50	120	_		$I_{\rm F}$ =0.5 mA, $V_{\rm CE}$ =1.5 V	
	SFH618A-4	$I_{\mathbb{C}}/I_{\mathbb{F}}$	160	-	320	%	I <sub>F</sub> =1.0 mA, V <sub>CE</sub> =0.5 V	
	SFH618A-4	7	80	200	_		I <sub>F</sub> =0.5 mA, V <sub>CE</sub> =1.5 V	
	SFH618A-5	$I_{\mathbb{C}}/I_{\mathbb{F}}$	250	I —	500		I <sub>F</sub> =1.0 mA, V <sub>CE</sub> =0.5 V	
	SFH618A-5		125	300	_		I <sub>F</sub> =0.5 mA, V <sub>CE</sub> =1.5 V	
Coupling Transfer Ratio	SFH628A-2	I <sub>C</sub> /I <sub>F</sub>	63	<u> </u>	200	%	$I_{\text{F}}$ =±1.0 mA, $V_{\text{CE}}$ =0.5 V	
	SFH628A-2		32	100	_		$I_{\text{F}}=\pm 0.5 \text{ mA}, V_{\text{CE}}=1.5 \text{ V}$	
	SFH628A-3	I <sub>C</sub> /I <sub>F</sub>	100	_	320	%	$I_{\text{F}}$ =±1.0 mA, $V_{\text{CE}}$ =0.5 V	
	SFH628A-3		50	160	_		$I_{\text{F}}=\pm 0.5 \text{ mA}, V_{\text{CE}}=1.5 \text{ V}$	
	SFH628A-4	I <sub>C</sub> /I <sub>F</sub>	160	-	500	%	$I_{\text{F}}$ =±1.0 mA, $V_{\text{CE}}$ =0.5 V	
	SFH628A-4	1	80	250	_	1	$I_{\text{F}}=\pm 0.5 \text{ mA}, V_{\text{CE}}=1.5 \text{ V}$	





# **ISO124**

# Precision Lowest Cost ISOLATION AMPLIFIER

#### **FEATURES**

- 100% TESTED FOR HIGH-VOLTAGE BREAKDOWN
- RATED 1500Vrms
- HIGH IMR: 140dB at 60Hz
- 0.010% max NONLINEARITY
- BIPOLAR OPERATION: V<sub>O</sub> = ±10V
- 16-PIN PLASTIC DIP AND 28-LEAD SOIC
- EASE OF USE: Fixed Unity Gain Configuration
- ±4.5V to ±18V SUPPLY RANGE

### **APPLICATIONS**

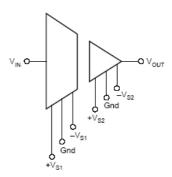
- INDUSTRIAL PROCESS CONTROL: Transducer Isolator, Isolator for Thermocouples, RTDs, Pressure Bridges, and Flow Meters, 4mA to 20mA Loop Isolation
- GROUND LOOP ELIMINATION
- MOTOR AND SCR CONTROL
- POWER MONITORING
- PC-BASED DATA ACQUISITION
- TEST EQUIPMENT

#### DESCRIPTION

The ISO124 is a precision isolation amplifier incorporating a novel duty cycle modulation-demodulation technique. The signal is transmitted digitally across a 2pF differential capacitive barrier. With digital modulation the barrier characteristics do not affect signal integrity, resulting in excellent reliability and good high frequency transient immunity across the barrier. Both barrier capacitors are imbedded in the plastic body of the package.

The ISO124 is easy to use. No external components are required for operation. The key specifications are 0.010% max nonlinearity, 50kHz signal bandwidth, and 200 $\mu$ V/°C  $V_{OS}$  drift. A power supply range of  $\pm 4.5 V$  to  $\pm 18 V$  and quiescent currents of  $\pm 5.0 mA$  on  $V_{S1}$  and  $\pm 5.5 mA$  on  $V_{S2}$  make these amplifiers ideal for a wide range of applications.

The ISO124 is available in 16-pin plastic DIP and 28-lead plastic surface mount packages.



International Airport Industrial Park • Mailing Address: PO Box 11400, Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd., Tucson, AZ 85706 • Tel: (520) 746-1111 • Twx: 910-952-1111 Internet: http://www.burr-brown.com/ • FAXLine: (800) 548-6133 (US/Canada Only) • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132

# **SPECIFICATIONS**

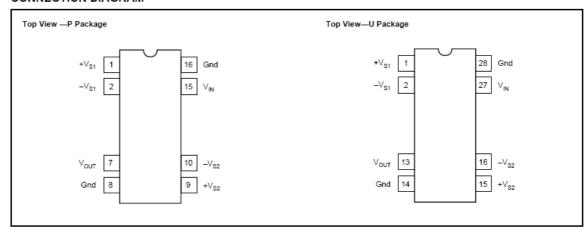
At T\_A = +25°C ,  $\forall_{S1}$  =  $\forall_{S2}$  = ±15V, and R\_L =  $2k\Omega,$  unless otherwise noted.

			ISO124P, U		
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ISOLATION Rated Voltage, continuous ac 60Hz 100% Test (1) Isolation Mode Rejection Barrier Impedance Leakage Current at 60Hz	1s, 5pc PD 60Hz V <sub>ISO</sub> = 240Vrms	1500 2400	140 10 <sup>14</sup>    2 0.18	0.5	Vac Vac dB Ω    pF μArms
GAIN Nominal Gain Gain Error Gain vs Temperature Nonlinearity <sup>(2)</sup>	V <sub>O</sub> = ±10V		1 ±0.05 ±10 ±0.005	±0.50 ±0.010	V/V %FSR ppm/°C %FSR
INPUT OFFSET VOLTAGE Initial Offset vs Temperature vs Supply Noise			±20 ±200 ±2 4	±50	mV μV/°C mV/√ μV/√ <del>Hz</del>
INPUT Voltage Range Resistance		±10	±12.5 200		
OUTPUT Voltage Range Current Drive Capacitive Load Drive Ripple Voltage <sup>(3)</sup>		±10 ±5	±12.5 ±15 0.1 20		V mA μF mVp-p
FREQUENCY RESPONSE Small Signal Bandwidth Slew Rate Settling Time 0.1% 0.01% Overload Recovery Time	V <sub>o</sub> = ±10∨		50 2 50 350 150		kHz V/µs µs µs µs
POWER SUPPLIES Rated Voltage Voltage Range Quiescent Current: V <sub>S1</sub> V <sub>S2</sub>		±4.5	±15 ±5.0 ±5.5	±18 ±7.0 ±7.0	V V mA mA
TEMPERATURE RANGE Specification Operating Storage Thermal Resistance, $\theta_{JA}$ $\theta_{JC}$		-25 -25 -40	100 65	+85 +85 +85	%% %% % % % %

NOTES: (1) Tested at 1.6 X rated, fail on 5pC partial discharge. (2) Nonlinearity is the peak deviation of the output voltage from the best-fit straight line. It is expressed as the ratio of deviation to FSR. (3) Ripple frequency is at carrier frequency (500kHz).

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.

#### CONNECTION DIAGRAM



#### PACKAGE INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER <sup>(1)</sup>
ISO124P	16-Pin Plastic DIP	238
ISO124U	28-Lead Plastic SOIC	217-1

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix C of Burr-Brown IC Data Book.

#### ORDERING INFORMATION

PRODUCT	PACKAGE	NONLINEARITY MAX %FSR
ISO124P	16-Pin Plastic DIP	±0.010
ISO124U	28-Lead Plastic SOIC	±0.010

#### ABSOLUTE MAXIMUM RATINGS(1)

Output Short to Common Continuous	Supply Voltage	±100V 1500Vrms +150°C +85°C +300°C
-----------------------------------	----------------	--



This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications. Anexo-H: Folha de dados da placa de aquisição de dados NI-6229 série M.

# Low-Cost M Series Multifunction DAQ – 16-Bit, 250 kS/s, up to 80 Analog Inputs

#### NI M Series – Low-Cost

- NI recommends high-speed M Series for 5X faster sampling rates or high-accuracy M Series for 4X higher resolution
- 16, 32, or 80 analog inputs at 16-bit, 250 kS/s
- Up to 4 analog outputs at 16 bits, 833 kS/s (6 µs full-scale settling time)
- Programmable input range (±10, ±5, ±1, ±0.2 V) per channel
- Up to 48 TTL/CMOS digital I/O lines (up to 32 hardware-timed at 1 MHz)
- . Two 32-bit, 80 MHz counter/timers
- · Digital triggering
- NI-MCal calibration technology for improved measurement accuracy
- 6 DMA channels for fast data throughput
- Available lifetime warranty and calibration services

### **Operating Systems**

- Windows 2000/XP
- Mac OS X
- Linux®

#### Recommended Software

- LabVIEW
- LabWindows/CVI
- · Measurement Studio

#### Other Compatible Software

- Signal Express
- VI Logger
- · Visual Studio .NET
- C/C++/C#

#### Measurement Services Software (included)<sup>1</sup>

- · NI-DAQmx driver software
- Measurement & Automation Explorer configuration utility
- VI Logger Lite data-logging software

<sup>1</sup>Mac OS X users must download NI-DAQmx Base driver.



Lifetime Warranties NEW!

Family	Bus	Analog Inputs	Analog Input Resolution (bits)	Analog Outputs	Output Resolution (bits)	Max Output Rate (kS/s)	Analog Output Range (V)	Digital I/O	Correlated (clocked) DIO
NI 6220	PCI, PXI	16	16	-	-	-	-	24	8, up to 1 MHz
NI 6221	PCI, PXI	16	16	2	16	833	±10	24	8, up to 1 MHz
NI 6221 (37-Pin)1	PCI	16	16	2	16	833	±10	10	2, up to 1 MHz
NI 6224	PCI, PXI	32	16	-	-	-	-	48	32, up to 1 MHz
NI 6225	PCI, PXI	80	16	2	16	833	±10	24	8, up to 1 MHz
NI 6229	PCI, PXI	32	16	4	16	833	±10	48	32, up to 1 MHz
1 37-Pin multifunction	DAQ devices are not o	compatible with NISCO	or SCXI platforms.						

Table 1. Low-Cost M Series Selection Guide

## **Overview and Applications**

National Instruments M Series low-cost multifunction data acquisition (DAQ) devices provide optimized functionality for cost-sensitive applications. Low-cost M Series devices have up to 80 analog inputs, 48 digital I/O lines, four analog outputs, two counter/timers, and digital triggering. All low-cost M Series devices are available with lifetime warranties and additional calibration services. Low-cost M Series devices have a one-year calibration interval. For better accuracy, faster speeds, and an extended 2-year calibration service, consider the high-speed and high-accuracy M Series devices.

### M Series for Test

For test, you can use 16-bit, 250 kS/s analog inputs and 1 MHz digital lines in conjunction with NI signal conditioning for applications including data logging and sensor measurements. Low-cost M Series devices are compatible with National Instruments SCC and SCXI signal conditioning platforms, which provide amplification, filtering, and power for virtually every type of sensor. These platforms also are compliant with IEEE 1451.4 smart transducer electronic data sheet (TEDS) sensors, which provide digital storage for sensor data sheet information.

### Low-Cost E Series Multifunction DAQ - 12 or 16-Bit, 200 kS/s, 16 Analog Inputs

			Full-Featu	red E Series		Low-Cost	t E Series	Basic	
Models		NI 6030E, NI 6031E, NI 6032E, NI 6033E	NI 6052E	NI 6070E, NI 6071E	NI 6040E	NI 6034E, NI 6036E	NI 6023E, NI 6024E, NI 6025E	PCI-6013, PCI-6014	
Measurement	Sensitivity1 (mV)	0.0023	0.0025	0.009	0.008	0.0036	0.008	0.004	
Nominal Range	e (V)								
Positive FS	Negative FS			A.	y (mV)				
10	-10	1.147	4.747	14.369	15.373	7.560	16.504	8.984	
5	-5	2.077	0.876	5.193	5.697	1.790	5.263	2.003	
2.5	-2.5	-	1.190	3.605	3.859	-	-	-	
2	-2	0.836	-	-	-	-	-	-	
1	-1	0.422	0.479	1.452	1.556	-	-	-	
0.5	-0.5	0.215	0.243	0.735	0.789	0.399	0.846	0.471	
0.25	-0.25	-	0.137	0.379	0.405	-	-	-	
0.2	-0.2	0.102	-	-	-	-	-	-	
0.1	-0.1	0.061	0.064	0.163	0.176	-	-	-	
0.05	-0.05	-	0.035	0.091	0.100	0.0611	0.106	0.069	
10	0	0.976	1.232	6.765	7.269	-	-	-	
5	0	1.992	2.119	5.391	5.645	-	-	-	
2	0	0.802	0.850	2.167	2.271	-	-	-	
1	0	0.405	0.428	1.092	1.146	-	-	_	
0.5	0	0.207	0.242	0.558	0.583	-	-	-	
0.2	0	0.098	0.111	0.235	0.247	-	-	-	
0.1	0	0.059	0.059	0.127	0.135	-	-	-	

Note: Accuracies are valid for measurements following an internal calibration. Measurement accuracies are listed for operational temperatures within ±1 °C of internal calibration temperature and ±10 °C of external or factory-calibration temperature. One-year calibration interval recommended. The Absolute Accuracy at Full Scale calculations were performed for a maximum range input voltage (for example, 10 V for the ±10 V range) after one year, assuming 100 pt avexaging of data.

'Smallest detectable voltage change in the input signal at the smallest input range.

Table 2. E Series Analog Input Absolute Accuracy Specifications

			Full-Featu	red E Series	Low-Cost	Basic				
Models		NI 6030E, NI 6031E, NI 6032E, NI 6033E	NI 6052E	NI 6070E, NI 6071E	NI 6040E	NI 6034E, NI 6036E	NI 6023E, NI 6024E, NI 6025E	PCI-6013, PCI-6014		
Nominal Range	(V)									
Positive FS	Negative FS		Absolute Accuracy (mV)							
10	-10	1.430	1.405	8.127	8.127	2.417	8.127	3.835		
10	0	1.201	1.176	5.685	5.685	-	-	-		

Table 3. E Series Analog Output Absolute Accuracy Specifications

### High-Performance, Easy-to-Use Driver Software

NI-DAQ is the robust driver software that makes it easy to access the functionality of your data acquisition hardware, whether you are a beginning or advanced user. Helpful features include:

**Automatic Code Generation** – DAQ Assistant is an interactive guide that steps you through configuring, testing, and programming measurement tasks and generates the necessary code automatically for NI LabVIEW, LabWindows/CVI, or Measurement Studio.

Cleaner Code Development – Basic and advanced software functions have been combined into one easy-to-use yet powerful set to help you build cleaner code and move from basic to advanced applications without replacing functions.

High-Performance Driver Engine – Software-timed single-point input (typically used in control loops) with NI-DAQ achieves rates of up to 50 kHz. NI-DAQ also delivers maximum I/O system throughput with a multithreaded driver.

**Test Panels** – With NI-DAQ, you can test all of your device functionality before you begin development.

Scaled Channels – Easily scale your voltage data into the proper engineering units using the NI-DAQ Measurement Ready virtual channels by choosing from a list of common sensors and signals or creating your own custom scale.

**LabVIEW Integration** — All NI-DAQ functions create the waveform data type, which carries acquired data and timing information directly into more than 400 LabVIEW built-in analysis routines for display of results in engineering units on a graph.

For information on applicable hardware for NI-DAQ 7, visit ni.com/dataacquisition.

Visit ni.com/oem for quantity discount information.

Anexo-I: Exemplo de relatório de testes gerado pelo software

Nº Série: 99911000550016 Código: FON192

	Vazio	10%	50%	90%	100%	Curto
90 Vac	24,11		23,21	22,50	22,32	XXXX
240 Vac	24,11		23,21	22,49	22,31	XXXX

\_\_REPROVADA\_\_\_\_\_

Nº Série: 99911000550016 Código: FON192

	Vazio	10%	50%	90%	100%	Curto	
90 Vac	24,11	24,02	23,66	23,30	23,21	Aprovado	
240 Vac	24,11	24,03	23,68	23,34	23,26	Aprovado	
APROVADA							

Nº Série: 99911000550016 Código: FON192

	Vazio	10%	50%	90%	100%	Curto
90 Vac	24,11	0,00	23,68	0,00	0,00	Aprovado
240 Vac	24,11	0,00	23,68	0,00	0,00	Aprovado

APROVADA\_

Nº Série: 99911000550016 Código: FON192

	Vazio	10%	50%	90%	100%	Curto	
90 Vac	24,11	0,00	23,68	0,00	0,00	Reprovado	
240 Vac	24,11	0,00	23,68	0,00	0,00	Reprovado	
REPROVADA							

N° Série: 99911000550016 Código: FON192

	Vazio	10%	50%	90%	100%	Curto
90 Vac	24,11	0,00	0,00	0,00	0,00	Aprovado
240 Vac	24,11	0,00	0,00	0,00	0,00	Aprovado

\_APROVADA\_\_\_\_

Nº Série: 99911000550016 Código: FON192

	Vazio	10%	50%	90%	100%	Curto
90 Vac	24,11	0,00	23,69	0,00	0,00	XXXX
240 Vac	24,12	0,00	23,69	0,00	0,00	XXXX

\_\_APROVADA\_\_\_\_\_